

V TOMTO SEŠITĚ

Pozvánka na INVEX-COMPUTER.....121

MIKROPOČÍTAČ A TERMINÁL UCT520

1. Mikropočítače včera a dnes.....123
2. Koncept mikropočítače/terminálu UCT520.....129
3. Deska s plošnými spoji UCT520B.....133
4. Deska s plošnými spoji UCT520C142
5. Deska s plošnými spoji UCT520A143
6. Programové zabezpečení.....154
7. Související adresy v síti Internet.....155
8. Literatura.....156

Dodatek A

AT90S1200, jednočipový 8bitový mikropočítač s architekturou AVR 156

Dodatek B

NiliPascal - dialekt programovacího jazyka Pascal.....157

Dodatek C

PZ5032 - programovatelný logický obvod s architekturou XPLA158

KONSTRUKČNÍ ELEKTRONIKA A RADIO

Vydavatel: AMARO spol. s r. o.

Redakce: Dlážďená 4, 110 00 Praha 1, tel.: 24 21 11 11 - I. 295, tel./fax: 24 21 03 79. Šéfredaktor Luboš Kalousek, sekretářka redakce Tamara Trnková.

Ročně vychází 6 čísel. Cena výtisku 25 Kč. Pololetní předplatné 75 Kč, celoroční předplatné 150 Kč.

Rozšiřuje PNS a. s., Transpress s. s. r. o., Mediaprint a Kapa, soukromí distributoři, informace o předplatném podá a objednávky přijímá Amaro s. s. r. o., Dlážďená 4, 110 00 Praha 1, tel./fax 24 21 1111, I. 284, PNS, pošta, doručovatel.

Objednávky a předplatné v Slovenskej republike vybavuje MAGNET-PRESS Slovakia s. r. o., P. O. BOX 169, 830 00 Bratislava, tel./fax (07) 5254559 - předplatné, (07) 5254628 - administrativní. Předplatné na rok 165,- SK.

Podávání novinových zásilek povolila Česká pošta s. p., OZ Praha (čj. nov 6028/96 ze dne 1. 2. 1996).

Inzerce přijímá redakce ARadio, Dlážďená 4, 110 00 Praha 1, tel.: 24 21 11 11 - linka 295, tel./fax: 24 21 03 79.

Inzerce v SR vyřizuje MAGNET-PRESS Slovakia s. r. o., Teslova 12, 821 02 Bratislava, tel./fax (07) 5254628.

Za původnost a správnost příspěvků odpovídá autor. Nevyžádané rukopisy nevracíme.

E-mail: a-radio@login.cz

Internet: http://www.spinnet.cz/aradio

ISSN 1211-3557

© AMARO spol. s r. o.

POZVÁNKA NA INVEX - COMPUTER '97

Letošní sedmý ročník Mezinárodního veletrhu informačních technologií Invex-Computer '97 uzavřel první důležitou kapitolu své existence, a tou je uzavěrka přihlášek jednotlivých vystavovatelů. Z jejího zpracování vyplývá, že do Brna přijede celkem

664 vystavovatelů (o 20 více než vloni), kteří obsadí

38 401 metrů čtverečních výstavní plochy (dalších zhruba 4 500 m² přibude díky ploše patrových expozic). Podle zkušeností z let minulých však lze potvrdit, že toto číslo není ještě s definitivní platností konečné - mnozí z potencionálních vystavovatelů se totiž ještě „probudí“ pět minut po dvanácté...

Ze zahraničí přijede na Invex 16 firem (Francie, Kanada, Německo, Nizozemí, Polsko, Rakousko, Slovensko, Taiwan, Velká Británie) a obsadí plochu 786 m². Dalších 500 m² je rezervováno pro vystavovatele z Dálného východu, jež se na Invexu v rámci společné expozice (podstatně větší než v loňském roce) představí již podruhé.

Rady již tradičních vystavovatelů letos opět posílili i „invexoví nováčci“, např. Sony, Cisco Systems, Computer Associates. Po roční přestávce bude opět zastoupen Apple computer a firma Olivetti. Největší výstavní plochy již tradičně obsadí Digital Equipment, IBM, APP Systems, Microsoft, Minolta, Novell, SAP, Panasonic, Hewlett Packard, Oracle, Autocont, Silicon Graphics.

Poprvé se na Invexu představí také Ministerstvo vnitra a Policie ČR. Smyslem expozice je nejen prezentovat výsledky konkrétních akcí služby kriminální policie proti softwarovým pirátům, ale také upozornit všechny uživatele výpočetní techniky, že používáním nelegálního software porušují

zákon, a poradit, jak se nezákonně prodáváním programů vyhnout. V průběhu Invexu se uskuteční beseda se zástupci kriminální policie a odborná přednáška k problematice softwarového pirátství.

Pro odbornou i laickou veřejnost je pak důležitá následující informace: letošní ročník veletrhu se koná od **pondělí 13. října do pátku 17. října** s tím, že první dva dny jsou určeny výhradně odborné veřejnosti a novinářům. Běžní návštěvníci pak budou v Brně vítáni ve středu, čtvrtek a v pátek.

Další důležitou změnou je proměna doprovodné akce Come in Future. Její třetí ročník proběhne v duchu plné integrace s hlavní částí veletrhu, neboť organizátoři Invex-Computeru se v loňském roce přesvědčili o tom, že dnešní mládež nezajímají pouze počítačové hry, nýbrž že hledá informace o nových trendech v oblasti informačních technologií a není tedy důvod jim je odpírat. Aby se mezinárodní veletrh nezvrhl v téměř tradiční souboj škol o co největší počet nasbíraných propagačních předmětů, usiluje management veletrhu v úzké spolupráci s Ministerstvem školství, mládeže a tělovýchovy ČR o to, aby jednotlivé školy pečlivě vybíraly studenty, kterým návštěvu veletržního Brna v říjnu dopřejí, a aby současně po dohodě s BVV přijely v určené dny tak, aby nedocházelo k podstatným výkyvům návštěvnosti v jednotlivých dnech.

OBOROVÉ ČLENĚNÍ PAVILONŮ

- A1** C-technologie
- A2** reprodukční technika
- B** informační technika - hardware
- informační technika - systémová integrace



Ilustrační foto z loňského ročníku výstavy

- C** software
- D** počítačová literatura
- D** distribuce HW + SW
- DTP/DTR**
- E** informační technika - hardware
- E** služby
- E-II/A** materiály a zařízení pro kancelářskou a výpočetní techniku
- F** informační technika - systémová integrace
- G** informační technika - systémová integrace
- H** kancelářská technika
- S** signmaking
- Z** telekomunikace
- datové komunikace
- hardware sítě

COME IN FUTURE

Akce Come in Future bude v letošním roce integrální součástí veletrhu Invex-Computer (pavilony K, L, P, R, X, Y) a nebude tedy od Invexu oddělena. Bude i nadále určena především mladší generaci a laické veřejnosti. Je koncipována jako souhrn specializovaných projektů zaměřených na ty oblasti IT, o kterých se hovoří, a které jsou v centru zájmu nejširší veřejnosti: Internet Hall, Game Hall, Multimedia Hall, Show Hall.

Internet Hall organizuje BVV a. s. ve spolupráci s firmou Globe Internet s. r. o.. Tento projekt nabídne návštěvníkům kompletní přehled o stavu a možnostech Internetu v České republice. Hlavní prostor pavilonu P bude vyplněn sloupky pro počítače, rozdělených do několika tematických celků. Návštěvníkům budou k dispozici také tři přednáškové sály. Bližší informace o projektu jsou k dispozici na home page bv v nebo na internetové adrese <http://www.inethall.cz>.

INVEX NA INTERNETU

Od 1. července jsou všechny aktuální informace o veletrhu zveřejněny na serveru BVV a.s. pod adresou <http://www.bvv.cz/invex>. Home page Invexu se představí v nové grafické podobě a s novou strukturou, která návštěvníkům umožní snadnější vyhledávání. Informace jsou členěny do těchto základních skupin:

- informace o akci,
- informace pro vystavovatele,
- informace pro návštěvníky,
- informace pro média,
- vystavovatelé,
- doprovodný program.

DOPROVODNÉ AKCE VELETRHU

Perspektivy rozvoje telekomunikací

Seminář se bude zabývat očekávaným postupem připravované liberalizace telekomunikací, směry rozvoje a využití mobilních komunikací v pod-

mínkách ČR, širokými možnostmi českého satelitního systému a poskytovanými datovými službami.

VELETRH MYŠLENEK - Quo vadis IT v ČR

Akce volně navazuje na loňskou Obecnou poradou a následný Veletrh myšlenek a bude zaměřena na pozici informačních technologií v České republice.

Akce bude vycházet ze získaných informací o stavu IT v ČR (jednáno je s prestižními organizacemi jako např. Deloitte Touche, Dema, Respekt, ...) a proběhne formou semináře s následnou moderovanou diskusí. Vlastní průběh semináře bude rozdělen do dvou bloků.

První z nich bude tvořit mozaika příspěvků zástupců výše uvedených organizací, státní správy a minimálně jedné zahraniční a tuzemské významné společnosti z oblasti IT. Druhý blok bude mít formu moderované diskuse před asi 50členným auditoriem. Téma diskuse budou obsahově vycházet z přednesených příspěvků v prvním bloku.

Termín: 16.10.1997 od 13,00 hodin.

DATASEM

Cílem již 17. ročníku databázové konference je již tradičně výměna zkušeností a informací mezi odborníky z oblasti databází a softwarového inženýrství. Letošní ročník je ve znamení kooperace, ať už prostřednictvím technik jako groupware, workflow, či komunikace mezi datovými zdroji v In-

ternetu. Uplatnění však najdou i další, dnes aktuální témata, jako GIS, vytváření a použití objektových knihoven, měření výkonnosti systémů atd.

Určitou specialitou Datasemu jsou tzv. minikursy, které se velmi podrobně zabývají zvolenou tematikou a jsou účastníky konference velmi vítány. Letos byla zvolena témata SQL a Návrhy relačních databází. Silným magnetem pro účastníky může být i panelová diskuse, orientovaná na žhavá témata nových směrů vývoje a zajímavých aplikací v oblasti IT. Letos je diskuse zaměřena na problematiku komunikace. Střetnou se spolu příznivci platformy MS Exchange a Lotus Notes. Podrobnější informace na

<http://www.fi.muni.cz/datesem>.

Termín: 12. - 14.10.1997.

Součástí doprovodných akcí Inve-xu budou také všechny tradiční soutěže:

o Křišťálový disk, která hodnotí nejlepší exponáty veletrhu z pohledu odborné komise,

o Diamantové oko - soutěž přinášející pohled nejširší veřejnosti na top exponáty a nejlepší expozice a soutěž

Expo Image, která oceňuje (tentokrát z odborného hlediska) taktéž nejlepší expozice.

Při příležitosti slavnostní recepce budou opět vyhlášeny Osobnosti roku české informatiky a proběhne také další ročník Mezinárodní soutěže v programování.

Alexandra Zemanová



Ilustrační foto z loňského ročníku výstavy - předávání cen v soutěži o Křišťálový disk

V příštím čísle,

kteří vyjde 7. 10., najdete podrobné údaje (technické parametry, zapojení vývodů, příklady použití atd.) jak nejpoužívanějších, tak i dosud méně běžných integrovaných obvodů pro stabilizátory a regulátory.

MIKROPOČÍTAČ A TERMINÁL UCT520

Ing. Jan Netuka a spolupracovníci

Omlouvám se, vážený čtenáři, že několik prvních odstavců, i když k věci, bude mít osobní zabarvení. Netroufám si dokonce vyloučit, že neponesou, byť neúmyslně, nepatrnou stopu nostalgie. Proč? Spolu se svými vrstevníky jsem vstoupil do profesionálního života v „báječných“ šedesátých letech. (Pozor, uvozovky vyznačují citaci, nikoliv ironii!) Čerstvě vzdělán jsem, mezi mnoha jinými zájmy, s napětím sledoval projekt Apollo i jeho vyvrcholení, první přistání člověka na Měsíci v červenci 1969. Obdiv k tomuto cílevědomému soustředění lidského ducha jsem po letech mohl rozšířit o další dimenzi: byli úspěšní i přesto, že se museli obejít bez mikropočítačů!

Opravdu, až dva roky po dobytí Měsíce začala „doba mikropočítačová“. Dobře si vzpomínám, jak jsem ji postupně zaznamenal, objevoval a prožíval. Jedním z mála oken do světa byl pro mne na počátku pochmurných sedmdesátých let renomovaný „americký“ časopis Electronics a dalším, záhy po svém vzniku v roce 1975, nový časopis Byte, také z USA. Proto jsem brzy pochopil, že mám nejen štěstí sledovat novu na technickém nebi, ale i příležitost být aktivním účastníkem nové průmyslové revoluce.

Dnes, čtvrtstoletí od roku nula, je role mikropočítačů přijímána s naprostou samozřejmostí. Svět mikropočítačů je prakticky nemožné z jednoho místa přehlednout, tím méně k jeho rozvoji individuálně přispívat. Nepřekvapí proto, že i dále představený mikropočítač/terminál UCT520 je výsledkem přímé i nepřímé účasti a úzké spolupráce celé skupiny lidí: Ing. Vlastimil Pohnětal uvolnil na začátku projektu pověstný kamínek a potom s napětím sledoval, co „zavinil“. Ing. Antonín Wimmer působil jako expert na nejintimnější zákoutí programátorského modelu procesorů rodiny 51/52. Petr Hojsa nesl na svých bedrech programové zabezpečení mikropočítače/terminálu UCT520, proto také vymyslel rafinované přepínání paměti, které jsou mikropočítači k dispozici. Nejbližší programátorskou oporou Petru Hojsovi byl David Synovec, který se stal nejprve pionýrem a potom expertem v programování „vedlejších“ mikropočítačů v UCT520. Záludnosti zdroje napájecích napětí a infračerveného komunikačního kanálu odhaloval Ing. Jiří Martinek. Po-

slední spolupracovník v této řadě je naprosto výjimečný: jednak stále nechápe, „co a jak ta všechna černá zvířátka s mnoha nožičkami dělají“, jednak je mojí ženou. Její vekorysá tolerance i trpělivost mají na projektu UCT520 lvi podíl. Poděkování patří také ostatním spolupracovníkům v MITE Hradec Králové, s.r.o., kteří všichni v nepominutelné míře přispěli ke vzniku mikropočítače/terminálu UCT520 i této publikace.

1. Mikropočítače včera a dnes

1.1 Zrození hvězdy

Ríká se, že znalost historie pomáhá lépe pochopit současnost. Budeme proto chvíli mapovat nejstarší historii mikropočítačů na pozadí původních pramenů [1-1], [1-2], [1-3] a s použitím vzpomínkových článků [1-4] a [1-5]. Vznik mikropočítačů bude navždy spojen se dvěma jmény: Intel a Ted Hoff. Dnes notoricky známou kalifornskou firmu Intel založil na sklonku 60. let Robert Noyce potom, co po „palácové revoluci“ opustil laboratoře tehdy nejvýznamějšího výrobce integrovaných obvodů - firmy Fairchild. (Připomínáme např. operační zesilovače 702 a 709 a logické obvody TTL řady 93.)

Ted Hoff (* 1937) je jméno absolventa a potom i výzkumného pracovníka Standfordské univerzity, který byl doporučen zakladateli firmy Intel jako potenciální spolupracovník. Hoff vzpomíná: „Při osobním rozhovoru s Noycem jsem byl dotázán, kam by měla napříště, podle mého názoru, polovo-

dičová technika směřovat. Odpověděl jsem: k pamětem.“ V roce 1969 přešel Hoff k firmě Intel a stal se spolupracovníkem číslo 12. Opravdu, Intel byl zpočátku orientován výhradně na vývoj a výrobu polovodičových pamětí na bázi technologie MOS. V roce 1969 uvedl na trh první statickou paměť RAM (typ 1101, 256 x 1 bit), rok narození 1971 nese první dynamická paměť RAM (typ 1103, 1024 x 1 bit). Programovatelnou paměť ROM, jejíž obsah bylo možné smazat ultrafialovým světlem (tedy paměť EPROM) typu 1702(A) s organizací 256 x 8 bitů poskytl Intel uživateli poprvé novou možnost: měnit obsah paměti ROM „in-house“. (Srovnej se současnými možnostmi programovat paměti ROM „on-board“ a „on-chip“.)

Výhybkou od paměti směrem k mikropočítači pro Hoffa představila společnost Busicom Co. z Tokia, která se u firmy Intel zajímala o vývoj sady integrovaných obvodů pro levný stolní kalkulátor s tiskárnou. Japonci vyslali do Kalifornie tři inženýry s představou vytvořit pro tento účel 12 speciálních obvodů. Hoff jim velmi rychle dokázal, že jen cena samotných 12 pouzder převyšuje předpokládanou konečnou cenu kalkulátoru. Navrhl použít namísto sady speciálních obvodů mikropočítač a předložené požadavky vyřešit jeho programovým zabezpečením. „Napadlo mne vytvořit něco na způsob PDP8“, vysvětluje Hoff. (PDP8 byl velmi rozšířený minipočítač o velikosti několika krabic od bot, který tehdy sloužil v průmyslu i ve vědě jako opravdový tažný kůň.) Inspirován minipočítačem PDP8 s délkou slova 12 bitů tak přišel na svět integrovaný obvod 4004, první čtyřbitový mikropočítačový čip, a jeho tři přídavné obvody. Fungoval jak měl, ale nebyl ještě univerzálním mikropočítačem. Mohl být spojen, a tedy spolupracovat, jen s vlastními přídavnými obvody.

Ted Hoff a jeho tým myšlenku mikropočítače rozvíjeli dále. V památném roce 1971 proto mohl Intel uvést na trh (za 200 \$) „opravdový“ univerzální mikropočítač s označením 8008. Ve srovnání se 4004 vzrostla délka slova na 8 bitů, také se zvětšila výkonnost

instrukčního souboru. O tom, které z vlastností integrovaného obvodu 8008 považoval Intel za nejpozoruhodnější, svědčí titulní stránka z příručky uživatele [1-2]. Její reprodukce je na obr. 1-1. Za povšimnutí stojí i pouzdro se skromným počtem 18 vývodů, výhradně v keramickém provedení.

Doklad o univerzálnosti mikroprocesoru 8008 a příklad jeho použití poskytuje schéma zapojení dobového mikropočítače MIKE 4, které je na obr. 1-2 reprodukováno z knihy [1-3]. MIKE 4 se skládá z pestrého spektra 19 pouzder, od elementárních hradel TTL až po kódér klávesnice s relativně vysokým stupněm integrace. Paměť ROM pro program má velikost 2048 bajtů (B), paměť SRAM (tvořená dvěma pouzdry) poskytuje kapacitu 256 B. Vstupní brána mikropočítače MIKE 4 je 6bitová, výstupní 8bitová. O dalších pět vstupních a/nebo výstupních bran může být MIKE 4 rozšířen (viz dekodované signály /DN4 až /DN0). Přerušovací systém mikroprocesoru 8008 je využit k obsluze klávesnice. Za povšimnutí ještě stojí tři hladiny napájecích napětí, které pro svoji funkci MIKE 4 potřeboval.

Univerzálnost myšlenky a proto i nedohledná perspektiva aplikací, ale také příznivé první praktické zkušenosti, silně akcelerovaly další vývoj samotných mikroprocesorů, ostatní mikropočítačové techniky i programovacích a vývojových prostředků. Další mezníky, které lemují následující etapu historie 8bitových mikroprocesorů, zaznamenejme jen stručně několika letopočty a citacemi tehdejších informačních zdrojů:

- 1973 mikroprocesor 8080 s přídavnými obvody (Intel), viz [1-6],
- 1973 mikroprocesor 6800 s přídavnými obvody (Motorola), viz [1-7],
- 1975 mikroprocesor Z80 s přídavnými obvody (Zilog), viz [1-8],
- 1976 rodina integrovaných mikropočítačů MCS-48 (Intel), viz [1-9].

Všechny tyto mikropočítačové součástky se již všeobecně a hromadně uplatnily. Proto je namístě vzpomenout také na významný počín, který mikropočítačovou techniku dovedl k reálným aplikacím v Československu: mikropočítačový systém SAPI-1 (JPR-1 atd.) s mikroprocesorem 8080 [1-10] v roce 1983 (sice pozdě, ale přece) přispěl k definitivnímu odstranění tehdy existujících technických i psychologických bariér.

1.2 Pětadvacet let poté

1.2.1 Mikropočítač podle potřeby

Stačí kontaktovat aktuální časopisecké a firemní prameny či mnohačetné zdroje v síti Internet nebo prostě

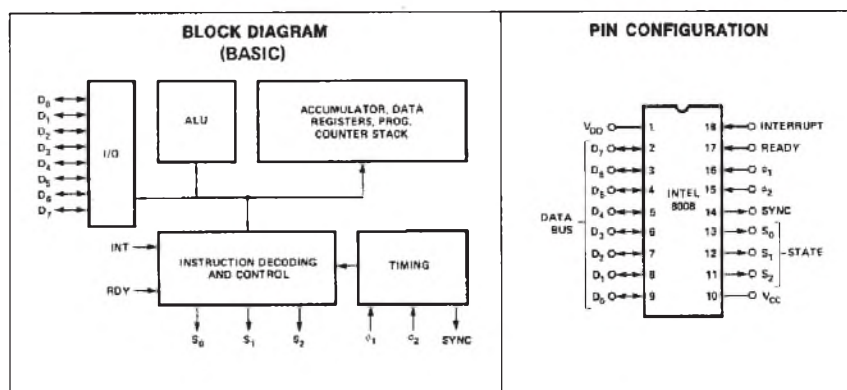
8008

8 Bit Parallel Central Processor Unit

The 8008 is a complete computer system central processor unit which may be interfaced with memories having capacities up to 16K bytes. The processor communicates over an 8-bit data and address bus and uses two leads for internal control and four leads for external control. The CPU contains an 8-bit parallel arithmetic unit, a dynamic RAM (seven 8-bit data registers and an 8x14 stack), and complete instruction decoding and control logic.

Features

- 8-Bit Parallel CPU on a Single Chip
- 48 Instructions, Data Oriented
- Complete Instruction Decoding and Control Included
- Instruction Cycle Time — 12.5 μ s with 8008-1 or 20 μ s with 8008
- TTL Compatible (Inputs, Outputs and Clocks)
- Can be used with any type or speed semiconductor memory in any combination
- Directly addresses 16K x 8 bits of memory (RAM, ROM, or S.R.)
- Memory capacity can be indefinitely expanded through bank switching using I/O instructions
- Address stack contains eight 14-bit registers (including program counter) which permit nesting of subroutines up to seven levels
- Contains seven 8-bit registers
- Interrupt Capability
- Packaged in 18-Pin DIP



Obr. 1-1. Charakteristika mikroprocesoru 8008 ř. la Intel

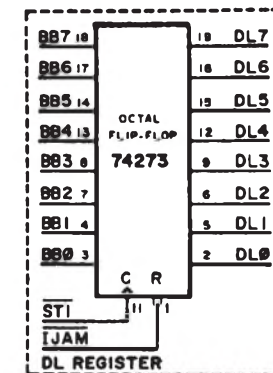
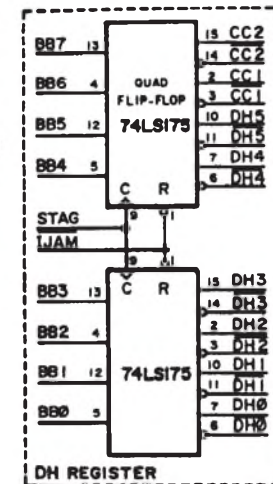
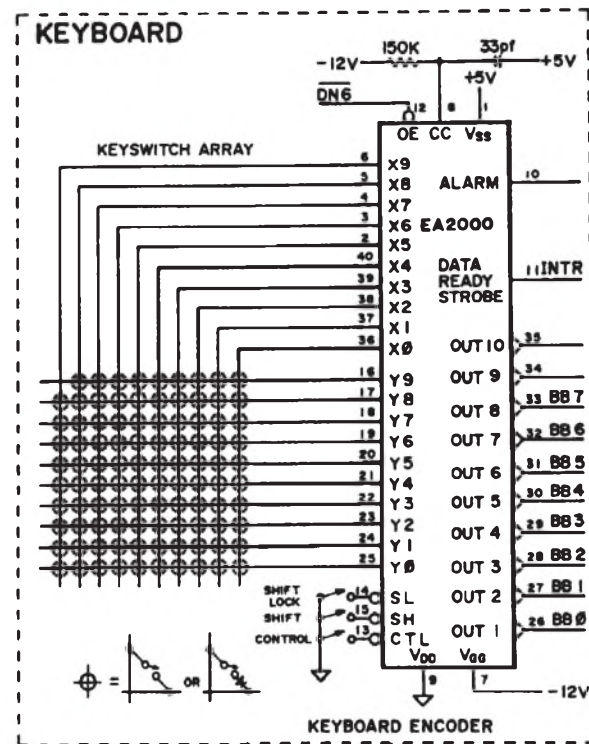
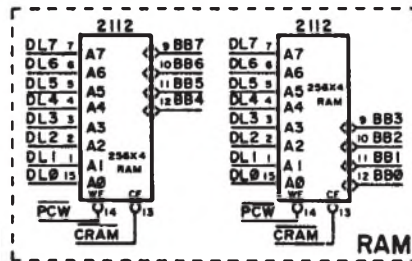
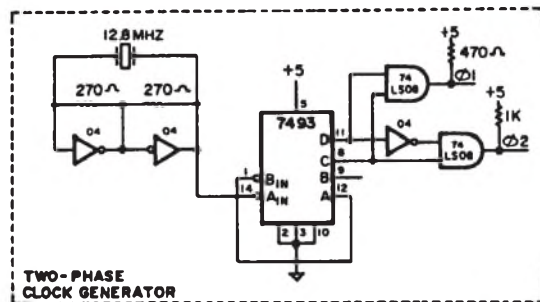
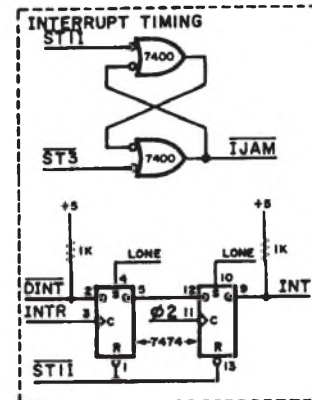
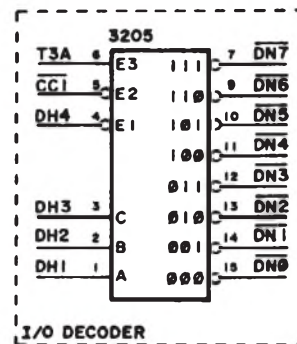
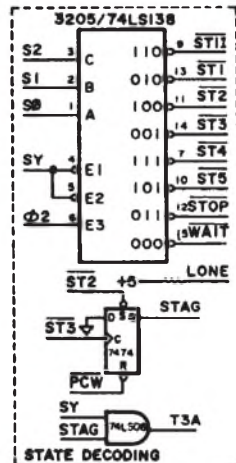
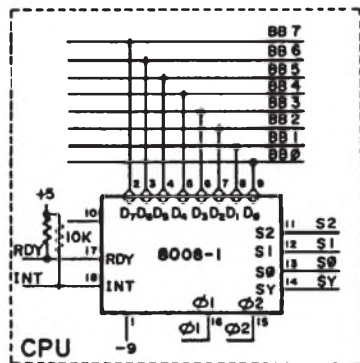
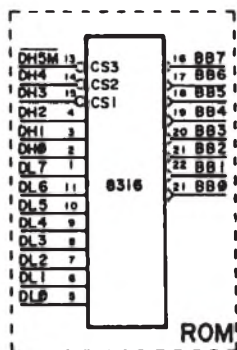
nahlédnout do příslušné monografie (např. [1-11]), abychom (s hrůzou?) zjistili, že dnes, po 25 letech, představuje mikropočítačová technika jen s obtížemi proniknutelnou „houštinu“ součástek, nástrojů, postupů a prostředků. Pouze s rozmyslem zaměřený a zaostřený pohled dovolí neztratit v této potěšence orientaci. Toto zúžení však zároveň nesmí (až na výjimky) omezit plnění aplikačních požadavků, které jsou kladeny na mikropočítače určené pro „zabudování“ do strojů, přístrojů a zařízení (vestavné mikropočítače, angl. embedded microcomputers).

Dilema první volby není naštěstí příliš složité, i když může být posuzováno jako konvenční a málo efektní. Co do počtu výrobců a typů mají mezi mikropočítačovými součástkami nejbohatší zastoupení 8bitové integrované mikropočítače, jejichž původ leží v rodině MCS-51 firmy Intel [1-12]. Tehdy vznikla originální mikropočítačová jádra 8051 a 8052, která během uplynulých 17 let své existence jednak prošla zásadní technologickou inovací

(uplatněním technologie CMOS vznikla jádra 80C51 a 80C52), jednak se stala (a stále zůstávají) základem pro vytvoření desítek odvozených typů (klonů) obvodů. Dále budeme pro tuto rodinu používat obecnější označení 51/52.

Všechny odvozené typy obvodů cití základní (harvardskou) architekturu a instrukční soubor původní rodiny MCS-51. Právě programová slučitelnost a široký sortiment klonů jsou nejlepšími předpoklady rozsáhlého a efektivního pokrytí aplikačních požadavků. Navíc může být většina obvodů z rodiny 51/52 použita buď samostatně (jako integrovaný mikropočítač) nebo ve spojení s přídavnými obvody (má potom spíše postavení mikroprocesoru).

Aplikace kteréhokoliv obvodu z rodiny 51/52 vyžaduje, aby byla podložena znalostí příslušného mikropočítačového jádra. Následující odstavce a kapitoly této publikace předpokládají, že čtenář je alespoň zběžně seznámen s instrukčním souborem a s architekturou jádra 80C52. Je-li třeba



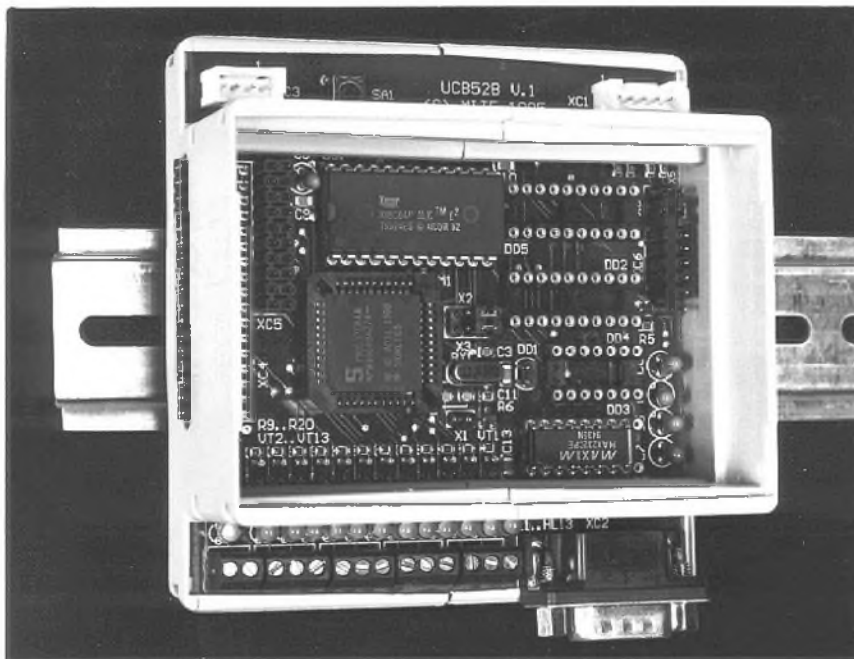
Obr. 1-2. Schéma zapojení mikropočítače MIKE 4

(a pomineme-li firemní příručky), čtenáři nejlépe v tomto směru poslouží kniha [1-13], která je také pro další výklad opěrným pramenem. Popis architektury rodiny 51/52 je obsažen i v [1-14].

Leží mimo účel i rozsah této publikace, věnovat se jednotlivým obvodům rodiny 51/52 či jejich skupinám podrobněji. Spokojíme se na tomto místě pouze s konstatováním, že „kariéra“ rodiny 51/52 ani po 17 letech zdaleka nekončí. O její životaschopnosti nejnověji svědčí např. další přírůstek do řady výrobců klonů [1-15] nebo úsilí, které v současné době věnuje rekonstrukci samotného jádra 80C51 tradiční výrobce obvodů rodiny 51/52, firma Philips [1-16].

Příkladem řešení funkčního bloku, který může být různými postupy přizpůsobován aplikačním potřebám, je univerzální mikropočítač UCB52-B (viz obr. 1-3 a [1-17]) a jeho partneři v typové řadě UCB52 (např. UCB52-MON, UCB320-BAS). Existují dva důvody, proč UCB52-B na tomto místě připomínáme. První: mikroprocesorem v UCB52-B je obvod 80C32 z preferované rodiny 51/52. Druhý: další možnost, jak lze mikropočítač UCB52-B modifikovat, tentokrát ve prospěch použití vyššího programovacího jazyka, popíšeme v odst. 1.2.3.

Pohledme ještě jednou do celé dnešní nabídky mikropočítačových součástek. První výběr, který jsme udělali (a který ctí časem prověřené hodnoty), zúžil náš pohled na integrované obvody určené především pro pozici hlavního procesoru mikropočítače. Současný mikropočítač však nemusí být odkázán jen na centrální procesor. Podporu mu může poskytnout potřebný počet „malých“, účelově zaměřených satelitních mikropočítačů (např. ve funkci subprocesoru nebo řadiče). Při výběru nejvhodnějšího „malého“ obvodu spočinul „se zalíbením“ náš zrak tentokrát na zcela nových a původních součástkách, na řadě integrovaných mikropočítačů AVR firmy Atmel s procesorem typu RISC. Upoutaly a při volbě rozhodly zejména tyto jejich charakteristiky: Velká výkonnost, široký rozsah napájecích napětí, malá energetická náročnost, možnost zavést program „on-board“ a cena. Informace o obvodech řady AVR, které firma Atmel s velkým předstihem zveřejnila [1-18], a které bez ověření převzal článek [1-19], se v mnoha směrech a podstatným způsobem liší od konečných technických dat. Proto jsou v dodatku A této publikace uvedeny nejdůležitější platné informace o řadě AVR a o prvním z nových obvodů, mikropočítači AT90S1200. (Zajímavým referátem o mikropočítačové řadě AVR je [1-20], i když ani ten není bez nepřesností.)



Obr. 1-3 Univerzální mikropočítač UCB52-B

1.2.2 C, ale nejen C

Kardinální součástí každého mikropočítače je programové zabezpečení. Na rozdíl od jeho technické složky, tj. součástky, desky s plošnými spoji nebo modulu, která má spíše univerzální rysy a kterou je možné, zjednodušeně řečeno, prostě koupit, představuje tvorba programového zabezpečení činnost, která je víceméně vždy svázána s konkrétní aplikací mikropočítače. Vytváření programů pro mikropočítače je obvykle, kromě speciálních výjimek (viz např. [1-21]), odkázáno na velmi kvalifikovanou (rozuměj drahou) práci specialistů. Proto mikroprocesor téměř od prvních dnů a ve stopách minipočítačů doprovázela snaha vývoj programového zabezpečení co nejvíce zproduktivnit. Upozornění na zisk, který přináší použití vyššího programovacího jazyka místo programování v assembleru, je obsaženo již v příručce uživatele výše vzpomínutého procesoru 8008 [1-2]. Na příkladu se ilustruje drastické (na 1/28) zkrácení doby vývoje programu při použití tehdy jediného existujícího vyššího programovacího jazyka pro mikropočítače, kompilačního jazyka PL/M [1-22].

Standardním vyšším programovacím jazykem současných mikropočítačů je kompilační jazyk C. Řada úloh se však i nadále řeší assemblerem. Objektivní důvody jsou dvojího druhu: buď je nutné vytvořit mimořádně efektivní program (kód) nebo není překladáč z jazyka C k dispozici. Množina obvodů, pro něž neexistuje kompilátor C, se neustále zmenšuje. Svědčí o tom mj. i sortiment překladačů (a pomocných vývojových prostředků), který nabízí firma Avocet v řadě produktů 2500AD.

Proměnlivou váhou výhod a nevýhod (v závislosti na řešené úloze) se

vyznačuje programovací jazyk BASIC, který je obvykle, nikoliv však výhradně, spojen s interpretačním způsobem překladu. Klasickou implementací jazyka BASIC, která je orientována na mikropočítačovou rodinu 51/52, je BASIC-52 [1-23]. S významnými zdokonaleními a rozšířeními je uplatněn např. jako vestavěný programovací jazyk BASIC UCB320 mikropočítače UCB320-BAS [1-24].

Omezené uplatnění našel u mikropočítačů programovací jazyk Pascal, který jinak dosáhl značného rozšíření a široké obliby. Přesto (a právě proto) stojí jeden z mála dialektů jazyka Pascal pro mikropočítačovou rodinu 51/52 za bližší pozornost. Pod jménem NiliPascal je podrobně popsán v běžně dostupné knize [1-25]. Disketa, kterou je kniha doprovázena, obsahuje mj. i kompilátor jazyka NiliPascal, který je určen k provozování na hostitelském osobním počítači PC. NiliPascal je vhodný pro poloprofesionální a výukové účely a může proto posloužit jako pracovní i jako zkušební vyšší programovací jazyk. Základní popis programovacího jazyka NiliPascal je obsažen v dodatku B této publikace.

1.2.3 UCB52 pro Pascal

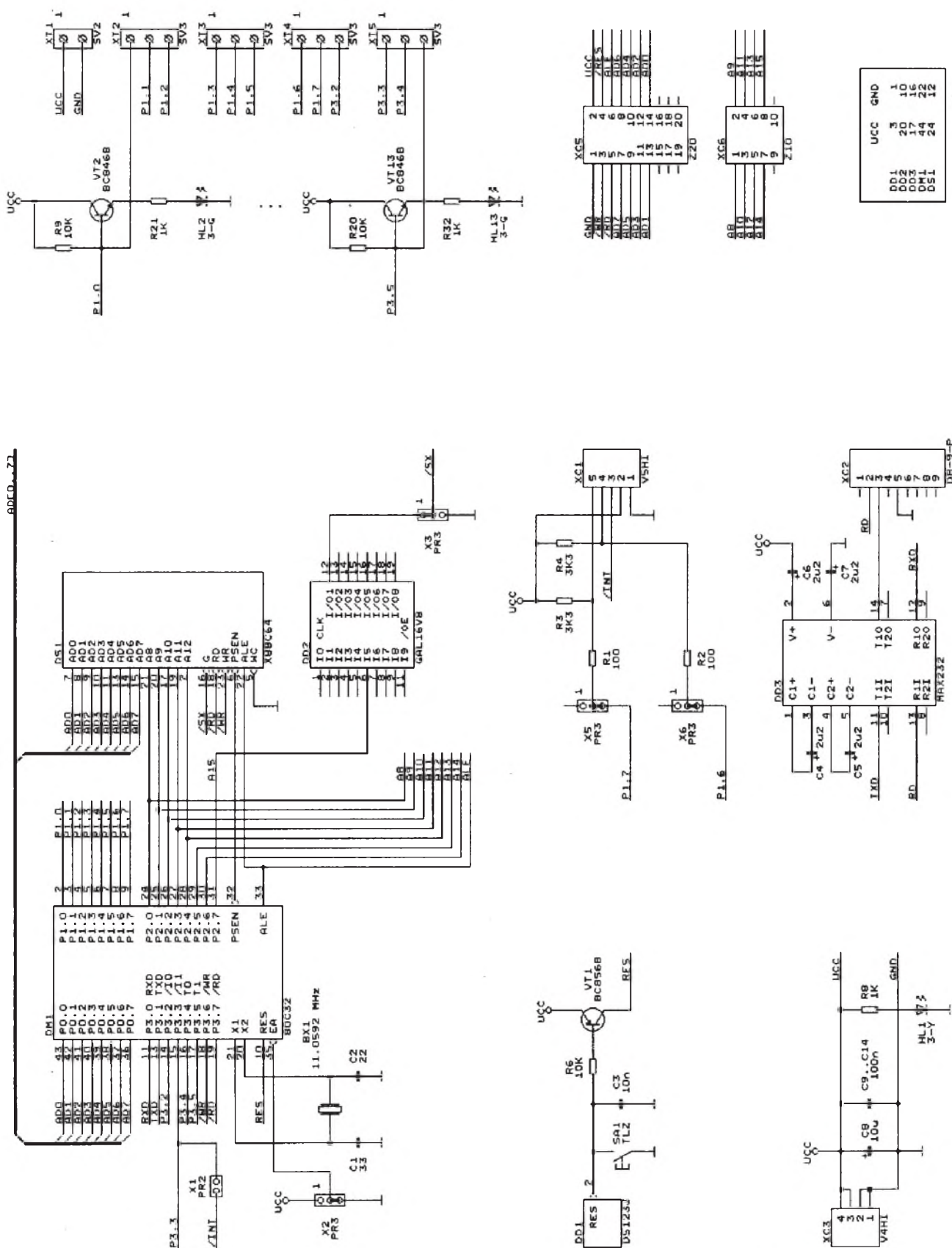
Jak již bylo upozorněno v odstavci 1.2.1, je naším cílem adaptovat mikropočítač UCB52-B tak, aby jeho programovacím jazykem mohl být, kromě assembleru, i vyšší programovací jazyk, jmenovitě již výše zmíněný NiliPascal.

Dříve, než se do úpravy pustíme, připomeňme, že (z titulu harvardské architektury rodiny 51/52) obhospodaruje i mikroprocesor 80C32 mikropočítače UCB52-B dva oddělené paměťové prostory, jeden pro uložení programu (CODE) a jeden pro vně uchovávaná data (XDATA). Jak je známo, každý z obou prostorů CODE

a XDATA má velikost 64 KB (adresy v rozsahu 0 až FFFFH). Prozkoumáme dále schéma zapojení mikropočítače UCB52-B na obr. 1-4. Ve srovnání s [1-17] je toto zapojení doplněno o další, pro přehlednost opět jen o podstatné, součástky a spoje. Přibylý především konektory X5 a X6,

kteřé jsou standardní součásti desky UCB52B mikropočítače UCB52-B, a programovatelný logický obvod GAL16V8, pro nějž je na desce UCB52B pamatováno s objímkou DD2. Vezmeme-li nyní v úvahu nároky programovacího jazyka NiliPascal, zjistíme, že mikropočítač UCB52-B

postrádá (pro NiliPascal nezbytnou), paměť RAM s minimální kapacitou 1 KB. Paměť RAM musí přitom obsazovat paměťový prostor XDATA. Řešení nabízejí zásuvky X5 a X6, jejichž prostřednictvím může být mikropočítač UCB52-B rozšířen o externí paměť RAM 32 KB a upraven tak na mikro-



Obr. 1-4. Schéma zapojení mikropočítače UCB52-B

[illegible]

obsahuje zapojení desky M1-PAS záchytný registr DD1 (obvod 74HC573) pro osm nejméně významných bitů adresy, programovatelný logický obvod GAL16V8 (poz. DD2) a pomocná hradla 74HC00 (poz. DD3), jejichž funkce je spojena s možným, ale pro přehlednost nevyznačeným, záložním napájením paměti DS1. Také funkce

programovatelného logického obvodu DD2 jsou na přídatné desce v provedení M1-PAS silně redukovány, takže pro jejich popis postačí dva elementární výrazy

SM1 = A15

RD1 = !nRD,

kde ! je operátor negace a nRD je (na tomto místě vhodnější) zápis jména signálu /RD. První výraz určuje, že výběrový signál paměti DS1 na desce M1-PAS bude aktivní, bude-li A15 = 1, tedy v intervalu adres 8000H až FFFH. Druhý výraz vyplývá z již konstatovaného požadavku na lokalizaci paměti RAM v paměťovém prostoru XDATA (čtení z RAM musí být řízeno signálem /RD), zde v jeho horní polovině.

Určení, které má na desce UCB52B „paměť na míru“ X88C64 SLIC (EEPROM s kapacitou 8 KB, poz. DS1), zůstává nezměněno: i v mikropočítači UCB52-PAS tato paměť umožní zavést a uchovat aplikační program, zde původem z jazyka NiliPascal. Jak je v [1-17] vysvětleno, musí být aplikační program uložen v paměti X88C64 SLIC od adresy ne nižší než 140H a nejvýše do adresy 1EFFH. Nesmíme dále zapomenout, že paměť X88C64 SLIC (proto, aby mohl být do ní aplikační program zapsán a z ní i prováděn) obsazuje od adresy 0 v délce 8 KB souběžně oba paměťové prostory CODE a XDATA (viz připojené signály /PSEN i /RD a /WR). O paměťový prostor XDATA se musí (a to bez konfliktu!) dělit s přidanou pamětí SRAM. Výběrový signál /SX nemůže proto být v mikropočítači UCB52-PAS aktivní trvale. K zamezení konfliktu postačí, bude-li přístup k X88C64 omezen jen na dolní polovinu adresového prostoru, tedy na úsek adres 0 až 7FFFH, kde A15 = 0. Řešení spočívá v předepsání elementární funkce

nSX = A15

programovatelnému logickému obvodu GAL16V8 (poz. DD2) na desce UCB52B a ve spojení kontaktů 1 a 2 propojky X3, jak je vyznačeno na obr.1-4. (nSX je i zde pouze jiným zápisem jména signálu /SX.)

Nyní, kdy existuje vhodný mikropočítač UCB52-PAS, zbývá ještě - odpovídajícím způsobem konfigurovat překladač jazyka NiliPascal, - doplnit kód každého přeloženého aplikačního programu tak, aby vyhověl systému přepínání stavů i zavádění, které UCB52-PAS dědí po svém předchůdci UCB52-B (viz [1-17]).

První z obou kroků bude naplněn, jak lze snadno z předcházejícího popisu vyvodit, změnou položek konfiguračního souboru NILIPAS.CFG překladače jazyka NiliPascal na

CODE = \$0140

DATA = \$8000

Znak \$ indikuje, že číslo je vyjádřeno v šestnáctkové soustavě (hexadecimální číslo).

Druhý krok, který již patří mimo rámec překladače NiliPascal, bude pro-

veden novým konverzním programem HEX2SLI.EXE (rozuměj „.HEX to .SLI“) na základě volání

HEX2SLI ap[ro]g[.HEX],

kde *aprog* je jméno aplikačního programu. Ze zdrojového souboru *aprog.PAS* byl předtím postupným překladem vytvořen vstupní soubor *aprog.HEX*. Cílový soubor konverzního programu HEX2SLI.COM, tj. soubor *aprog.SLI*, má všechny náležitosti, které jsou nutné pro jeho zavedení do paměti EEPROM mikropočítače UCB52-PAS z prostřední programu XSLIC (viz [1-17]). Zavedený program *aprog* je automaticky spuštěn vždy po nulování UCB52-PAS (připojením napájecího napětí nebo tlačítkem RESET) až do doby, kdy je vyvolán přechod mikropočítače UCB52-PAS ze stavu provádění aplikačního programu do stavu, který umožní zavedení programu jiného.

Na závěr uvedme na ilustračním příkladu aplikačního programu BLIK cestu do zdrojové podoby programu v jazyku NiliPascal až po jeho spuštění na mikropočítači UCB52-PAS.

Předpokládejme, že zdrojový text programu BLIK;

```
const
  HL2 = $90; {bit 0 brány 1, viz [1-13]}
begin
  repeat
    invertbit (HL2);
    write (bit(HL2));
    wait (1);
  until false;
end.
```

je uložen v souboru BLIK.PAS na disku osobního počítače PC. K tomu, aby mohl být program BLIK na mikropočítači UCB52-PAS spuštěn, vede jen několik kroků:

A/ Provedením příkazového řádku NILIPAS BLIK přeložit zdrojový text do assembleru s uložením do datového souboru BLIK.ASM.

B/ Provedením příkazového řádku NILIASM BLIK přeložit program BLIK.ASM s uložením do datového souboru BLIK.HEX.

C/ Provedením příkazového řádku HEX2SLI BLIK konvertovat soubor BLIK.HEX na soubor BLIK.SLI.

Uvedené tři kroky je samozřejmě možné provést jedním voláním odpovídajícího dávkového souboru.

D/ Otevřít ovládací prostředí programu XSLIC.

Osobní počítač PC a mikropočítač UCB52-PAS musí být předtím navzájem spojeny sériovou asynchronní linkou a pro toto spojení musí být program XSLIC správně zkonfigurován povelom Setup. Dalšími povely Filename „BLIK.SLI“ a Download zavést program BLIK do paměti EEPROM v UCB52-PAS.

Po spuštění programu se bude UCB52-PAS chovat tak, jak mu program BLIK předepisuje: v nekonečné smyčce s periodou 2 sekundy bude

blikat svítivá dioda HL2, která indikuje stav bitu 0 brány 1.

2. Koncept mikropočítače/terminálu UCT520

2.1 Určení a použití

Vždy, setkáme-li se s novým předmětem či výrobkem (rozumněj: s více či méně originálním produktem lidského mozku a lidských rukou), přepadne nás otázka: Proč byl vytvořen a jaké je jeho určení? S největší pravděpodobností napadla tato otázka pozorovatele i při pohledu na titulní stránku této publikace s fotografií mikropočítače/terminálu UCT520. A vyvolala možná i otázku další: Jaké důvody vedou ke zveřejnění podrobností o tomto novém výrobku?

I když byl mikropočítač/terminál UCT520 (dále pro stručnost jen mikropočítač UCT520) již představen v [2-1], je namístě zde nejdříve na obě uvedené otázky znovu odpovědět.

Krátce řečeno, vytčenou metou byl mikropočítač vybavený rozhraními pro komunikaci s obsluhou a dalšími rozhraními pro komunikační média, přístroj, který bude možné snadno držet v jedné ruce (případně jednou rukou ovládat), který bude nezávislý na energetické síti (a proto musí mít i minimální energetické nároky), a který se bude vyznačovat především mimořádnou všestranností a příznivými cenovými relacemi.

Mezi východiska k řešení patřil také požadavek, aby cílový mikropočítač buď posloužil „tak jak je“ nebo aby byl účelným a vitaným základem pro vývoj a výrobu specializovaného zařízení. Druhý ze způsobů použití mikropočítače je podmíněn otevřeným charakterem přístroje, tj. zveřejněním všech potřebných informací o jeho technické stránce a o jeho systémovém programovém zabezpečení, pokud na něm bude vrstva speciálního programového vybavení stavěna. Nezbytné v takovém případě je, aby funkce všech programovatelných součástí (mikroprocesor(y), programovatelné logické obvody), které jsou stavebními kameny mikropočítače, bylo možné kdykoliv doplnit nebo změnit. (Účel této publikace je však obecnější, než naznačují předcházející řádky: má také poskytnout širší a inspirující pohled na současné možnosti programovatelných integrovaných obvodů.)

Koncept mikropočítače UCT520 byl vytvořen i na základě okruhů předpokládaného aplikačního uplatnění:

- ovládací, konfigurační nebo servisní terminál (se standardními sériovými rozhraními včetně IrDA),

- univerzální programovatelný mikro-
počítač pro stacionární i mobilní pou-
žití (se širokým spektrem programova-
cích jazyků a postupů),
- informátor (s výběrem dat z interní
datové základny),
- sběrač dat (s ručním zápisem, sní-
máním čárového kódu, čtením čípo-
vých karet, bezkontaktních identifikač-
ních prvků atp.),
- registrátor dat z měřicích míst
(s dlouhodobým provozem - až 1 rok,
s nepřerušitelným a nezávislým napá-
jením),
- řadič a analyzátor stykových systé-
mů (RS-232-C, RS-422/485, I²C, CAN
aj.),
- tester (se speciálním rozhraním
a přípojným místem),
- učební pomůcka (v cenově optimali-
zované verzi).

2.2 Vlastnosti a konstrukce

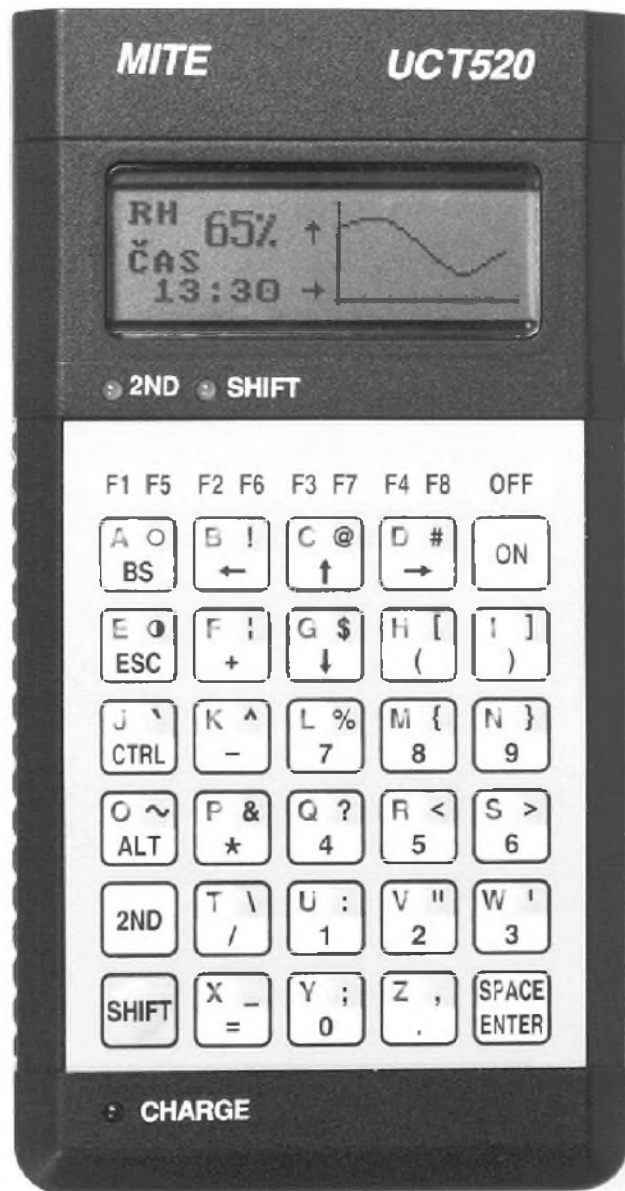
Celkovou představu o mikropočíta-
či UCT520 poskytne následující popis
a jeho obrazový doprovod. Jeho úko-
lem je informovat o všech nejdůležitěj-
ších uživatelských rysech mikropočí-
tače UCT520 včetně těch, které
nejdou, a mnohé současně ani nemo-
hou být, přítomny v jeho základním
provedení. Mohou však být důležité
pro účelové aplikace a specifická pro-
vedení UCT520.

Pouzdro mikropočítače UCT520
z černého plastu ABS (Bopla, typ
BOS751) má rozměry 157x84x30 mm.
Může být opatřeno zápěstním pout-
kem, závěsným pouzdrům, opěrkou,
příchytkou pro montáž na lištu DIN35
nebo spojovacími prvky pro připevně-
ní přídatného modulu. Standardní fóli-
ovou klávesnici se třiceti klávesami,
jejíž uspořádání je zřejmé z obr. 2-1,
lze jednoduše nahradit uživatelskou
alternativou se shodným nebo men-
ším počtem kláves. Pokud je nezbyt-
né, mohou mít klávesy až čtyři význa-
my, na zobrazené klávesnici viz např.
klávesa pro vstup znaků * P & p. Oka-
mžitý význam klávesy indikují dvě žlu-
té svítivé diody nad klávesnicí (2ND,
SHIFT). Klávesou vpravo v horní řadě
se UCT520 zapíná a vypíná. (Podrobně
o klávesnici pojednává odst. 5.3.1.)

Mikropočítač UCT520 může být za-
pínán také dálkově (signálem RI roz-
hraní RS-232, a proto i prostřednic-
tvím telefonního nebo rádiového
modemu), automaticky (přednastave-
nými interními hodinami reálného času)
nebo jiným vnějším podnětem.

Zobrazovač LCD je grafický s po-
čtem bodů 122 x 32. Kontrast zobra-
zení může být z klávesnice měněn
podle aktuálních světelných podmínek
(klávesa vlevo ve druhé řadě). Další
klávesou (v první řadě vlevo) se zapí-

Obr. 2-1. Horní
stěna
mikropočítače
UCT520
(měřítko 1 : 1)



ná a vypíná elektroluminiscenční pro-
světlení zobrazovače LCD. V zá-
kladním textovém módu jsou na zobra-
zovači umístěny 4 řádky, každý s 20
znaků (latinka, font 5 x 7). Řadič grafic-
kého LCD (viz odst. 5.5.2) nabízí
možnost použít, příp. kdykoliv zavést
(i přes RS-232), alternativní soubor
znaků (např. větší nebo jinou abe-
cedu, např. azbuku) nebo zobrazit
grafickou informaci (funkční závislost,
logo, piktogram). Příklad výpisu textů
s různou velikostí znaků a se sou-
časným grafickým zobazením uvádí
obr. 2-1.

Vestavěným napájecím zdrojem mi-
kropočítače UCT520 je akumulátor
NiMH 3,6 V/1200 mAh. Nabíjení aku-
mulátoru proudem 120 mA (nabíjecí
doba vybitého akumulátoru je asi 14 h)
a externí napájení UCT520 (také sou-
časně s nabíjením) zabezpečí běžný
zásuvkový stabilizovaný zdroj
7,5 V/300 mA (7,5 V/500 mA). Nabíje-
ní je indikováno červenou svítivou dio-
dou (CHARGE). Přípojně místo vněj-
šího zdroje (poz. XCA) je umístěno na
přivráceném čele pouzdra a slouží
i k připojení externího nabíječe pro

zrychlené nabíjení akumulátoru (bě-
hem 3 h). Zdrojová soustava zajišťuje
i bezpečné nepřerušitelné napájení
mikropočítače UCT520. (Podrobnosti
o napájecích zdrojích jsou obsaženy
v kap. 4 a v odst. 5.2.) Pro dlouhodo-
bý a nezávislý provoz může být aku-
mulátor vystřídán např. běžnou lithio-
vou baterií 6 V/1300 mAh nebo
vhodným externím elektrochemickým
zdrojem. Při instalaci UCT520 v do-
pravních prostředcích je možné vesta-
věný akumulátor nahradit měničem
pro napájení z palubní sítě.

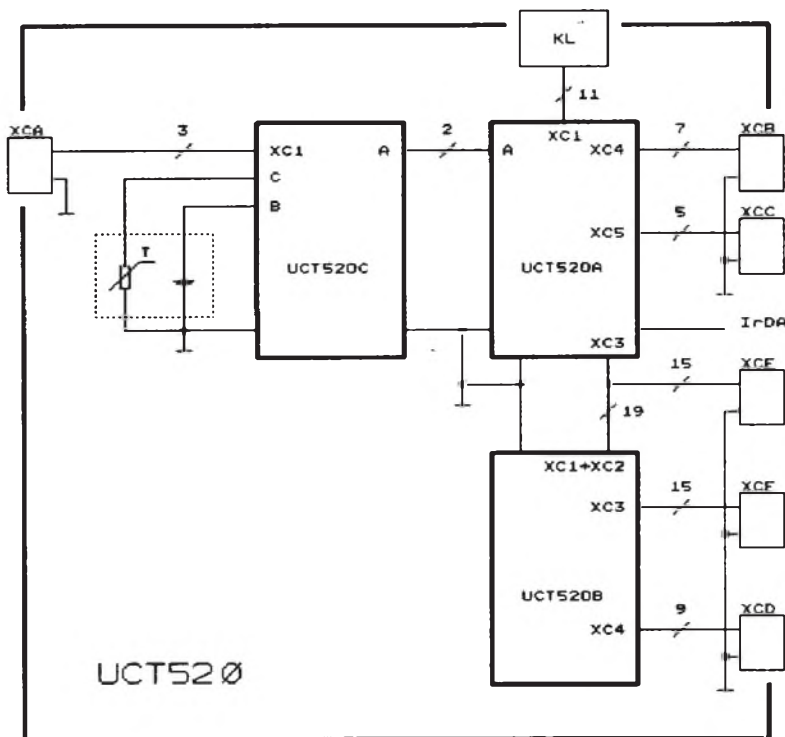
Komunikačním rozhraním mikropo-
čítače UCT520 je vyhrazeno odvrá-
cené čelo pouzdra. Kromě konektorů séri-
ových asynchronních kanálů RS-232
(poz. XCB) a RS-422/485 (poz. XCC)
s přenosovou rychlostí až 115,2 kb/s
se na něm nachází buď okénko infra-
červené přenosové linky IrDA nebo
další konektor (poz. XCD) s rozhraní-
mi sériového synchronního kanálu
a sběrnice I²C. Na dolní stěně UCT520
jsou v případě potřeby umístěny ko-
nektory (poz. XCE a XCF) pro rozšíře-
ní mikropočítače o externí modul,
např. o modul rozšíření paměti dat,

modul vstupních obvodů měřicích čidel pro dlouhodobou registraci dat nebo o modul modemu. Popis komunikačních kanálů a přípojných míst obsahují příslušné odstavce kap. 3 a 5.

Standardní 8bitový procesor mikropočítače UCT520 z rodiny 51/52, typ DS87C520 (viz odst. 3.2.1) disponuje řadou energeticky úsporných pracovních režimů. Zmenšení příkonu přináší nejenom tradiční klidové režimy, ale i pracovní, spojené se snížením synchronizačního kmitočtu. Bohatě je dotována interní paměť pro uložení dat (128 KB nebo 512 KB SRAM se zdvojeným záložním napájením), k uložení systémového a aplikačního programového zabezpečení je připraveno 128 KB nebo 512 KB paměti FE-PROM (Flash). O přepínání paměti podle potřeb programového zabezpečení pečuje sofistikovaná správa (viz odst. 3.6).

Pro UCT520 jsou k dispozici široké programovací možnosti a postupy i jejich podpora (základní program MON520 a pomocné programy, komunikační program MITE232, překladače programovacích jazyků BASIC, C a Pascal, příp. generátor aplikačních programů). Bližší údaje o programovém zabezpečení přináší kap. 6.

Konstrukční řešení mikropočítače UCT520 je z velké části patrné na obr. 2-2, vyjádřením konstrukce UCT520 je i blokové schéma na obr. 2-3. V jeho levé části je znázorněna deska s plošnými spoji UCT520C, která má v UCT520 svoje místo v prostoru vyhrazeném pro akumulátor. Deska UCT520C nese mj. i zásuvku XCA (ve schématu zapojení desky má označe-



Obr. 2-3. Blokové schéma mikropočítače UCT520

ni XC1) a svítivou diodu CHARGE. Poloha konektoru XCA na čele pouzdra je zřejmá z obr. 2-2. Podrobný popis funkcí desky UCT520C je předmětem kap. 4.

V hlavním prostoru pouzdra mikropočítače UCT520 je připevněna patrová sestava dvou desek s plošnými spoji UCT520A a UCT520B. Horní z obou desek (UCT520A) je s prostorem pro akumulátor spojena vždy jen několika (standardně třemi) pájenými vodiči. Konektorem se k UCT520A

připojuje plochý kabel fóliové klávesnice, která je umístěna na horní polovině pouzdra. Deska UCT520A je dále mj. nosičem zobrazovače LCD, indikačních svítivých diod 2ND a SHIFT, zásuvek XCB (XC4) a XCC (XC5) asynchronních sériových komunikačních kanálů a vysílače/přijímače infračerveného přenosu IrDA. Umístění dvojice konektorů XCB, XCC a okénka infračervené přenosové linky IrDA na čele pouzdra UCT520 je zřejmé na



Obr. 2-2. Mikropočítač UCT520 s demontovanou horní polovinou pouzdra



Obr. 2-4. Alternativní provedení čela mikropočítače UCT520

obr. 2-4. Deska UCT520A je podrobně popsána v kap. 5.

Jinou podobu čela má druhý z mikropočítačů UCT520 (obr. 2-4). Okénko IrDA je vystředáno vidlicí XCD, která je součástí dolní, na obr. 2-2 neviditelné, desky s plošnými spoji UCT520B. Úloha desky UCT520B je vysvětlena v kap. 3. Propojovací prvky obou desek jsou konektory (zásuvka XC3 na UCT520A, vidlice XC1 a XC2 na UCT520B). Kontakty spojovací vidlice XC1 mohou být prodlouže-

ny a ukončeny jako zásuvka XCE ve spodní stěně pouzdra UCT520. Polohu XCE i umístění druhé zásuvky XCF (XC3) pro systémové rozšíření vespodu mikropočítače UCT520 ukazuje obr. 2-5. Použití konektorů XCE a XCF je ilustrováno na témže obrázku sestavou mikropočítače UCT520 a velkého přídavného modulu.

Všemi důležitými vlastnostmi se vyznačuje základní provedení mikropočítače, pro nějž bylo zvoleno pojmenování UCT520-S:

- mikroprocesor DS87C520, synchronizační kmitočet 22,1184 MHz,
- paměť EPROM 128 KB,
- paměť SRAM 128 KB,
- variabilní správa paměti,
- klávesnice se třiceti klávesami,
- reflexní grafický zobrazovač LCD 122 bodů x 32 bodů,
- zásuvky komunikačních kanálů RS-232 a RS-422/485,
- akumulátor 3,6 V, 1200 mAh,
- vestavěný nabíječ,
- zásuvka pro připojení vnějšího napájecího zdroje,



Obr. 2-5. Sestava mikropočítače UCT520 a přídavného modulu, provedení dolní stěny UCT520

- základní program (monitor) MON520.

Standardním příslušenstvím mikropočítače UCT520-S je kabel pro spojení UCT520 s osobním počítačem PC.

Podle požadavků aplikace je možné technické a programové vybavení mikropočítače UCT520 modifikovat a doplnit takto:

- mikroprocesor AT89C52,
- paměť FEPR0M 512 KB,
- paměť SRAM 512 KB,
- transflexní zobrazovač s prosvětlením,
- automatické řízení kontrastu LCD,
- komunikační kanál IrDA,
- vidlice synchronních komunikačních kanálů I²C a SSI,
- zásuvky pro připojení přídatných modulů,
- programovací systém BASIC UCT520,
- terminálový program TERM520,
- zakázkové programové zabezpečení.

Další příslušenství mikropočítače UCT520 mohou tvořit např. položky:

- objímky pro konverzi patic,
- vnější napájecí zdroj,
- nabíječ pro zrychlené nabíjení,
- aplikační přídatné moduly.

3. Deska s plošnými spoji UCT520B

3.1 Určení a zapojení desky

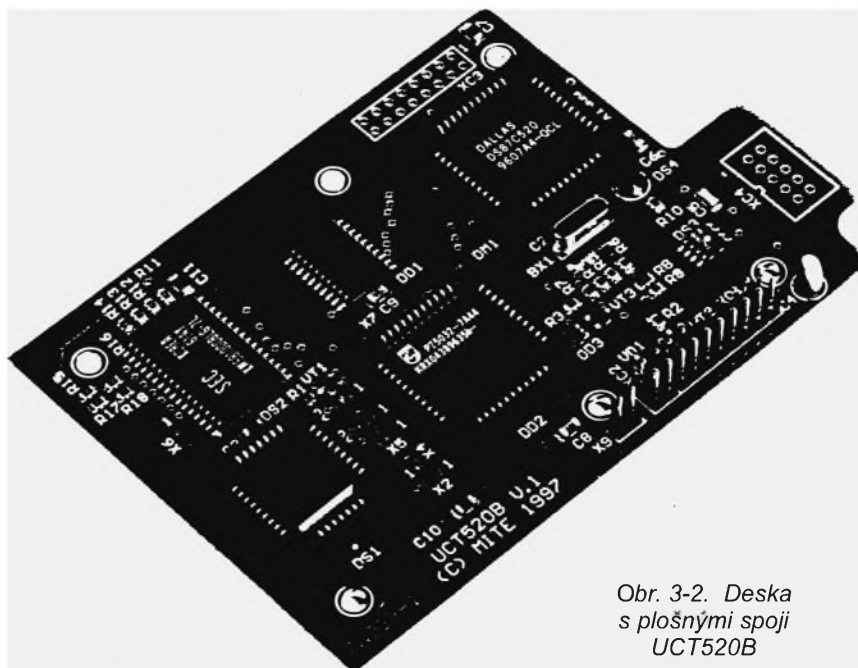
Zapojení desky s plošnými spoji UCT520B má dominantní vliv na výpočetní výkon a energetické nároky mikropočítače UCT520. Kromě těchto kritérií respektuje zapojení potřeby pružné modifikace funkcí, ceny a dalších vlastností desky UCT520B různými postupy:

- volbou alternativního typu součástky (např. paměti s menší kapacitou),
- perzonalizací (naprogramováním) součástky (např. programovatelného logického obvodu PLD),
- konfigurací součástky, příp. zapojení, ze systémového nebo aplikačního programového zabezpečení (např. zápisem čísla do interního registru vytvořeného v PLD).

Podrobné schéma zapojení desky s plošnými spoji UCT520B je na obr. 3-1 na další straně (str. 134). S ohledem na výše naznačenou modifikovatelnost musí být schéma zapojení vnímáno jako generické (druhov). Alternativy k uvedeným typům součástek budou zmíněny v příslušných odstavcích této kapitoly. Pohled na desku UCT520B, která je určena pro montáž do mikropočítače UCT520, je na obr. 3-2. Desku UCT520B v provedení, které je samostatně aplikovatelným mikropočítačovým modulem UCM52, specifikuje odst. 3.9.

Vzhledem k malému počtu součástek je snadné na obr. 3-1 rozpoznat:

- mikroprocesor DM1 se záchytným registrem DD1,



Obr. 3-2. Deska s plošnými spoji UCT520B

- nulovací a dohlížecí obvod DD3,
- paměti FEPR0M (poz. DS1) a SRAM (poz. DS2),
- programovatelný logický obvod CPLD (poz. DD2),
- paměť EEPROM (poz. DS3) s rozhraním sběrnice I²C,
- identifikační obvod DS4,
- konfigurační propojky X1 až X9,
- konektory přípojných míst XC1 až XC4.

Informaci o umístění těchto dominantních i ostatních součástek na desce UCT520B poskytuje obr. 3-3.

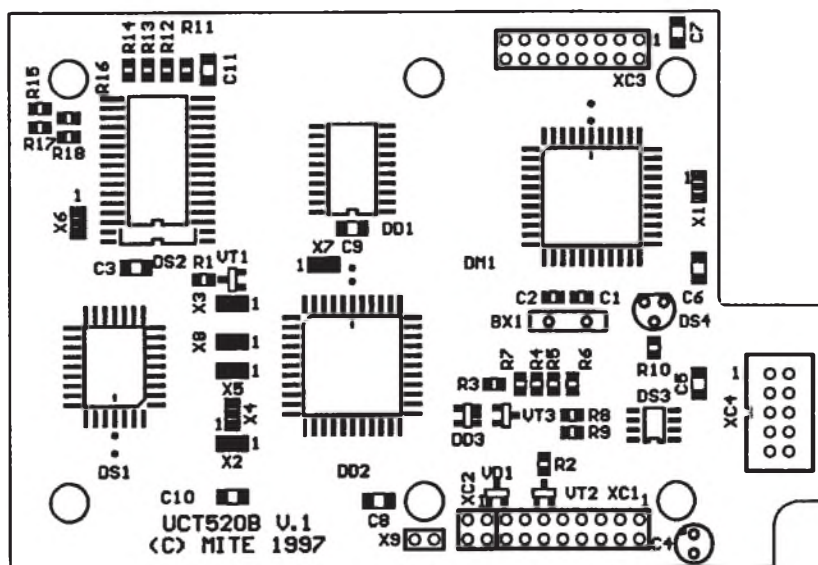
Hlavní napájecí napětí všech obvodů na desce (označení UCC) je vztaženo k referenčnímu signálu GND a má jmenovitou velikost 5 V s povolenou tolerancí $\pm 5\%$. Na desku se přivádí prostřednictvím konektoru XC1, příp. XC3.

3.2 Mikroprocesor

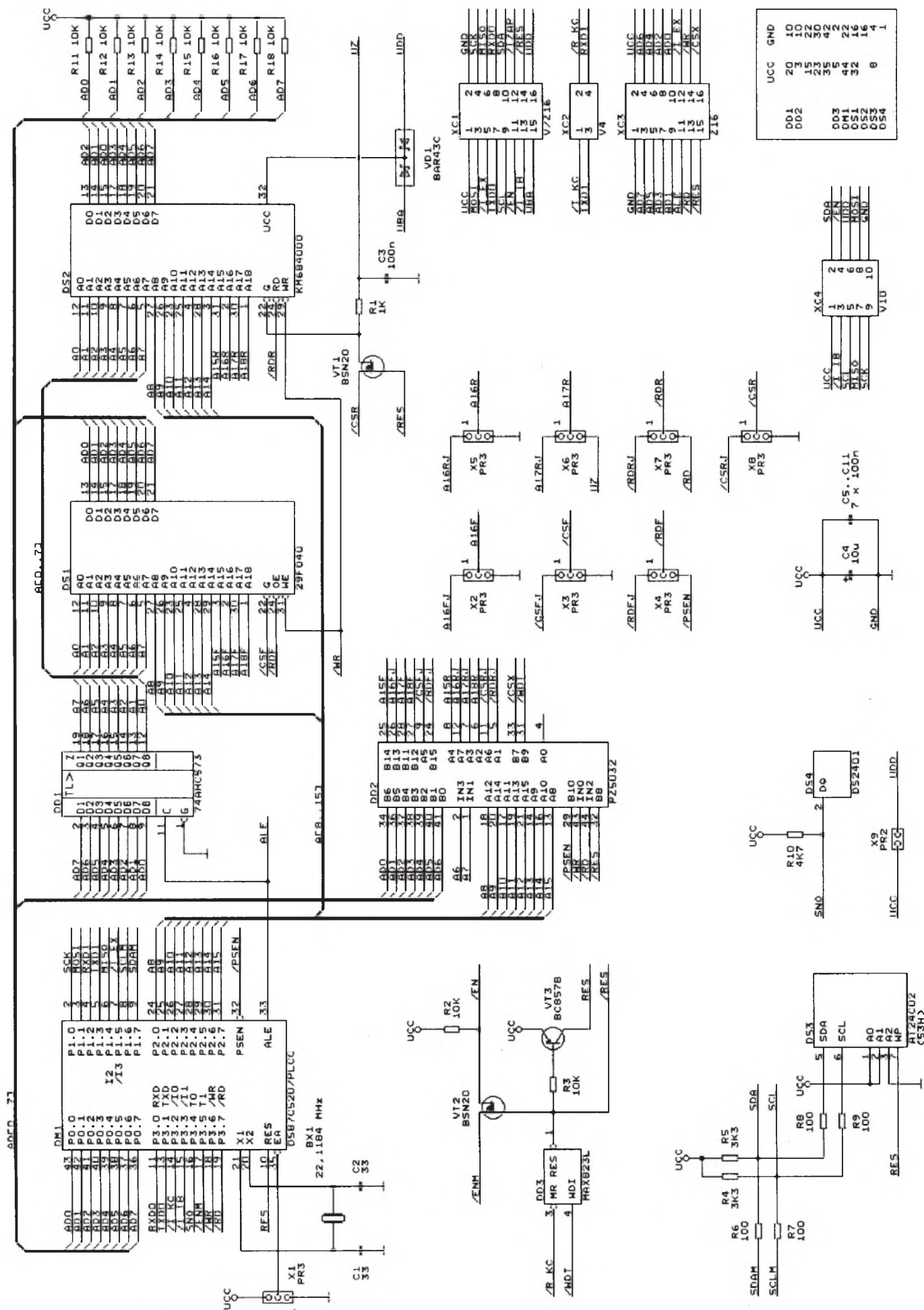
3.2.1 Alternativní typy

Stanovenému konceptu mikropočítače UCT520 (viz kap. 2) vyhovuje na místě hlavního procesoru bezesporu nejlépe mikroprocesor DS87C520 [3-1]. Přísluší (stejně jako populární základní typ DS80C320) do řady klonů rodiny 51/52, pro které jejich původce, firma Dallas Semiconductor, zvolila příznačné pojmenování High-Speed Microcontroller. Podrobně se vyznačným odlišnostem obvodu DS87C520 od referenčního typu 87C52 i zvláštnostem jeho použití věnuje bohatá technická dokumentace.

Na pozici DM1 může být ve zdůvodněných případech vhodnou, zdaleka však ne jedinou alternativou k ob-



Obr. 3-3. Rozmištnění součástek na desce UCT520B (měřítko 1 : 1)



Obr. 3-1. Schéma zapojení desky UCT520B

vodu DS87C520 mikroprocesor AT89C52 z produkce firmy Atmel. Na rozdíl od DS87C520 je obvod AT89C52 (s interní pamětí programu FEPR0M) funkčně shodný s původním typem 87C52. Uvedeme nyní pouze takové rozdíly mezi vlastnostmi obou vybraných mikroprocesorů, které jsou významné pro další popis zapojení desky UCT520B:

DS87C520 - konfigurovatelná velikost vnitřní paměti programu EPROM v mezích 0 až 16 KB - šest vstupů vnějších přerušení /INT0 až /INT5 - dva duplexní sériové kanály RXD0, TXD0 (odpovídá původnímu RXD, TXD) a RXD1 a TXD1 - vnitřní generátor nulovacího signálu - vnitřní dohlížecí časovač (watchdog);
AT89C52 - vnitřní paměť programu FEPR0M o kapacitě 8 KB - dva vstupy vnějších přerušení /INT0 a /INT1 - jeden duplexní sériový kanál RXD, TXD

Rozměrové důvody si vyžádaly zvolit mikroprocesor DM1 ve čtvercovém pouzdře PLCC44. Možnost vyměnit obvod a modifikovat program ve vnitřní paměti je zachována uložením obvodu v objímce. S použitím konvertoru patic DIL40 -> PLCC44 (např. typu EA40DP/44PL-51, je příslušenským na vyžádání) může být mikroprocesor snadno nahrazen emulátorem v etapě ladění programového zabezpečení.

3.2.2 Vstupní a výstupní signály

Synchronizační signál mikroprocesoru DM1 je odvozen od krystalu BX1. Synchronizační kmitočet 22,1184 MHz byl zvolen s ohledem na mezní kmitočet 24 MHz, který je deklarován pro mikroprocesor AT89C52. (Obvod DS87C520 má jako horní mez synchronizačního kmitočtu 33 MHz.) Použitý kmitočet 22,1184 MHz umožňuje přesně generovat běžně používané přenosové rychlosti sériových kanálů až do 115200 b/s.

Propojka X1 je do zapojení zahrnuta pro případ, že je nutné blokovat přístup do vnitřní paměti programu mikroprocesoru DM1 nebo na pozici DM1 použít obvod bez vnitřní paměti programu (/EA = 0, zkratováno 1 - 2). Základní režim desky předpokládá provádění programu z vnitřní paměti (/EA = 1, zkratováno 2 - 3).

Brány P0, P2 a signály ALE a /PSEN mikroprocesoru DM1 jsou určeny pro připojení vnějších pamětí programu a dat (viz odst. 3.3 a 3.4). Ze zbývajících dvou bran P1 a P3 si deska UCT520B činí nárok na šest signálů:

- P1.6 SCLM taktování sběrnice I²C,
- P1.7 SDAM data sběrnice I²C,
- P3.4 SNO data z obvodu DS4 (viz odst. 3.7),
- P3.5 /ENM řízení tranzistoru VT2 (viz odst. 3.3),
- P3.6 /WR řízení zápisu do vnější paměti dat,
- P3.7 /RD řízení čtení z vnější paměti dat.

Obousměrné signály brány P0 (časový multiplex dat a nižšího bajtu adresy) a výstupní řídicí signály /MR a /RD jsou také přivedeny na kontakty konektoru XC3 (viz odst. 3.8), např. pro potřeby případného rozšíření paměti dat.

V zavedených typech mikroprocesorů DS87C520 a AT89C52 nejsou integrovány technické prostředky tvořící rozhraní sběrnice I²C [3-2]. Sběrnice I²C proto musí být v těchto případech řízena výhradně programem a omezuje se jen na módy master transmitter a master receiver. Signály SCLM a SDAM odpovídají obousměrným standardním signálům SCL a SDA za ochrannými rezistory R6 a R7. Přiřazení signálů SCLM a SDAM bitům P1.6 a P1.7 je záměrné. Otevírá možnost použít ve speciálních aplikacích na pozici DM1 vývodové slučitelny mikroprocesor s vestavěným řadičem sběrnice I²C, např. typ 87C524 z produkce firmy Philips (se současným snížením synchronizačního kmitočtu na max. 20 MHz). Připojení vnějších obvodů ke sběrnici I²C zprostředkují vyhrazené kontakty konektorů XC1 a XC4.

Ostatní signály bran P1 a P3 jsou využity mimo desky UCT520B. Jejich úloha v mikropočítači UCT520 je popsána v dalších kapitolách. Ve schématu zapojení desky UCT520B na obr. 3-1 je zřejmé umístění těchto signálů na konektorech přípojných míst XC1 až XC4.

3.3 Nulovací a dohlížecí obvod

Stojí za připomenutí, že zásadní význam pro spolehlivou funkci každého mikroprocesoru má správné nulování (reset), jímž se jednoznačně nastavují počáteční podmínky jeho činnosti po zapnutí napájecího napětí. Neméně důležité je také blokování běhu procesoru a některých kritických operací v mikropočítači (např. přístu-

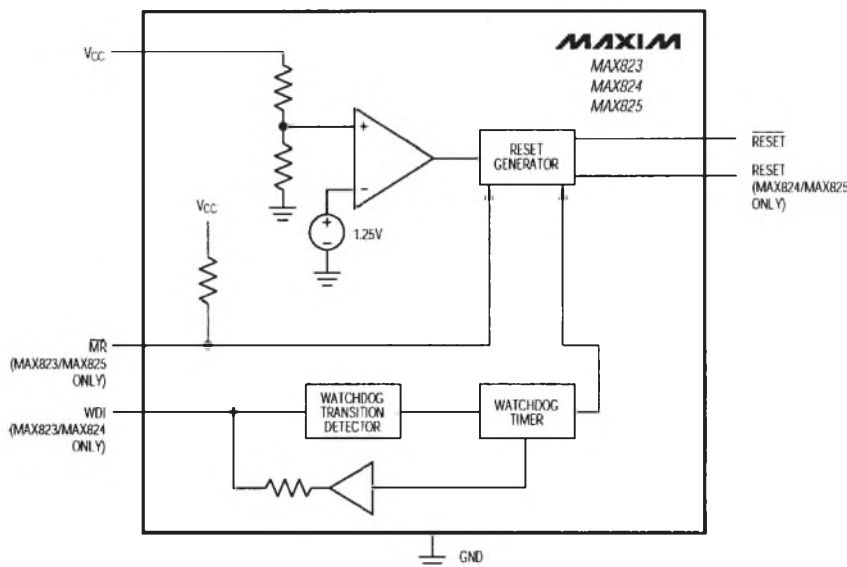
pu k paměti SRAM), zmenší-li se napájecí napětí pod prahovou velikost.

Dalším opatřením, které přispívá ke spolehlivosti mikropočítače, je dohled nad prováděním programu: zabráňuje nevratnému zablokování běhu mikropočítače, „zabloudí-li“ program. Tento dohled má „v popisu práce“ obvod všeobecně známý pod názvem „watchdog“. Není-li z prováděného programu ve stanoveném časovém limitu občerstven (protože program „zabloudil“), vyvolá nulování mikroprocesoru a tím vyvede mikropočítač z nežádoucího stavu.

Nulování mikroprocesoru DM1 i dohled nad jeho během jsou na desce UCT520B svěřeny integrovanému obvodu MAX823L (Maxim, poz. DD3). Funkční schéma obvodu na obr. 3-4 napovídá, že nulování (aktivování výstupu /RESET, na obr. 3-1 signálu /RES) může být vyvoláno i nezávislým vnějším podnětem na vstupu /MR. Vzhledem k připojení internímu rezistoru stačí vstup /MR uzemnit, např. nulovacím tlačítkem. Na desce UCT520B má příslušný vstupní signál označení /R_KC a je dostupný na konektoru XC2. Občerstvování dohlížecí funkce obvodu MAX823L je vyvoláváno změnami signálu /WDT na vstupu WDI. Není-li však na vstup WDI žádný signál přiveden (vstup WDI je nezapojen, je ponechán „plovoucí“), dohlížecí funkce obvodu MAX823L je potlačena.

Nejdůležitějšími charakteristikami integrovaného obvodu MAX823L jsou:

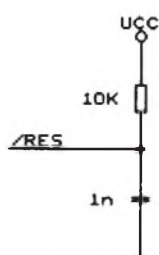
- prahová velikost napětí typ. 4,63 V (platí pro pracovní teplotu 25 °C), rozmezí 4,50 až 4,75 V (pro 0 až 70 °C),
- délka impulsu /RESET v intervalu 140 až 280 ms,
- časový limit pro občerstvování od 1,12 do 2,40 s,
- spotřeba z napájecího zdroje max. 24 μA.



Obr. 3-4. Blokové schéma integrovaného obvodu MAX823L

Nulovacím signálem /RES z obvodu MAX823L jsou řízeny tranzistory VT1, VT2 a VT3. Tranzistor VT3 ovládá nulovací vstup RES mikroprocesoru DM1 a ochranný vstup WP sériové paměti EEPROM (poz. DS3, viz odst. 3.5.3). Tranzistorem VT2 se eliminují nepřipustné změny uvolňovacího signálu /EN prostředně po připojení napájecího napětí k mikroprocesoru DM1. Tranzistor VT3 má podobný účel: proti rušivým vlivům chrání výběrový vstup /G paměti SRAM (poz. DS2, viz odst. 3.5.2). Nulovací signál /RES je přiveden i na konektory XC1 a XC3 (viz odst. 3.8).

Aby bylo dosaženo bezpečné odolnosti funkce nulování na desce UCT520B proti rušivým vlivům, musí být signál /RES vně desky ošetřen kmitočtově závislým děličem, jehož zapojení a součástky předepisuje obr. 3-5.



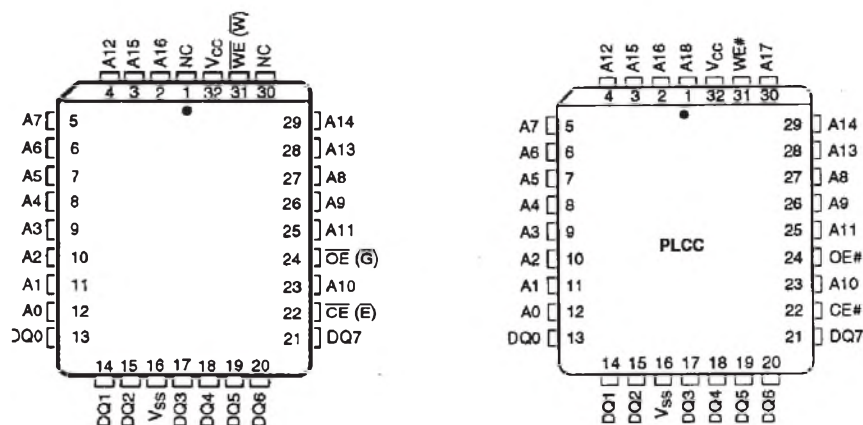
Obr. 3-5 Schéma zapojení externího děliče RC

3.4 Záchytný registr

Nezbytným satelitem každého procesoru z rodiny 51/52, který má spolupracovat s vnější pamětí (s použitím instrukce MOVX), je záchytný registr. Slouží pro uschování nižšího bajtu adresy, který je, jak známo, umístěn na bránu P0 současně se signálem ALE. Integrovanými obvody, které se pro tento účel běžně používají, jsou registry řízené logickou úrovní (latch) s druhovým číselným označením 373 nebo 573. Na desce UCT520B slouží ve funkci záchytného registru DD1 integrovaný obvod SN74AHC573 (Texas Instruments). Volbu obvodu z řady AHC (Advanced High-Speed CMOS) předurčily v první řadě přísnější nároky mikroprocesoru DS87C520 na časování jeho styku s vnějšími pamětmi vzhledem k základním mikroprocesorům rodiny 51/52 [3-3]. Ve srovnání s řadou HC logické integrované obvody AHC nabízejí

- přibližně trojnásobnou rychlost (např. zpoždění 5,5 ns vs. 18 ns),
- poloviční klidovou spotřebu (např. 40 μ A vs. 80 μ A),
- možnost obousměrného převodu mezi napětíovými úrovněmi (3,3 V $\leftrightarrow$ 5 V),
- specifikaci vlastností v rozsahu napájecích napětí 2 až 5,5 V.

PLCC



Obr. 3-6. Přřazení signálů vývodům pouzder PLCC32 paměti FEPROM Am29F010 a Am29F040

Uvedené příklady zpoždění a klidové spotřeby platí pro obvody typu 74AHC245 a 74HC245 při napájecím napětí 5 V. Řada AHC zachovává největší velikosti výstupních proudů (+8 mA / -8 mA) a malou amplitudu zámků výstupních signálů při jejich změnách (na rozdíl od starší srovnatelně „rychlé“ řady logických obvodů AC).

Ještě před několika málo lety býval záchytný registr jediným spojovacím článkem mezi mikroprocesorem rodiny 51/52 a pamětmi. S pamětmi SRAM 8 KB a 32 KB i EPROM 32 KB nebyly v univerzálních mikropočítačích většinou překračovány rozsahy pamětových prostorů CODE a XDATA o velikosti 64 KB. V současné době je však úplně jiná „poptávka“ i jiná „nabídka“ pamětí. Zájem o větší kapacitu je vyvolán orientací na vyšší programovací jazyky (viz odst. 1.2.2) i potřebou pracovat s většími objemy dat. Díky poklesu cen se na naopak stávají velmi atraktivními součástkami pamětí, které nabízejí 128 KB/pouzdro a více.

Tato příznivá situace má však také svůj rub. O efektivní využití nově nabízené kapacity pamětí se musí postarat „komplikovanější“ zapojení mikropočítače. Bohužel je proto složitější i popis zapojení desky UCT520B, který pokračuje v následujících odstavcích. Ti čtenáři, kteří se „komplikace“ nenechají odradit, na oplátku poznají, jakým směrem se rozšíří aplikační možnosti desky UCT520B (též jako modulu UCM52, viz odst. 3.9) i celého mikropočítače UCT520.

3.5 Paměti

3.5.1 Paměť FEPROM

V souladu s konceptem mikropočítače UCT520 je vnější pamětí mikroprocesoru, která slouží v první řadě k uložení programu, polovodičová paměť FEPROM (Flash Memory) [3-4], [3-5]. Technologie FEPROM (podobně jako EEPROM) umožňuje informace do paměti zapisovat (paměť programovat) přímo v mikropočítači

a zaručuje uchování těchto informací v paměti i po odpojení napájecího napětí. Na rozdíl od paměti EEPROM však nemohou být v paměti FEPROM přepisovány jednotlivé buňky, ale pouze celé bloky. Pro paměť FEPROM je na desce UCT520B vyhrazena pozice DS1. Určenými (alternativními) součástkami na toto místo jsou integrované obvody Am29F010 a Am29F040 (AMD). Zvolený typ pouzdra PLCC32 vyhovuje prostorovým omezením na desce UCB520B i při jejím umístění v mikropočítači UCT520, přístupová doba 90 ns odpovídá nárokům mikroprocesoru DS87C520. Oba jmenované obvody charakterizuje

- rozdělení pamětového prostoru na 8 sektorů,
- stejný algoritmus programování,
- jediné napájecí napětí $U_{CC} = 5$ V,
- malá spotřeba (nejvíce 60 mA při zápisu/mazání obvodu Am29F040, v klidu max. 100 μ A),
- záruka nejméně 100 000 cyklů zápisu/mazání,
- slučitelné přřazení signálů vývodům pouzdra (viz obr. 3-6).

Paměť Am29F010 má kapacitu 128 KB (131 072 x 8 bitů), sektory proto mají velikost 16 KB. Alternativní obvod Am29F040 poskytuje 512 KB (524 288 x 8 bitů) v sektorech po 64 KB.

Rozsah integrovaných obvodů Am29F010 a Am29F040 přesahuje adresovací schopnosti mikroprocesorů rodiny 51/52. Je také zřejmé, že při programování se nemůže paměť FEPROM nacházet v pamětovém prostoru programu, ale musí být umístěna (mapována) v pamětovém prostoru dat (jen tak může být zápis řízen signálem /WR). Pochopitelně stejný vztah k mikroprocesoru musí mít FEPROM i tehdy, má-li být (být zčásti) využita jako paměť dat. Efektivní využití kapacity paměti FEPROM a její uplatnění v pamětových prostorech mikroprocesoru DM1 jsou úkolem správy paměti (viz odst. 3.6).

Účelové modifikace desky UCT520B mohou na pozici DS1 počítat i s vývodo-

vě slučitelnou, jednou programovatelnou (OTP) pamětí EPROM typu M27C405 (SGS-Thomson).

3.5.2 Paměť SRAM

Přímým přístupem ke každé paměťové buňce, stejně rychlým zápisem i čtením dat a energetickou úsporností se vyznačují polovodičové statické paměti RAM (SRAM). Paměťové schopnosti SRAM však trvají jen v době, kdy je připojena k napájecímu napětí (třeba i k menšímu než je jmenovitých 5 V). V mikropočítačích se SRAM tradičně uplatňuje jako přechodná paměť dat.

Na desce UCT520B má pozice paměti SRAM označení DS2. Je přizpůsobena k alternativnímu použití paměťových obvodů s kapacitou 32 KB (32 768 x 8 bitů), 128 KB (131072 x 8 bitů) a 512 KB (524 288 x 8 bitů) v pouzdech SOP28 (SRAM 32 KB) a SOP32 (SRAM 128 KB a 512 KB) pro povrchovou montáž. Na obr. 3-7 je zavedené, principiálně slučitelné přiřazení signálů vývodům pouzder SOP (platí i pro DIL) u paměti SRAM tří uvedených kapacit za předpokladu, že vztahným bodem pouzder obou velikostí je vývod GND. Přivedení buď napájecího napětí U_{CC} na vývod 28 pouzdra SOP28 nebo adresového signálu A17 na vývod 30 pouzdra SOP32 řeší propojka X6.

Spektrum výrobců i typů slučitelných pamětí SRAM je velmi široké. Typickými integrovanými obvody pro poz. DS2 desky UCT520B jsou SRAM firmy Samsung, typ KM681000BLG-7L, 128 KB a typ KM684000ALG-7L, oba v provedení SOP32. Přístupová doba 70 ns vyhovuje nárokům, které má mikroprocesor DS87C520.

I kapacita paměti SRAM 128 KB a 512 KB, stejně jako kapacita výše diskutovaných pamětí EEPROM (viz odst. 3.5.1), přesahuje adresovací schopnosti mikroprocesorů rodiny 51/52. Navíc je v některých situacích výhodné nebo dokonce nutné uchovávat v paměti SRAM kromě dat i program. V takovém případě však musí být čtení z příslušné části SRAM řízeno z mi-

kroprocesoru nikoliv signálem /RD, ale signálem /PSEN. Přepínání řídicích signálů, dělení paměti DS2 a její umístění v paměťových prostorech mikroprocesoru DM1 „zařizuje“ jednotka správy paměti (viz odst. 3.6).

Jak již bylo připomenuto, je zachování obsahu paměti SRAM vázáno na její nepřerušované napájení. Na desce UCT520B je trvalé napájení paměti DS2 zajištěno napětím U_z . Dvojicí Shottkyho diod BAR43C (pož. VD1) je vytvořen automatický přepínač, jehož funkci popisují relace

$$U_z = U_{DD}, \text{ je-li } U_{DD} \text{ větší či rovno } U_{BA}, \\ U_z = U_{BA}, \text{ je-li } U_{DD} \text{ menší či rovno } U_{BA}.$$

Provozní napájení paměti DS2 musí být zabezpečeno z větve UDD, např. zkratováním propojky X9 může být napětí U_{DD} jednoduše ztotožněno s napájecím napětím $U_{CC} = 5$ V. Zdrojem záložního napájecího napětí U_{BA} bývá nejčastěji buď zvláštní akumulátor NiCd ($U_{BA} = 3,6$ V) nebo lithiový článek ($U_{BA} = 3$ V). Napětí U_{BA} je v mikroprocesoru UCT520 v pořadí druhým záložním napájecím napětím (vzhledem k vnějšímu napájecímu zdroji) a „pochází“ z lithiového článku 3 V/190 mAh (viz odst. 5.4).

U výše uvedené paměti SRAM typu KM681000BLG-7L, 128 KB, je zaručeno udržení informací v intervalu napájecího napětí 2 až 5,5 V. Při napětí záložního zdroje $U_{BA} = 3$ V je její spotřeba pod hranici 20 μ A (platí mj. pro pracovní teploty 0 až 40 °C). Spotřebu pod 3 μ A garantuje za shodných podmínek paměť s označením KM681000BLG-7LL.

Zařazením spínače s tranzistorem VT1 do výběrového vstupu paměti DS2 se zabráňuje tomu, aby se porušil její obsah při zapínání a vypínání napájecího napětí mikroprocesoru DM1 (tedy v době, kdy výběrový signál /CSR může být nedefinovaně aktivní). Tranzistor VT1 je v kritické době udržován v nevodivém stavu aktivním nulovacím signálem /RES. Výběrový vstup paměti DS2 je odpojen od mik-

roprocesoru DM1 a zvyšovacím rezistorem R1 je držen na úrovni napájecího napětí U_z . Paměť DS2 je blokována a proto zcela imunní vůči jakýmkoli změnám na jejích ostatních vstupech.

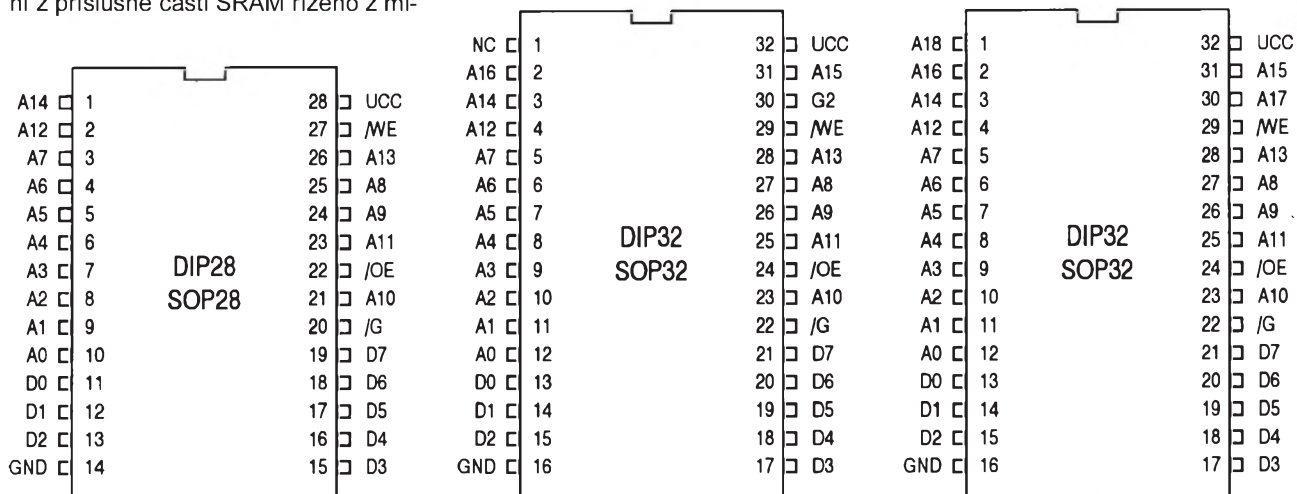
3.5.3 Sériová paměť EEPROM

Pro uložení konfiguračních údajů, příznaků, kalibračních koeficientů i dalších systémových dat je účelné vybavit mikropočítač zvláštní polovodičovou pamětí. Tato paměť si nečiní velké nároky ani na kapacitu (obvykle stovky až tisíce bajtů), ani na rychlost přístupu (četnost zápisů a čtení je malá), bezpodmínečně však musí informace uchovávat i po odpojení od napájecího napětí.

Optimální součástí pro uložení systémových dat je paměť EEPROM se sériovým synchronním rozhraním pro vstup adresy i pro vstup a výstup dat. Vyhovuje výše uvedeným potřebám a nabízí dále výhody malého pouzdra (obvykle s 8 vývody) a malého počtu signálů (2 až 4), kterými se připojuje k mikroprocesoru.

Na desce UCT520B je pozice sériové paměti EEPROM označena DS3. Rozhraním, jímž se tato EEPROM připojuje k mikroprocesoru DM1, je v duchu konceptu mikropočítače UCT520 sběrnice I²C. Pozice DS3 proto vyhovuje slučitelným pamětím EEPROM řady 24, které v současnosti pokrývají škálu kapacit od 1 Kb (128 x 8 bitů) do 64 Kb (8192 x 8 bitů). Adresa obvodu DS3 pro sběrnici I²C je pevně nastavena (za spoluúčasti adresových signálů A2 až A0) a má hodnotu 83 (53H). Na vstup WP (write protect) je připojen signál nulování RES, kterým je blokován nežádoucí zápis do paměti EEPROM při připojování a odpojování jejího napájecího napětí U_{CC} .

Standardním obvodem DS3 na desce UCT520B je sériová paměť EEPROM s kapacitou 2 Kb (256 x 8 bitů) typu AT24C02-10SC (Microchip). K jejím nejvýznamnějším charakteristikám patří malá spotřeba při zápisu/čtení (max. 3 mA/1 mA), malá klidová spo-



Obr. 3-7. Přiřazení signálů vývodům pouzder DIP a SOP pamětí SRAM 32 KB, 128 KB a 512 KB

třeba (typ. 8 μ A) a záruka 1 000 000 cyklů zápis/mazání.

Nejnovějšími vývodově a signálově slučitelnými obvody mohou být splněny i speciální nároky na vlastnosti paměti DS3. U paměti 24LC01B (Microchip) s kapacitou 1 Kb je zaručeno 10^7 cyklů zápis/mazání. V ohlášených sériových pamětech EEPROM poskytné modifikovaný protokol komunikace I²C datům dokonalejší zabezpečení [3-6]. Slučitelné sériové paměti FEPR0M nabízejí kapacitu až 128 Kb (Serial-Flash, typ X24F128, Xicor) při klidové spotřebě max. 10 μ A.

3.6 Správa paměti

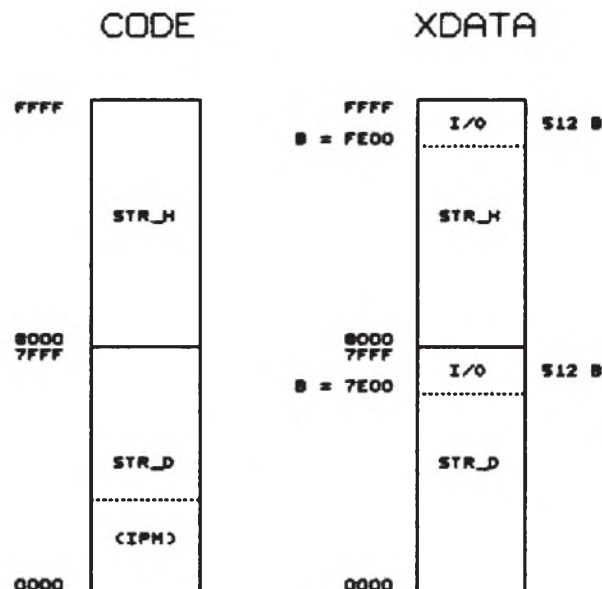
3.6.1 Obsazování adresových prostorů

Evidentním a všeobecně známým důsledkem harvardské architektury mikroprocesorů rodiny 51/52 jsou oddělené paměťové prostory pro přístup k paměti (paměťem) programu a k paměťem dat [1-13]. Vnitřní paměť dat a registry speciálních funkcí jsou spravovány výlučně interními prostředky mikroprocesoru. Dva samostatné paměťové prostory, jeden pro uložení programu (CODE) a jeden pro vně uchovávaná data (XDATA), mohou být obsazovány pamětmi podle potřeby a s použitím externí správy paměti. Každý z obou prostorů CODE a XDATA má velikost 64 KB (adresy v rozsahu 0 až FFFFH) a pro potřeby dalšího výkladu je dále rozdělen na dvě poloviny (stránky) po 32 KB: dolní (STR_D) mezi adresami 0 až 7FFFH a horní (STR_H) v intervalu adres 8000H až FFFFH.

Ke vstupu a výstupu číslicových signálů mohou tradičním mikroprocesorům rodiny 51/52 posloužit čtyři 8bitové brány. Dvě z nich (P0 a P2) jsou zcela spotřebovány, je-li k mikroprocesoru připojena vnější paměť programu a/nebo dat a obsazuje-li celý příslušný adresový prostor.

Alternativními funkcemi, které tvůrci obvodů bitům (linkám) zbylých dvou bran přiřadili a u klonů nově přiřazují, je počet volně použitelných číslicových vstupů/výstupů dále redukován. Další požadavky na přídavné funkce a na spojení s okolím mohou být u mikroprocesorů rodiny 51/52 uspokojeny jen na úkor vnější paměti dat: umístěním vstupů/výstupů do adresového prostoru XDATA. Představu o základním obsazení adresových prostorů mikroprocesoru DM1 na desce UCT520 poskytuje obr. 3-8. Jak je vyznačeno, začátek adresového prostoru CODE může být obsazen vnitřní pamětí programu (IPM) mikroprocesoru DM1, pokud je v obvodu integrována a je-li přístup k ní uvolněn vnějším signálem mikroprocesoru /EA = 1 (zkracované

Obr. 3-8. Základní obsazení paměťových prostorů CODE (pro program) a XDATA (pro data)



kontakty 2-3 propojky X1). Velikost takto obsazeného prostoru je v případě mikroprocesoru typu DS87C520 nastavitelná na 0, 1, 2, 4, 8 a 16 KB prostřednictvím interního registru ROMSIZE. Nulováním mikroprocesoru DS87C520 se automaticky nastaví největší dostupný rozsah vnitřní paměti programu (16 KB). Interní paměť programu alternativního mikroprocesoru AT89C52 má velikost 8 KB a v adresovém prostoru CODE se může uplatnit jen jako celek.

V adresovém prostoru XDATA mikroprocesoru DM1 je vždy obsazen souvislý úsek o velikosti 512 B ve prospěch vstupů/výstupů (I/O). Na obr. 3-9 jsou vyznačena dvě možná umístění

využití mimo desku UCT520B (umístění na systémovém konektoru XC3 viz schéma zapojení na obr. 3-1). Signál /WDT slouží k občerstvování dohlížecí funkce obvodu DD3 (viz obr.3.1 a odst. 3.3). Aktivní stav signálu /WDT je spojen s přístupem na libovolnou (obvykle na základní, tj. nejnížší) adresu v intervalu B + 180H až B + 1FFH vnější paměti dat.

Pouze jeden z uvažovaných mikroprocesorů na pozici DM1 desky UCT520B, typ DS87C520, má uvnitř pouzdra paměť SRAM v rozsahu 1 KB, která však přitom spadá do adresového prostoru XDATA (je přístupná instrukcí MOVX). V zájmu zachování systémové slučitelnosti s vybraným alternativním mikroprocesorem AT89C52, se standardní využití této paměti XRAM v DS87C520 na desce UCT520B nepředpokládá. (Po nulování mikroprocesoru DS87C520 je přístup do XRAM potlačen.) Paměť XRAM v DS87C520 může být s výhodou využita ve speciálních aplikacích UCT520.

Pamětmi, které dominantně slouží pro obsazování paměťových prostorů CODE a XDATA, jsou na desce UCT520B obvody DS1 (paměť FEPR0M, viz odst. 3.5.1) a DS2 (paměť SRAM, viz odst. 3.5.2). Tyto obvody jsou podřízeny zvláštní správě (správě paměti), jejímž úkolem je především zabezpečit

- dělení paměti FEPR0M a SRAM na stránky o velikosti 32 KB tak, aby jimi mohly být obsazovány stejně velké stránky paměťových prostorů CODE a XDATA,

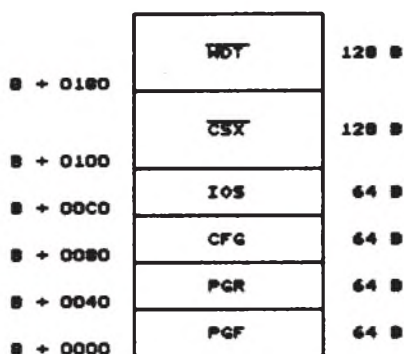
- výlučné nebo současné přiřazování stránek paměti FEPR0M nebo SRAM paměťovým prostorům CODE a XDATA,

- umístění bloku I/O v paměťovém prostoru XDATA,

- blokování přístupu do té části stránky paměti v XDATA, kterou obsazuje blok I/O.

(Přístup do té části vnější paměti programu, která koliduje s vnitřní pamětí

I/O



Obr. 3-9. Rozdělení úseku I/O paměťového prostoru XDATA

tění tohoto bloku adres: buď na konci stránky STR_D (mezi adresami 7E00H a 7FFFH) nebo na konci stránky STR_H (mezi adresami FE00H a FFFFH). Jak znázorňuje obr. 3-9, je v bloku I/O rezervován úsek 256 B mezi adresami B + B + FFH (B = 7E00H nebo FE00H) pro čtyři registry, které slouží interním potřebám desky UCT520B (viz odst. 3.6.3). Dva další úseky po 128 B jsou věnovány pro vytvoření řídicích signálů /CSX a /WDT. Skupinový výběrový signál /CSX je aktivní v rozsahu adres B + + 100H až B + 17FH a je určen pro

programu, blokuje každý mikroprocesor z rodiny 51/52 automaticky.)

Účelná, variabilní, a spolehlivá správa paměti musí být vytvořena soustavou rychlých kombinačních (např. dekódovacích) a sekvenčních (např. klopných) logických obvodů, která tvoří účelový přídatný funkční blok mikroprocesoru. Realizaci bloku správy paměti na desce UCT520B, jeho řízení a možnostem, které pro obsazování paměťových prostorů CODE a XDATA vytváří, jsou věnovány další odstavce.

3.6.2 Programovatelný logický obvod

Realizaci složitých kombinačních a sekvenčních logických funkcí si nelze v současné době představit bez použití programovatelných logických polí [3-7]. Řešení úlohy s použitím těchto integrovaných obvodů PLD (Programmable Logical Device) má dvě hlavní fáze: volbu součástky a její perzonifikaci, která je zakončena programováním součástky.

Při volbě obvodu PLD, jejíž výsledek se rozhodující měrou podílí na řešení úlohy, musí být vyhodnocována následující hlediska:

- architektura a komplexnost PLD,
- přídatná zpoždění signálů v PLD,
- rozsah napájecích napětí,
- klidová a pracovní spotřeba,
- dostupnost návrhových prostředků,
- způsob programování PLD,
- cena.

Perzonifikace obvodu PLD začíná zápisem požadovaných logických funkcí ve formě, která je srozumitelná dále použitým návrhovým prostředkům. Výstupem z návrhového systému jsou data, která tvoří předpis pro konečné programování obvodu PLD. Pro vytvoření bloku správy paměti na desce UCT520B je použit programovatelný logický obvod typu PZ5032-7A44 (Philips), poz. DD2 ve schématu zapojení na obr. 3-1. Patří do kategorie CPLD (Complex PLD) a je z nové rodiny Fast Zero Power (FZP) CPLD. Pouzdro PLCC44 a umístění obvodu DD2 do objímky umožňují jeho uživatelskou perzonifikaci.

V rámci výše uvedených hledisek ovlivnily volbu obvodu PZ5032 především:

- velikost zpoždění v okolí 7 ns a možnost jejího jednoznačného určení,
- klidová spotřeba max. 75 µA, spotřeba menší než 5 mA při kmitočtu vstupních signálů do 10 MHz,
- volně šířený návrhový systém XPLA Designer 32,
- možnost programování univerzálním programátorem typu ALL07 [3-18].

Informacím o architektuře obvodu PZ5032 a podrobnějšímu popisu jeho vlastností je věnován Dodatek C.

Obvod DD2 ve funkci jednotky správy paměti je s mikroprocesorem DM1 spojen 7bitovou datovou sběrnicí AD0 až AD6. Vyhodnocovat může deset adresových signálů A6 až A15 a tři

řídící signály /PSEN, /WR a /RD, které jsou mikroprocesorem DM1 generovány, a nulovací signál /RES.

Jednotka správy paměti DD2 vytváří pro každý z obvodů DS1 (EEPROM) a DS2 (SRAM) čtyři nejvýznamnější adresové signály A15F až A18F a A15R až A18R, jimiž je určena stránka STR0 až STR15 (STR0 až STR3) o velikosti 32 KB v paměti s kapacitou 512 KB (128 KB). Obsazování adresových prostorů mikroprocesoru DM1 určenou stránkou je z DD2 řízeno dvojicí výběrových signálů paměti /CSF a /CSR a dvojicí signálů /RDF a /RDR (aktivují čtení z paměti). Aktivita výběrových signálů mj. určuje, která ze stránek STR_D nebo STR_H adresových prostorů bude určenou stránkou paměti FEPROM nebo SRAM obsazena. Signály /RDF a /RDR jsou generovány v závislosti na tom, má-li být určenou stránkou paměti FEPROM nebo SRAM obsazen prostor CODE, XDATA nebo oba adresové prostory současně.

Mezi výstupy obvodu DD2 a paměti DS1 a DS2 jsou vřazeny přepínací propojky X2 až X8. Mimořádně, např. v cenově optimalizované verzi, propojky připouštějí spojení mikroprocesoru DM1 s paměťmi DS1 a DS2 bez přítomnosti obvodu DD2 na desce UCT520B.

Ve standardně perzonifikovaném obvodu DD2 (označení MMU_SX, X je číslo aktuální verze) jsou integrovány čtyři konfigurační registry (viz odst. 3.6.3), jejichž obsahem je jednoznačně volen způsob obsazování paměťových prostorů mikroprocesoru DM1 (paměťový model). Přehled paměťových modelů, které jsou v repertoáru standardní jednotky správy paměti s obvodem DD2/MMU_SX, poskytuje odst. 3.6.4.

Obvodem DD2/MMU_SX jsou také generovány signály /CSX a /WDT ze zavedeného adresového bloku I/O. Výstup signálu /WDT může být, díky vyhrazenému bitu v poli konfiguračních registrů, uveden do plovoucího stavu, je-li požadováno blokování dohlížecí funkce obvodu MAX823L (poz. DD3).

Není vyloučeno, že ve speciálních aplikacích převyší požadavky na funkci jednotky správy paměti (např. na počet významných bitů v konfiguračních registrech) limity programovatelného logického obvodu typu PZ5032. Takovou situaci je možné vyřešit použitím „většího“ typu CPLD z rodiny FZP na pozici DD2, programovatelného logického obvodu PZ5064-7A44.

3.6.3 Konfigurační registry

Čtyři konfigurační registry, jejichž obsahem je definován způsob obsazování paměťových prostorů mikroprocesoru DM1, se fyzicky nacházejí v programovatelném obvodu DD2/MMU_SX. Adresy těchto registrů jsou lokalizovány ve vyhrazeném úseku adresového bloku I/O (viz odst. 3.6.1).

Následující podrobný popis uvádí pro jednotlivé registry

- účel a jméno registru,
- adresu registru v bloku I/O (X = 7 nebo F v závislosti na hodnotě bitu ADRI0 v registru IOS),
- jméno a účel významných bitů registru,
- typ přístupu k bitům v registru (W jen pro zápis, R/W pro zápis i čtení),
- hodnoty bitů, které jsou nastaveny po nulování obvodu DD2/MMU_SX.

Pomlčky jsou v popisu registrů použity na místech nevýznamných jevů a hodnot.

Registr pro umístění bloku I/O (IOS)

BIT	7	6	5	4	3	2	1	0
XEC0H	-	-	-	-	-	-	-	ADRI0
TYP	-	-	-	-	-	-	-	W
po nulov.	-	-	-	-	-	-	-	0

Bit 7 až 1

Hodnoty bitů nejsou významné.

Bit 0

Je-li ADRI0 = 0, blok I/O obsazuje v paměťovém prostoru XDATA adresy 7E00H až 7FFFH (proto je X = 7), je-li ADRI0 = 1, blok I/O obsazuje adresy FE00H až FFFFH (proto je X = F).

Registr pro konfiguraci paměťového modelu (CFG)

BIT	7	6	5	4	3	2	1	0
XE80H	-	WDTE	MCF1	MCFO	RCF1	RCFO	FCF1	FCFO
TYP	-	R/W	R/W	R/W	R/W	R/W	R/W	R/W
po nul.	-	0	0	0	1	0	1	0

Bit 7

Při zápisu není hodnota bitu významná, při čtení není definována.

Bit 6 - WDTE

Je-li bit WDTE = 0, výstup signálu /WDT z DD2 je plovoucí a proto je dohlížecí funkce obvodu DD3 potlačena. Je-li WDTE = 1, dohlížecí funkce obvodu DD3 je uvolněna. Signál /WDT je generován zápisem libovolné hodnoty na vyhrazenou adresu (viz odst. 3.6.1).

Bit 5 a 4 - MCF1..0

Bity určují, kterému z paměťových prostorů CODE a/nebo XDATA je přiřazen systém obsazování stránek STR_D a STR_H stránkami paměti DS1 (FEPROM) a DS2 (SRAM). Existují čtyři alternativy přiřazování:

MCF = 00B (nastaveno po nulování)
FEPROM -> CODE, SRAM -> XDATA

MCF = 01B
FEPROM -> CODE, FEPROM -> XDATA

MCF = 10B
FEPROM -> XDATA, SRAM -> CODE

MCF = 11B
SRAM -> CODE, SRAM -> XDATA

Bit 3 a 2 - RCF1..0

Bity určují systém obsazování stránek STR_D a STR_H paměťového prostoru XDATA a/nebo CODE stránkami STRi paměti SRAM.

RCF = 00

Je-li MCF = 10, poslední stránka paměti SRAM obsahuje stránku STR_D i STR_H. (Poslední stránka paměti SRAM 128 KB je STR3, poslední stránka paměti SRAM 512 KB je STR15.) Není-li MCF = 10, aktuální stránka paměti SRAM obsahuje stránku STR_D.

RCF = 01

Stránka 1 (STR1) paměti SRAM obsahuje stránku STR_H, aktuální stránka paměti SRAM stránku STR_D.

RCF = 10 (nastaveno po nulování)
Stránka 0 (STR0) paměti SRAM obsahuje stránku STR_D, aktuální stránka paměti SRAM stránku STR_H.

RCF = 11

Paměťový prostor je obsazován po dvojicích stránek paměti SRAM. Aktuální stránka paměti SRAM, je-li sudá, obsahuje stránku STR_D. Stránka STR_H se automaticky obsazuje sousední vyšší stránkou paměti SRAM. Je-li aktuální stránka paměti SRAM lichá, obsazuje stránku STR_H. Stránka STR_D se automaticky obsazuje sousední nižší stránkou paměti SRAM.

Bit 1 a 0 - FCF1..0

Bity určují systém obsazování stránek STR_D a STR_H paměťového prostoru CODE a/nebo XDATA stránkami paměti FEPROM.

FCF = 00

Aktuální stránka paměti FEPROM obsahuje stránku STR_H.

FCF = 01

Stránka 1 (STR1) paměti FEPROM obsahuje stránku STR_H, aktuální stránka paměti FEPROM stránku STR_D.

FCF = 10 (nastaveno po nulování)
Stránka 0 (STR0) paměti FEPROM obsahuje stránku STR_D, aktuální stránka paměti FEPROM stránku STR_H.

FCF = 11

Paměťový prostor je obsazován po dvojicích stránek paměti FEPROM. Aktuální stránka paměti FEPROM, je-li sudá, obsahuje stránku STR_D. Stránka STR_H se automaticky obsazuje sousední vyšší stránkou paměti FEPROM. Je-li aktuální stránka paměti FEPROM lichá, obsazuje stránku STR_H. Stránka STR_D se automaticky obsazuje sousední nižší stránkou paměti FEPROM.

Registr pro nejvyšší bity adresy paměti SRAM

DS2 (PGR)

BIT	7	6	5	4	3	2	1	0
XE40H	-	WER	RCF1	RCF0	A18R	A17R	A16R	A15R
TYP	-	-	-	-	W	W	W	W
po nulování	-	-	-	-	0	0	0	1

Bit 7

Hodnota bitu není významná.

Bit 6 - WER

Bit blokuje/uvolňuje zápis hodnot bitů 5 a 4 do bitů RCF1 a RCF0 registru CFG.

WER = 0

Hodnoty bitů RCF1 a RCF0 v registru CFG se nemění.

WER = 1

Do bitů RCF1 a RCF0 v registru CFG se zapíše hodnoty bitů 5 a 4.

Bit 5 a 4 - RCF1..0

Vstupní hodnoty bitů RCF1 a RCF0 registru CFG (je-li WER = 1).

Bit 3 až 0 - A18R až A15R

Hodnotami jsou definovány nejvýznamnější bity adresy paměti SRAM 512 KB (určují aktuální stránku SRAM o velikosti 32 KB). Je-li kapacita paměti SRAM rovna 128 KB, musí zůstat nastaveno A17F = 0 (signál A17F je na výstupu z obvodu DD2 invertován, na vývodu 30 paměti SRAM 128 KB je výběrový signál G2, viz obr. 3-7), hodnota bitu 3 není významná.

Registr pro nejvyšší bity adresy paměti FEPROM

DS1(PGF)

BIT	7	6	5	4	3	2	1	0
XE00H	-	WEF	FCF1	FCF0	A18F	A17F	A16F	A15F
TYP	-	-	-	-	W	W	W	W
po nulování	-	-	-	-	0	0	0	1

Bit 7

Hodnota bitu není významná.

Bit 6 - WEF = 0

Bit blokuje/uvolňuje zápis hodnot bitů 5 a 4 do bitů FCF1 a FCF0 registru CFG.

WER = 0

Hodnoty bitů FCF1 a FCF0 v registru CFG se nemění.

WER = 1

Do bitů FCF1 a FCF0 v registru CFG se zapíše hodnoty bitů 5 a 4.

Bit 5 a 4 - FCF1..0

Vstupní hodnoty bitů FCF1 a FCF0 registru CFG (je-li WEF = 1).

Bit 3 až 0 - A18F až A15F

Hodnotami jsou definovány nejvýznamnější bity adresy paměti FEPROM 512 KB (určují aktuální stránku o velikosti 32 KB). Je-li kapacita paměti FEPROM rovna 128 KB, nejsou hodnoty bitů 3 a 2 významné.

3.6.4 Paměťové modely

Grafické znázornění alternativních paměťových modelů, tj. možných způsobů, jimiž lze obsazovat paměťové prostory CODE a XDATA mikroprocesoru DM1 na desce UCT520B, je uspořádáno na obr. 3-10. Platí pro paměti FEPROM 512 KB a SRAM 512

KB. V případě, že paměť má kapacitu 128 KB, je počet stránek redukován ze šestnácti na čtyři (STR0 až STR3). V prostoru CODE není nikde vyznačena účast vnitřní paměti programu mikroprocesoru DM1, neboť není, jak již bylo výše uvedeno, v působnosti jednotky správy paměti. Uvedené modely jsou vázány na standardní jed-

notku správy paměti s programovatelným logickým obvodem DD2 /MMU_SX. Některé z nich nacházejí využití ve spojení s vřetavěným programovým zabezpečením (viz kap. 6), všechny jsou k dispozici uživatelským aplikacím desky nebo celého mikropočítače UCT520.

3.7 Identifikační obvod

Existují dobré důvody k tomu, aby každý sofistikovaný výrobek, a tedy i mikropočítač, byl jednoznačně identifikovatelný, např. výrobním nebo provozním číslem. Navíc je žádoucí, aby bylo možné toto označení zjišťovat a kontrolovat elektronickou cestou nejen zevně, ale uvnitř a případně i skrytě. Příkladem může být nejen potřeba evidence a termínovaných revizí výrobku nebo sledování původu dat,

která jsou s použitím výrobku zjišťována, ale i kontrola, je-li interní nebo zaváděné programové zabezpečení výrobku používáno oprávněně.

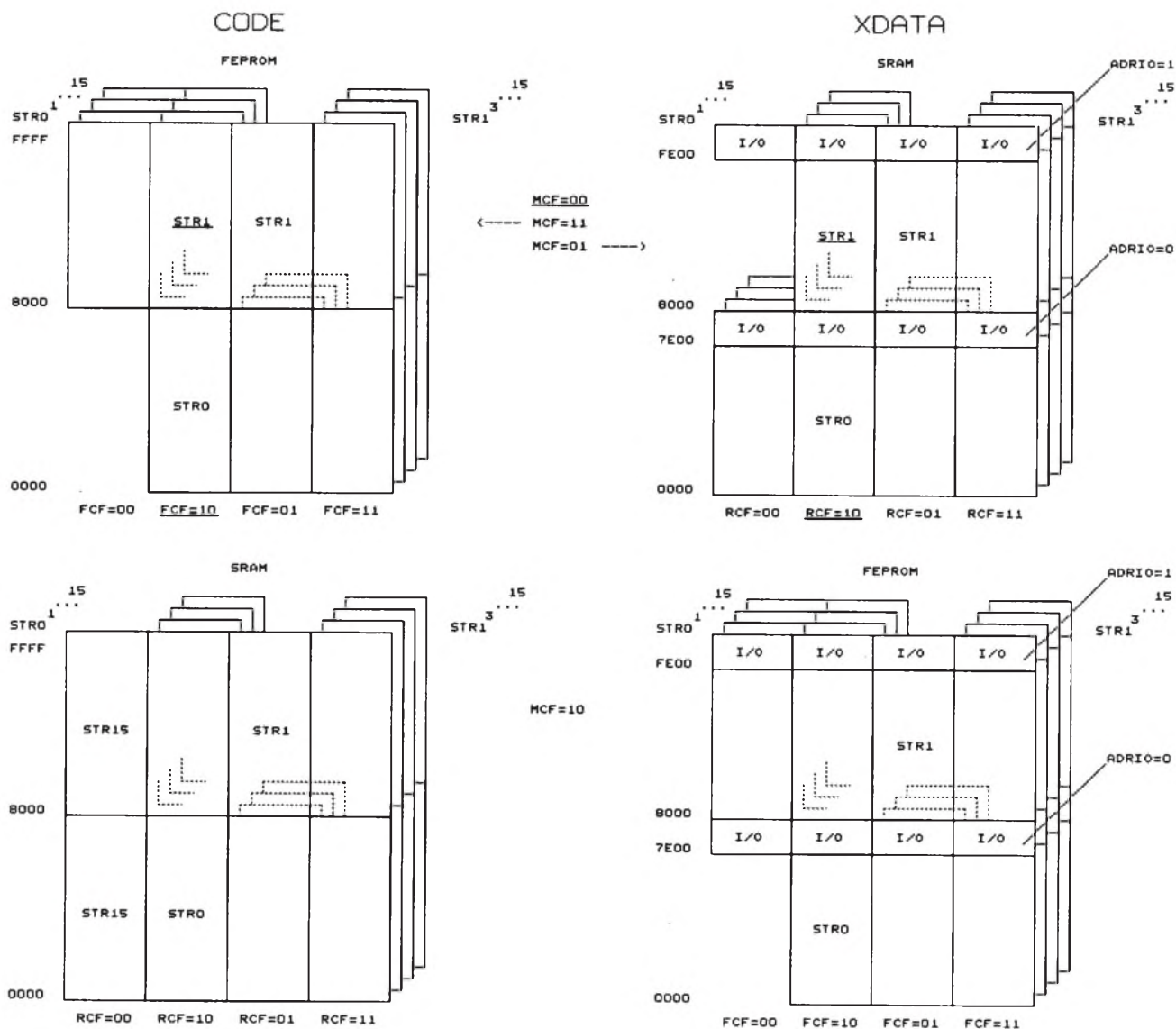
Na desce UCT520B je proto rezervována pozice DS4 pro pouzdro TO-92 identifikačního obvodu typu DS2401 (Dallas). Tento integrovaný obvod, jak vyjadřuje jeho firemní pojmenování Silicon Serial Number, přiřazuje desce UCT520B identifikační (výrobní) číslo s možností jeho čtení elektronickou cestou. Výrobce zaručuje, že každý exemplář obvodu DS2401, který je vlastně paměti ROM, obsahuje jedinečné 64bitové číslo, jehož součástí je i 8bitové zabezpečení (kontrola cyklickým kódem, CRC).

Identifikační obvod DS2401 je spojen s mikroprocesorem DM1 jednobitovým rozhraním. Poloduplexní obousměrnou komunikaci mezi oběma součástkami má na starosti signál SNO, který je na straně mikroprocesoru DM1 generován a čten jako bit 4 brány P3. Přenosový protokol je podrobně předepsán v technické dokumentaci obvodu.

3.8 Přípojná místa

Přípojná místa desky UCT520B jsou soustředěna na konektorech XC1 až XC4. Pro spojení s druhou hlavní deskou mikropočítače UCT520, deskou napájecích zdrojů a vstupů/výstupů UCT520A (viz kap. 5), slouží pozice XC1 a XC2. Funkci externích přípojných míst mikropočítače UCT520 mohou mít v případě potřeby konektory XC1, XC3 (na spodní stěně pouzdra) a XC4 (na odvráceném čele pouzdra).

Na pozicích XC1 a XC2 jsou pro spojení s deskou UCT520A standardně použity nosiče kolíků, např. typ SL22/124 (Fischer Elektronik) nebo



Obr. 3-10. Alternativní paměťové modely

ekvivalent, pozice XC3 a XC4 zůstávají neosazeny. Volbu typů konektorů XC3 a XC4 (a také XC1) je možné (v určitých mezích) přizpůsobit požadavkům, které má na vnější přípojná místa zvláštní aplikace mikropočítače UCT520.

3.9 Mikropočítačový modul UCM52

Mikropočítačové moduly jsou velmi často vyhledávaným základem řešení specializovaných mikropočítačů pro vestavění do strojů, přístrojů a jiných zařízení. Funkčním blokem s tímto určením je mikropočítačový modul UCM52, univerzálně použitelná varianta desky UCT520B, jejíž podrobný popis obsahují předcházející odstavce. Fotografie mikropočítačového modulu UCM52 (v měřítku 1:1) spolu s jeho nejdůležitějšími charakteristikami je na třetí straně obálky (nahore).

V základním provedení mikropočítačového modulu UCM52 jsou na rozhodujících pozicích použity následující integrované obvody nebo jejich ekvivalentní náhrady:

- DD1 74HC573D (Philips)
- DD2 PZ5032-10A44 (Philips)
- DD3 AT24C02-10SC (Atmel)
- DM1 AT89C52-24JC (Atmel)
- DS1 Am29C010-90JC (AMD)
- DS2 KM681000BL-10L (Samsung)
- DS3 24LC02/SN (Microchip)

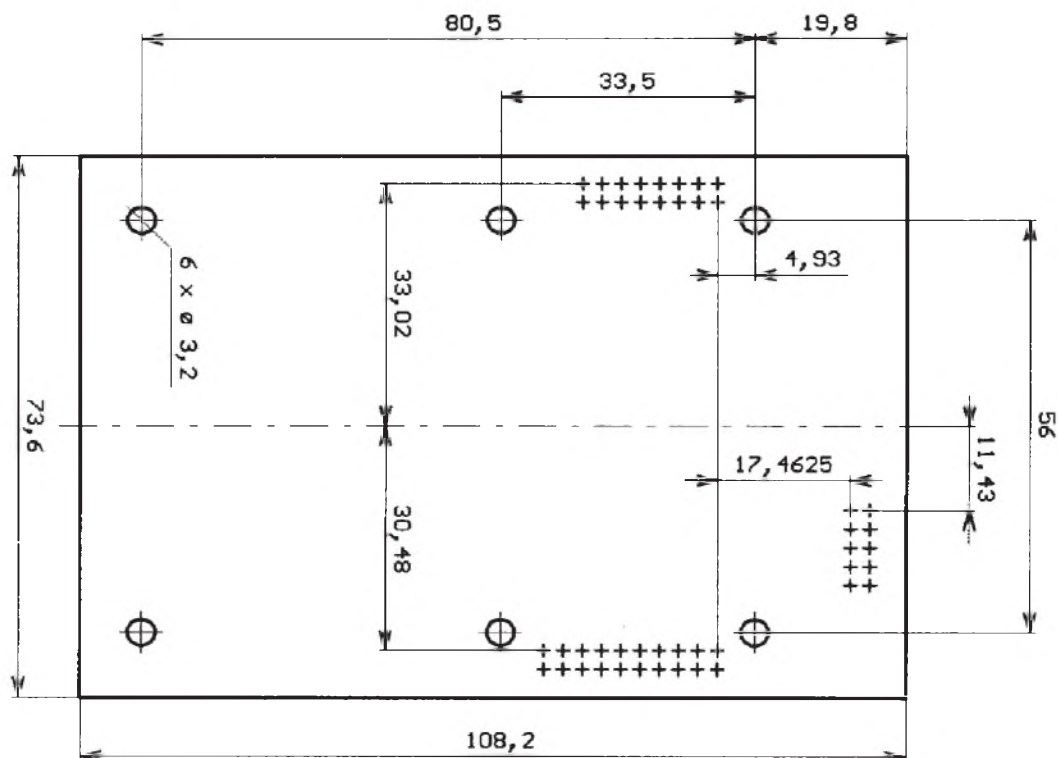
Programovatelný logický obvod DD2 je perzifikován již výše citovaným předpisem MMU_SX (X je číslo aktuální verze) a poskytuje proto mikropočítačovému modulu UCM52 konfigurační možnosti popsané v odstavcích 3.6.3 a 3.6.4. Pozice DS4 zůstává volná pro dodatečné osazení identifikačního obvodu DS2401 podle uvážení uživatele. Na místě vidlic XC1 až XC3 jsou použity nosiče kolíků, např. typ SL22/124 (Fischer Elektronik) nebo ekvivalent. Pozice XC4 není osazena a ponechává uživateli možnost volit konektor XC4 podle potřeby, např. vidlici ASLG10G (Fischer Elektronik) pro připojení plochého kabelu.

Rozměry mikropočítačového modulu UCM52 a umístění montážních otvorů i konektorů uvádí obr. 3-11. Je vodítkem pro dispoziční řešení základní desky plošných spojů, na níž

bude modul UCM52 umístěn, nebo podkladem pro návrh přídavné desky plošných spojů, která modul UCM52 rozšíří o aplikačně orientované vstupy/výstupy. Na straně základní nebo přídavné desky jsou doporučenými typy konektorů pro spojení s vidlicemi XC1 až XC3 modulu UCM52 zásuvky typu BL2 nebo BL6 (Fischer Elektronik), příp. jejich funkční ekvivalenty.

Standardním vestavěným programovým zabezpečením mikropočítačového modulu UCM52 je monitor MON-UCM52. Popis služeb, které MON-UCM52 uživateli nabízí, a návod k jeho použití jsou obsaženy v příručce uživatele. Monitor MON-UCM52, ale i všechny programovací postupy aplikovatelné na modul UCM52 (včetně programovacího jazyka BASIC UCM52), mají pochopitelně úzkou příbuznost s programovým zabezpečením mikropočítače UCT520 (viz kap. 6).

Obr. 3-11. Důležité rozměry modulu UCM52 (měřítko 1 : 1)



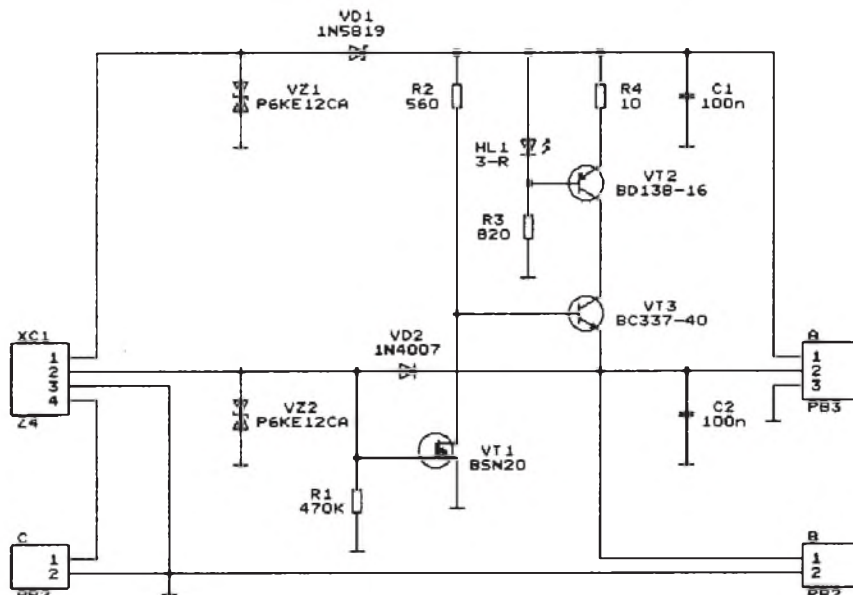
4. Deska s plošnými spoji UCT520C

4.1 Určení a zapojení desky

Účelem desky s plošnými spoji UCT520C je

- vytvořit přípojná místa pro blok vestavěného akumulátoru, pro vnější zdroj stejnosměrného napětí a pro desku UCT520A, na níž jsou vytvářena potřebná napájecí napětí pro obvody mikropočítače UCT520 (viz odst. 5.2) a
- zabezpečit nabíjení akumulátoru.

Deska UCT520C je svými rozměry a tvarem (viz obr. 4-1) přizpůsobena k umístění v bezprostředním soused-



Obr. 4-2. Schéma zapojení desky UCT520C

je na obr. 4-2, informaci o rozmístění součástek přináší obr. 4-3.

Výhodou pro řešení desky UCT520C byly tyto základní charakteristiky akumulátorové baterie: druh NiMH, jmenovité napětí 3,6 V, kapacita 1200 mAh (podrobněji viz odst.

4.2). Pro připojení akumulátorového bloku jsou určeny dvě skupiny pájecích míst B a C. K přívodu 1 ve skupině B se připojuje kladný pól akumulátorové baterie, k přívodu 2 záporný pól. Skupina pájecích míst C slouží k připojení termistoru, který je součástí akumulátorového bloku (viz odst. 4.2).

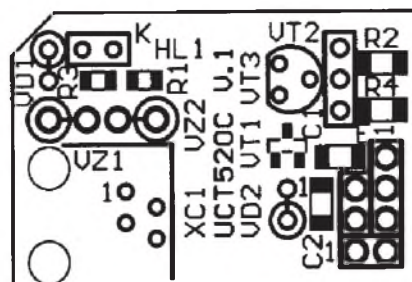
Prostřednictvím desky UCT520C je termistor zapojen na kontakty 3 a 4 konektoru XC1, jímž je 4pólová modulární zásuvka RJ-11, např. typ 95001-2441 (Molex). (Blokové schéma mikropočítače UCT520 na obr. 2-3 uvádí tuto zásuvku jako poz. XCA.)

Kontakty 1 a 3 konektoru XC1 jsou určeny pro připojení vnějšího zdroje stabilizovaného stejnosměrného napětí 7,5 V (viz odst. 4.3) pro napájení mikropočítače UCT520 z rozvodné, příp. palubní sítě. Vnější zdroj také



Obr. 4-1. Deska s plošnými spoji UCT520C

ství akumulátorového bloku. Podrobné schéma zapojení desky UCT520C



Obr. 4-3. Rozmístění součástek na desce UCT520C (zvětšeno - skutečný rozměr je 33 x 22,5 mm)

slouží pro napájení vestavěného nabíječe akumulátoru. Externí nabíječ používá pro připojení k UCT520 všechny kontakty zásuvky XC1 (viz odst. 4.4). Připojná místa vnějších napájecích zdrojů na desce UCT520C chráněna proti výbojům (transily VZ1, VZ2) a proti přelování (diody VD1 a VD2).

Třemi vodiči ze skupiny pájecích míst A je spojena deska UCT520C s deskou UCT520A (viz kap. 5).

Konektor XC1 může být na jiném provedení desky UCT520C nahrazen kontakty pro připojení mikropočítače UCT520 k vnějšímu napájecímu zdroji nebo k externímu nabíječi, bude-li vložen do stojánku či do jiného „parkoviště“.

4.2 Akumulátorový blok

Akumulátorový blok je interním energetickým zdrojem mikropočítače UCT520. Řešení bloku je odvozeno od následujících požadavků:

- umístění akumulátoru v omezeném prostoru pouzdra BOS751 mikropočítače UCT520,
- kapacita akumulátoru, která zabezpečí provoz mikropočítače UCT520 nejméně po dobu jedné směny, tj. alespoň 9 h,
- neřízené nabíjení akumulátoru „přes noc“ bez nebezpečí poškození akumulátoru a bez nepříznivého vlivu na dobu jeho života, také však bez nároku na speciální přídavné zařízení,
- zrychlené nabíjení akumulátoru s použitím externího nabíječe.

Akumulátorový blok je tvořen třemi články akumulátoru NiMH velikosti AA („tužkový článek“) se jmenovitým napětím 1,2 V, typ. články TH-1200AA (Toshiba). Elektrochemický systém NiMH poskytuje (při použitelných rozměrech článku) dostatečnou kapacitu 1200 mAh a je robustní při nabíjení (i ne zcela vybitého článku!). Normální nabíjení (proudem 120 mA) úplně vybitého článku trvá asi 14 h a nemusí být řízeno. Pro potřeby řízení zrychleného nabíjení (proudem typicky 0,6 A), je do akumulátorového bloku vestavěn termistor (viz odst. 4.4).

4.3 Vnější napájecí zdroj

Vnější napájecí zdroj mikropočítače UCT520 má dvojí účel:

- být pro UCT520 alternativou k vestavěnému akumulátoru,
- napájet vestavěný nabíječ, který akumulátoru zabezpečí normální nabíjení a dobíjení.

Druhý účel vyžaduje, aby vnější zdroj byl schopen saturovat nezbytný úbytek napětí na regulačním členu vestavěného nabíječe (viz odst. 4.4). Je výhodné, aby funkci vnějšího napájecího zdroje mohl převzít běžně dostupný stabilizovaný zásuvkový zdroj (síťový adaptér). Napětí vnějšího napájecího zdroje determinují právě uvedené okolnosti, shora ji současně omezuje požadavek na minimali-

zaci ztrátového výkonu uvnitř pouzdra UCT520. Jako ve všech směrech vyhovující kompromis bylo zvoleno napětí vnějšího napájecího zdroje 7,5 V. Vyhovujícím typem zásuvkového zdroje proto může např. být stabilizovaný síťový adaptér V 03000 (BEN Electronic, Přerov), bude-li opatřen příslušnou vidlicí nebo přízpůsobovacím „mezikabelem“.

4.4 Nabíjení akumulátoru

Deska UCT520C poskytuje mikropočítači UCT520 dvě alternativy nabíjení vestavěného akumulátoru. První z nich, běžné nabíjení proudem, který je číselně roven 1/10 kapacity akumulátoru, se provádí interním nabíječem. Na desce UCT520 je vytvořen jednoduchým zdrojem konstantního proudu přibližně 120 mA. Regulačním prvkem zdroje je tranzistor VT2, zdrojem referenčního napětí červená svítivá dioda HL1. Zároveň tato dioda indikuje na čelní straně pouzdra UCT520 aktivitu interního nabíječe (CHARGE).

Akumulátor je z interního nabíječe nabíjen tehdy, jsou-li splněny dvě podmínky. První podmínka je splněna tím, že je k mikropočítači UCT520 připojen vnější zdroj stejnosměrného napětí 7,5 V (viz odst. 4.3). Díky tomu jsou také na desce UCT520A (viz odst. 5.2.1) od akumulátoru automaticky odpojeny všechny „spotřebiče“. Druhou podmínkou je, aby byl tranzistorový spínač VT3 v sepnutém stavu. Tento stav je zabezpečen rezistorem R2, protože v této (obvyklé) situaci není mezi kontakty 2 a 3 konektoru přiváděno žádné napětí a kanál tranzistoru VT1 je tudíž nevodivý.

Druhou alternativou nabíjení vestavěného akumulátoru je zrychlené nabíjení z externího nabíječe. Předpokládáný nabíjecí proud je 0,6 A a číselně tedy odpovídá polovině kapacity akumulátoru. Zrychlené nabíjení musí být řízeno veličinou, která dostatečně charakterizuje stav akumulátoru. Ze způsobů, které jsou pro elektrochemický systém NiMH a pro předpokládáný nabíjecí proud vhodné, byl zvolen postup odvozený od měření teploty akumulátoru a vyhodnocování trendu jejich změn [4-1]. Součástí akumulátorového bloku je proto termistor, jehož odpor je při 25 °C 10 kΩ. Odpor termistoru může být externím nabíječem sledován mezi kontakty 4 a 3 zásuvky XC1.

Pro okruh nabíjecího proudu z externího nabíječe jsou na konektoru XC1 vyhrazeny kontakty 2 a 3. Připojením externího nabíječe je automaticky potlačena funkce interního nabíječe, protože se otevře kanál tranzistoru VT1 a v důsledku toho rozpojí spínač VT3. Odpojení „spotřebičů“ od akumulátoru (viz výše) se dosáhne současným přivedením napětí 7,5 V mezi kontakty 1 a 3 konektoru XC1, které také může zabezpečit provoz mikropočítače UCT520 souběžně se zrych-

leným nabíjením. Externí nabíječ je zvláštním příslušenstvím mikropočítače UCT520.

5. Deska s plošnými spoji UCT520A

5.1 Určení a zapojení desky

Deska s plošnými spoji UCT520A soustřeďuje obvody, které

- v každém okamžiku zabezpečují potřebné napájecí napětí pro mikropočítač UCT520, příp. pro jeho přídavný modul,
- řídí prostředky, které jsou v mikropočítači UCT520 vestavěny pro styk s jeho obsluhou (ovládání, indikace, signalizace),
- slouží nejruznějším druhům komunikace a přenosů dat vůči blízkému i vzdálenému okolí mikropočítače UCT520.

Pro spojení mezi deskou UCT520A a jádrem mikropočítače (zde na desce UCT520B) byly zvoleny synchronní sériové přenosy dat a povelů, doplněné několika málo dalšími binárními signály. Bylo tak dosaženo potenciální nezávislosti desky UCT520A na typu mikropočítačového jádra. K možnosti použít desku UCT520A i ve spojení s mikroprocesorem z úplně jiné rodiny přispívají i další použité přístupy. Např. sofistikované činnosti, jmenovitě ovládání klávesnice a zobrazovače LCD, jsou svěřeny dvěma samostatným („vedlejším“) mikropočítačům. Navíc je možné funkce těchto mikropočítačů kdykoliv modifikovat zavedením nových řídicích programů „on-board“.

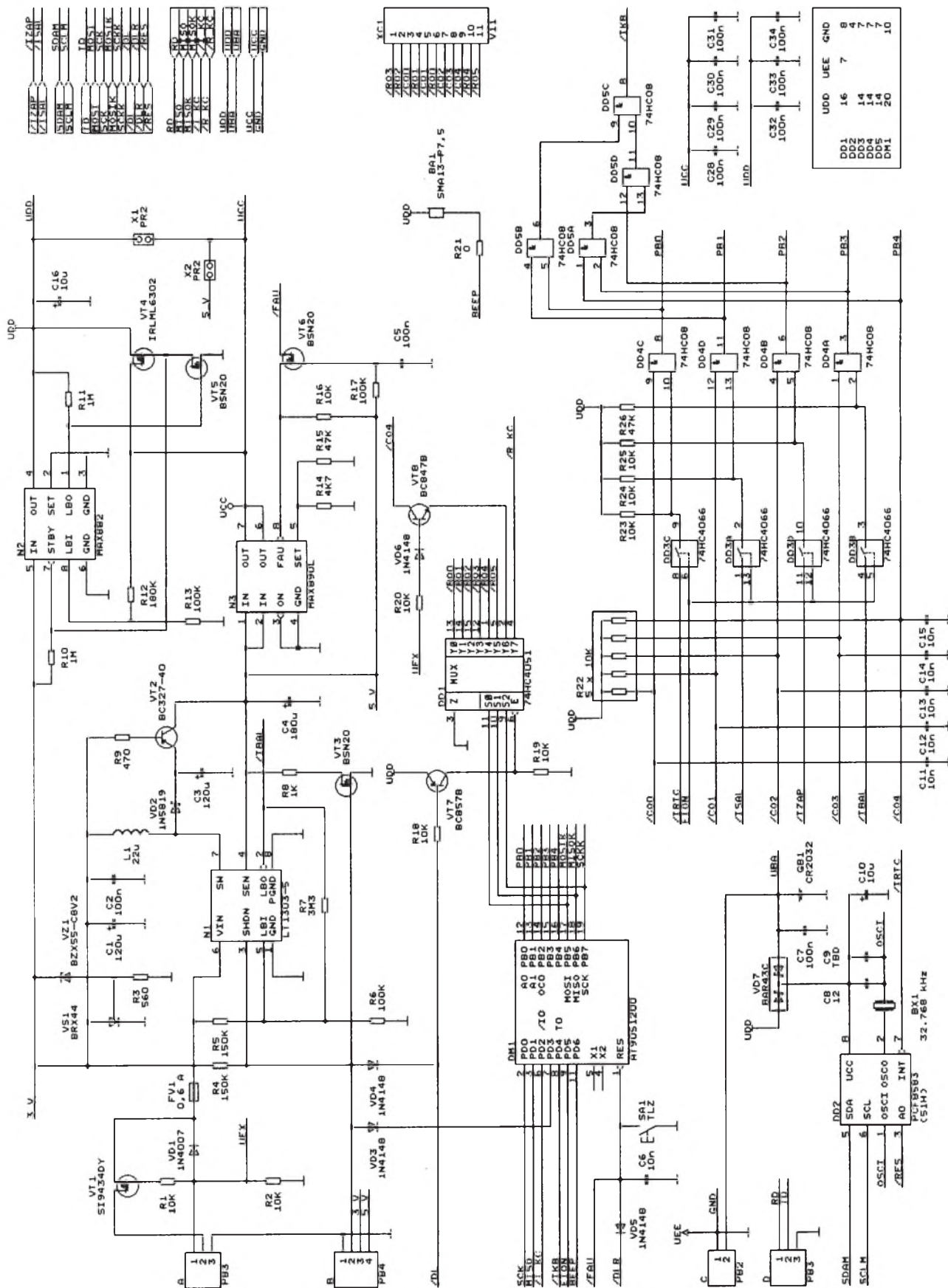
Podrobné schéma zapojení desky UCT520A je (ve dvou částech) na obr. 5-1 a na obr. 5-2, z nichž první zahrnuje

- zdroje napájecích napětí, jejich ovládání a přepínání,
- připojné místo a řadič klávesnice,
- hodiny reálného času a druhá
- grafický zobrazovač a jeho řadič,
- připojná místa a budiče/přijímače komunikačních rozhraní,
- teploměr,
- připojné místo jádra mikropočítače (desky UCT520B).

V obou částech se dále nacházejí

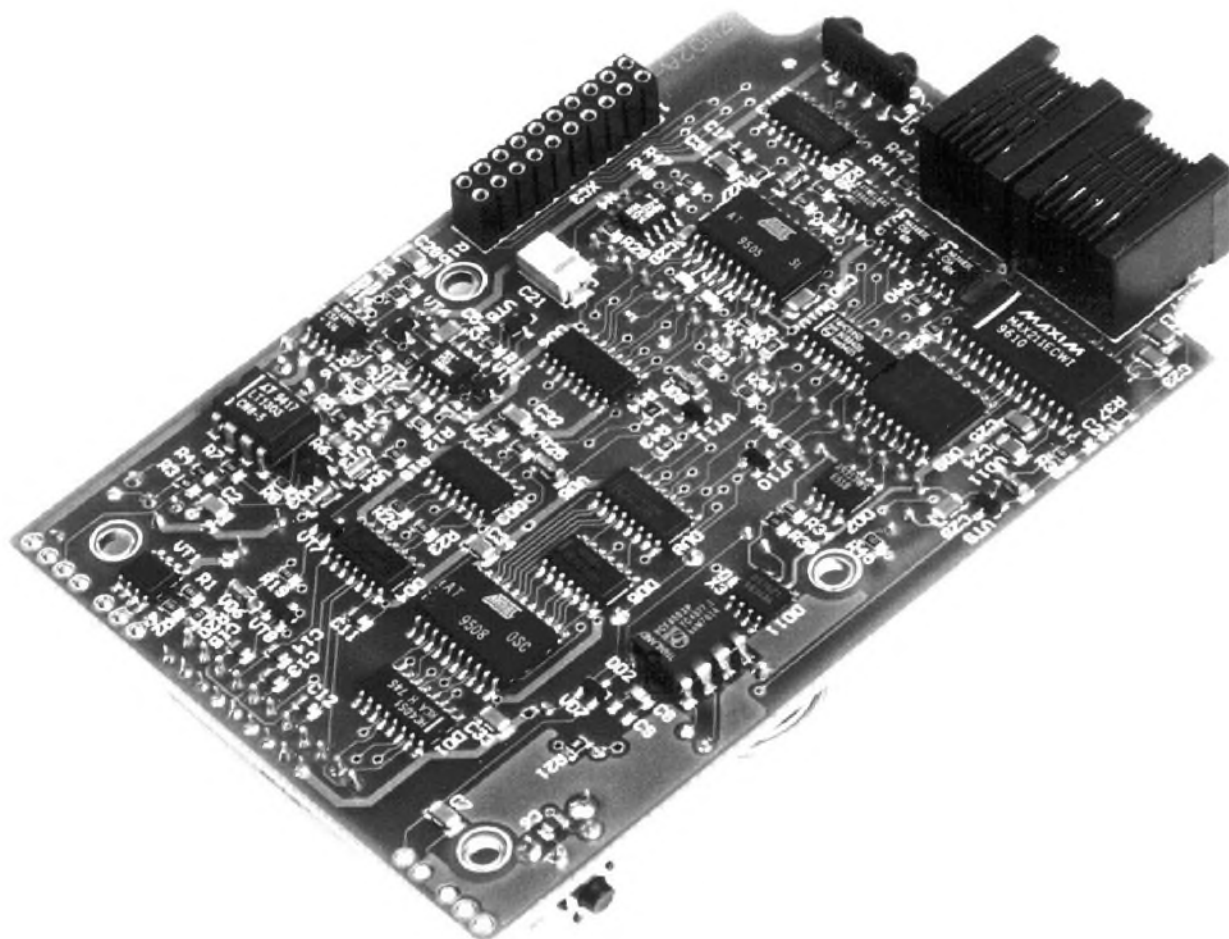
- součástky světelné a akustické signalizace,
- obvody pro generování a sledování interních i externích řídicích signálů,
- obvody pro zavádění řídicích programů do periferních řadičů.

Z konstrukčních a prostorových důvodů jsou součástky na desce UCT520A umístěny z obou stran. Pouzdra všech integrovaných obvodů jsou montována technikou SMT



Obr. 5-1. Schéma zapojení desky UCT520A, část 1



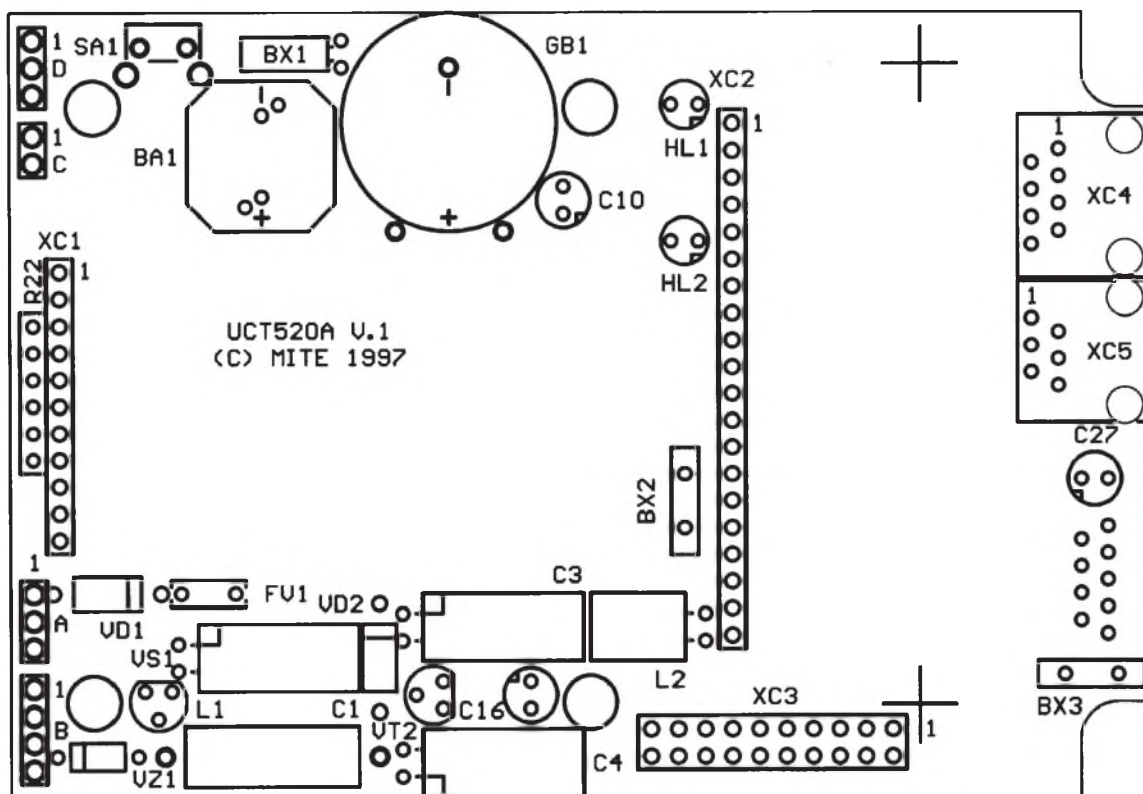


Obr. 5-3. Pohled na dolní stranu desky UCT520A

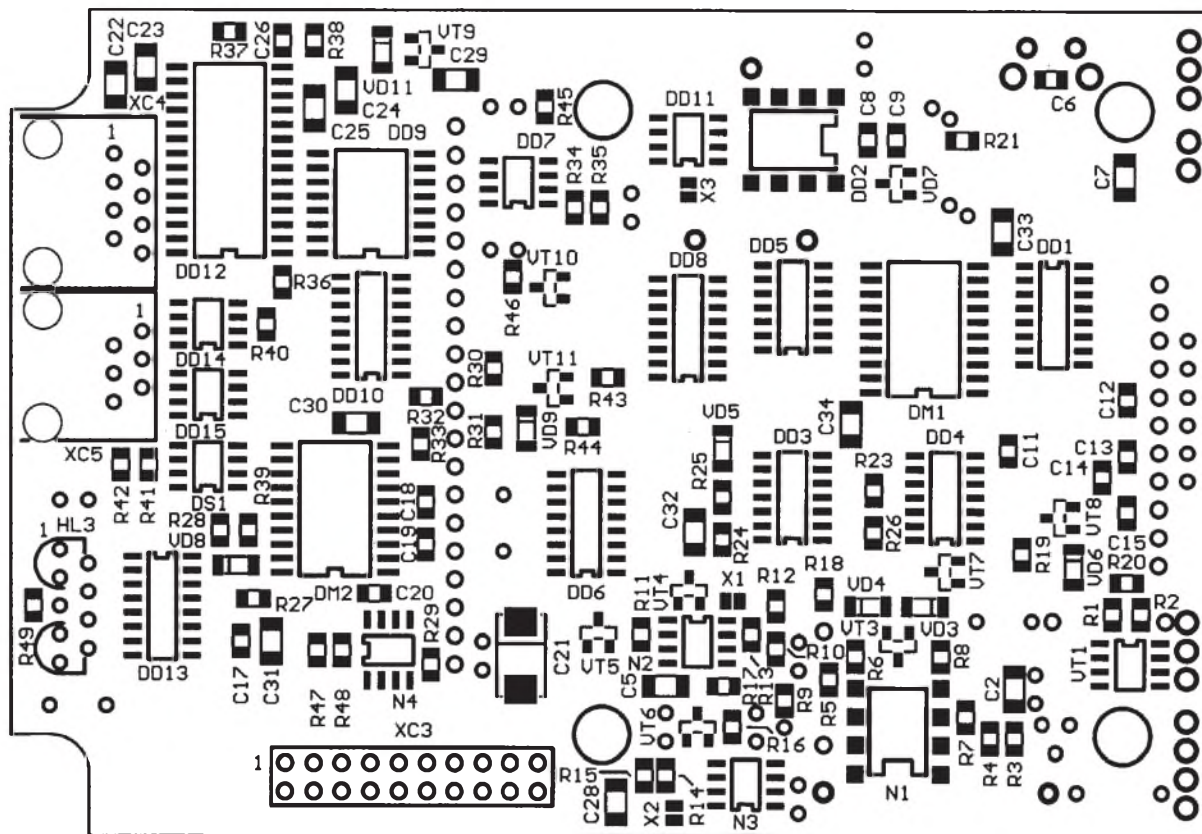
zdola, součástky do otvorů převážně shora. Pohled na dolní stranu desky plošných spojů UCT520A nabízí obr.

5-3. (Horní strana je viditelná na obr. 2-2.) Informace o umístění jednotlivých součástek i přípojných míst na

horní straně a na dolní straně desky UCT520A poskytují obr. 5-4 a obr. 5-5.



Obr. 5-4. Rozmístění součástek na horní straně desky UCT520A (skutečný rozměr 108 x 74 mm)



Obr. 5-5. Rozmístění součástek na dolní straně desky UCT520A (zvětšeno, skutečný rozměr desky je 108 x 74 mm)

5.2 Zdroje napájecích napětí

5.2.1 Zdroj napětí 5 V

Hlavní napájecí napětí U_{cc} mikro-počítače UCT520 je 5 V. Není jediným napájecím napětím obvodů UCT520, protože jejich část musí být aktivní i ve „vypnutém“ mikro-počítači, přesněji řečeno, v pohotovostním stavu mikro-počítače UCT520 (viz odst. 5.2.2).

Jak bylo podrobně diskutováno v kap. 4, jsou typickými zdroji elektrické energie pro UCT520 vestavěný akumulátor se jmenovitým napětím 3,6 V a vnější napájecí zdroj (jmenovitě stejnosměrné napětí 7,5 V). K desce UCT520A jsou oba zdroje připojeny prostřednictvím skupiny připojení míst A, s následujícím přiřazením přívodů:

přívod 1 - externí zdroj, v tomto případě napětí 7,2 V (tj. napětí 7,5 V zmenšené o úbytek napětí na diodě VD1 na desce UCT520C),

přívod 2 - akumulátor, napětí 2,7 V až 4,2 V,

přívod 3 - společná hladina 0 V (GND).

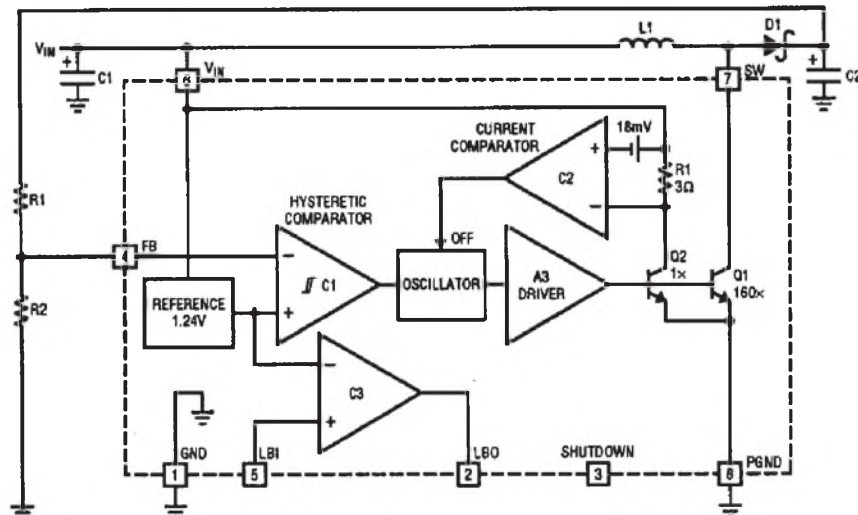
Napětí externího zdroje i rozsah napětí akumulátoru, s nimiž je možné počítat na přípojných místech desky UCT520A, jsou odvozeny v kap. 4. Na přípojná místa navazuje přepínač s tranzistorem Si9434DY (Temic/Siliconix, poz. VT1), který mj. automaticky odpojuje akumulátor, je-li přítomno napětí z externího zdroje $U_{ex} = 7,2$ V. Naopak, na výstup přepínače je připo-

jen akumulátor bezprostředně (a bez přerušení) po „výpadku“ externího zdroje. Proto je tento přepínač, v případě potřeby, také klíčovým prvkem soustavy zálohovaného (nepřerušitelného) napájení mikro-počítače UCT520 z rozvodné nebo palubní sítě. (Zapojení přepínače je převzato z [5-1].) Informace o přítomnosti napětí U_{ex} je k dispozici řadiči klávesnice (viz odst. 5.3.2).

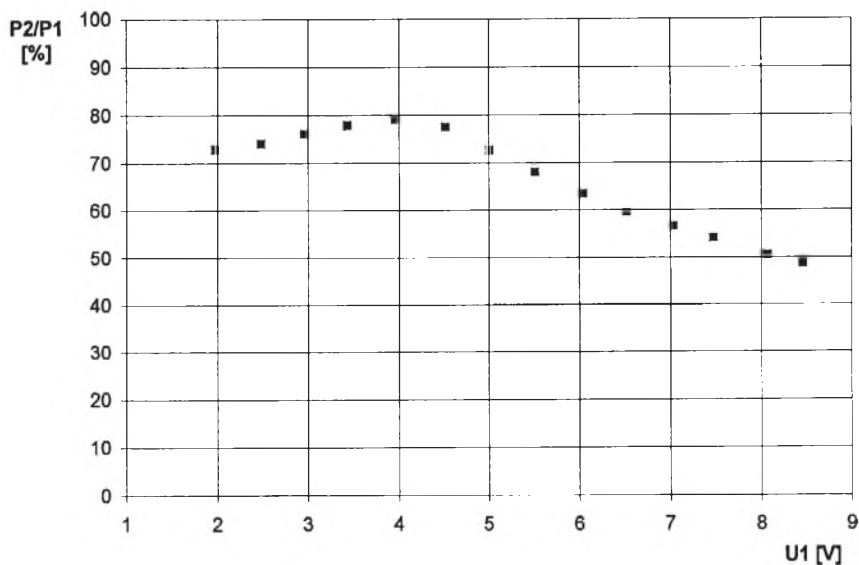
Rozsah vstupního napětí v intervalu 2,7 V až 7,2 V si žádá, aby zapojení zdroje napájecího napětí 5 V umožňovalo vstupní napětí zvětšovat i zmenšovat. Samozřejmým požadavkem je co nejlepší využití energie z akumulá-

toru, ať již cestou co největší účinnosti, s níž zdroj pracuje, nebo schopností akceptovat i značně zmenšená napětí akumulátoru.

Z nemnoha reálných možností bylo zvoleno (a s dobrými výsledky ověřeno) řešení, jehož inspirací je zapojení publikované v [5-2]. Aby mohl výstupní proud zdroje napětí 5 V dosáhnout až 300 mA, byl základem zapojení zvolen integrovaný obvod zvyšujícího měniče stejnosměrného napětí typu LT1303-5 (Linear Technology, poz. N1). Blokové schéma zapojení obvodu LT1303-5 je na obr. 5-6. S velkou péčí byly vybrány pasivní součástky,



Obr. 5-6. Blokové schéma integrovaného obvodu LT1303-5



Obr. 5-7. Účinnost zdroje napětí 5 V v závislosti na vstupním napětí

kteří závažným způsobem ovlivňují účinnost měniče:

- spínací dioda VD2, zde Schottkyho dioda typu 1N5819 (např. Motorola),
- akumulární tlumivka L1, zde typ PCH-27-223 (Coilcraft) nebo ekvivalent,
- nabíjecí kondenzátor C3, zde elektrolitický kondenzátor z řady LXF (Nippon Chemi-Con).

K regulaci výstupního napětí na požadovanou velikost 5 V při větším vstupním napětí přispívá do zapojení měniče přidaný tranzistor p-n-p typu BC327-40 (poz. VT2). Tranzistor VT2 pracuje v lineárním režimu, zmenšuje proto účinnost zdroje. Mírně zmenšení účinnosti při napájení z akumulátoru, kdy je na tranzistoru VT2 úbytek jen ve výši saturačního napětí, je nezbytnou daní. Při napájení napětím U_{EX} se účinnost kriticky nezmenšuje s ohledem na povahu zdroje U_{EX} (rozvodná nebo palubní síť). Přídavným pozitivním efektem tranzistoru VT2 je, že automaticky odděluje vstup a výstup měniče, není-li měnič v činnosti. (Bez přítomnosti VT2 je vstup s výstupem spojen přes L1 a VD2.) Na obr. 5-7 je zobrazena závislost účinnosti na velikosti vstupního napětí pro zdroj napětí 5 V na desce UCT520A v právě popsaném zapojení.

Zdroj napájecího napětí 5 V se zapíná signálem LO na vstupu 3 (SHDN) integrovaného obvodu N1. Ve vypnutém stavu je udržován rezistorem R4. Zdroj může být zapnut z řadiče DM1 přes oddělovací diodu VD3 (viz odst. 5.3.2), signálem /DL přes diodu VD4 (viz odst. 5.8) nebo externím signálem (přívod 2 ve skupině pájecích míst B). Stejným signálem se ovládá tranzistor VT3, jímž se připojuje při vypnutí zdroje k výstupnímu kondenzátoru C4 vybíjecí rezistor R8.

Integrovaný obvod LT1303-5 je v zapnutém stavu schopen indikovat

na vývodu 2 zmenšení vstupního napětí pod stanovenou mez. Na desce UCT520A je signál /IBAL aktivní, zmenší-li se vstupní napětí měniče (tj. napětí akumulátoru) pod 2,7 V. Rozhodovací mez a pásmo necitlivosti (hystereze) pro generování signálu /IBAL jsou definovány sítí rezistorů R5, R6 a R7.

V intervalu vstupního napětí 2,7 až 7,5 V a pro výstupní proudy až do 300 mA je výstupní napětí zdroje spolehlivě 5 V s tolerancí $\pm 3\%$.

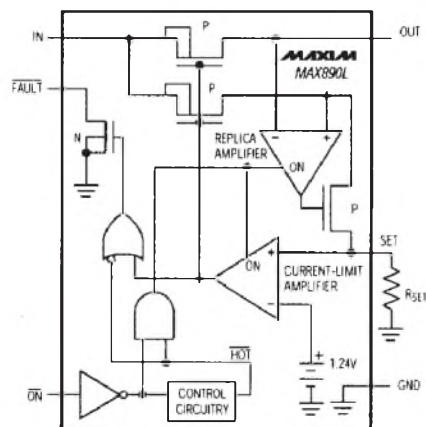
5.2.2 Ochrana zdroje napětí 5 V

Ochrana mikropočítače UCT520, zejména jeho napájecí soustavy, proti poškození nesprávnou manipulací nebo poruchou byla věnována velká pozornost. Prvním vlivem, který může poškodit zdroj napětí 5 V v UCT520, je vstupní napětí, jmenovitě napětí z vnějšího napájecího zdroje, je-li z jakýchkoliv důvodů (např. nedopatřením) větší než 10 V. Napětí 10 V je deklarováno jako nejvýše přípustné napětí pro vývod 6 (VIN) integrovaného obvodu LT1303-5. Prvkem, který nedovolí, aby napětí VIN přesáhlo povolenou mez, je Zenerova dioda BZX55-C8V2 (poz. VZ1) s charakteristickým napětím 8,2 V. Průchod proudem diodou VZ1 navíc vyvolá otevření tyristoru BRX44 (poz. VS1), které dále způsobí přerušování nevratné polovodičové pojistky FV1. Po odstranění příčiny musí být na poz. FV1 desky UCT520A poškozená pojistka nahrazena novou.

Druhé nebezpečí hrozí zdroji napětí 5 V z výstupní strany. Charakteristickou vlastností zvyšujícího zdroje tohoto typu je „měkkost“ v případě, že se zvětší jeho zatížení nad provozní limit (zde nad 300 mA), např. zkratem na výstupních svorkách. Samotný fakt, že dojde pouze k malému zvětšení výstupního proudu (v desítkách procent), vylučuje ochranu tepelnou pojistkou. V použitém zapojení zdroje 5 V je v největším nebezpečí regulační tranzistor VT2, jehož výkonová ztrá-

ta se, zejména při zkratu na výstupu zdroje, několikanásobně zvětší. (Uvažte, jakou tendenci sleduje výstupní napětí měniče na kondenzátoru C3.)

Zdá se, že jediná cesta, která zabráni zničení tranzistoru VT2 (a potažmo i řídícího obvodu N1), vede přes „měření“ výstupního proudu a musí skončit vypnutím zdroje 5 V. Kompaktní řešení nabídl zcela nový integrovaný obvod - inteligentní polovodičový spínač MAX890L (Maxim, poz. N3). Funkci zapojení, které je na desce UCT520A použito, pomůže osvětlit blokové schéma obvodu MAX890L na obr. 5-8.



Obr. 5-8. Blokové schéma integrovaného obvodu MAX890L

Ze služeb, které integrovaný obvod N3 poskytuje, je pro použití na desce UCT520C nejdůležitější generování signálu /FAULT (/FAU) na výstupu 8 při překročení mezního proudu, který obvodem N3 (mezi vývody 1, 2 a 6, 7) ze zdroje napětí 5 V protéká. Limit je paralelně spojenými rezistory R14 a R15 nastaven na proud asi 320 mA. Od signálu /FAULT je odvozen signál /FAU, jehož aktivní úroveň vyvolá nulování řadiče DM1 (viz odst. 5.3.2) a tím i vypnutí zdroje 5 V. Řídícím programem řadiče DM1 musí být zajištěno, že zdroj 5 V bude znovu zapnut až v důsledku uvědomělého zásahu obsluhy. Tranzistor VT6 blokuje vznik signálu v době těsně po zapnutí zdroje 5 V (doba je určena odporem rezistoru R17 a kapacitou kondenzátoru C5).

Klíčovou důležitostí má v použitém zapojení fakt, že monitorování proudu, který protéká obvodem N3, není spojeno s úbytkem napětí mezi jeho vstupem a výstupem. Zanedbatelný úbytek mezi výstupním napětím $U_{CC} = 5$ V a napětím zdroje 5 V je dán jen odporem interního, trvale sepnutého spínače (viz vstup /ON na vývodu 3), jehož typická velikost je pouze 75 m Ω .

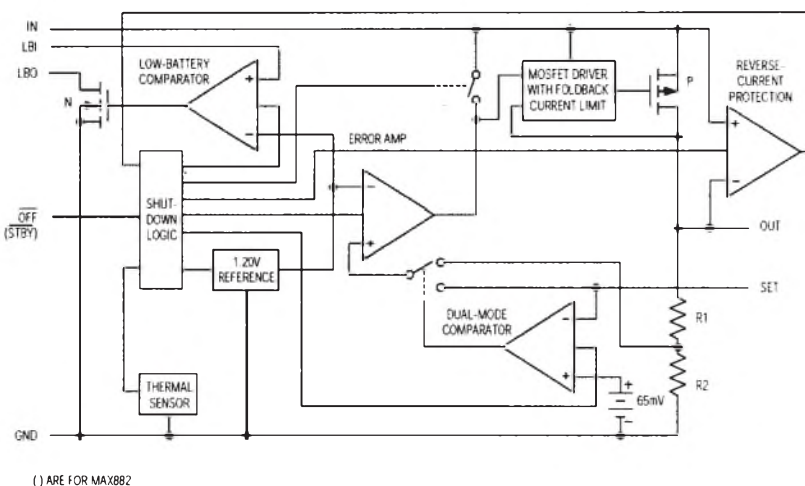
5.2.3 Přepínání zdrojů

Aby mohl být mikropočítač UCT520 zapínán do provozních stavů z klávesnice a uváděn do nich i dalšími podněty a signály (vnitřními i vnějšími), musí být nezbytná (pohotovostní) obvodová část v mikropočítači

UCT520 napájena trvale, tj. i při vypnutém zdroji hlavního napájecího napětí 5 V. Nezbyvá tedy nic jiného, než tuto obvodovou část napájet „přímou“ z toho energetického zdroje, který je momentálně připojen vstupním automatickým přepínačem (viz odst. 5.2.1), tedy buď z vestavěného akumulátoru (2,7 V až 4,2 V) nebo z externího napájecího zdroje ($U_{EX} = 7,2$ V). S ohledem na potřebu slučitelnosti s ostatními obvody musí být pohotovostní obvodová část po přechodu mikropočítače UCT520 do provozních režimů automaticky připojena k větvi hlavního napájecího napětí $U_{CC} = 5$ V.

Řešení uvedeného problému musí v sobě zahrnovat na jedné straně „stabilizátor“ napětí, který zúží rozptýlené napětí z energetických zdrojů (2,7 až 7,2 V) na příznivější interval (např. v okolí 3 V), a přepínač větvi napájecích napětí pro pohotovostní obvodovou část, na druhé straně takové provedení této obvodové části, které se spolehlivě se dvěma úrovněmi napájecích napětí vyrovná. Řešení komplikují další přísné požadavky: plynulý přechod mezi napájecími napětími z obou větví, zanedbatelné úbytky napětí na spínacích součástkách, minimální vlastní spotřeba.

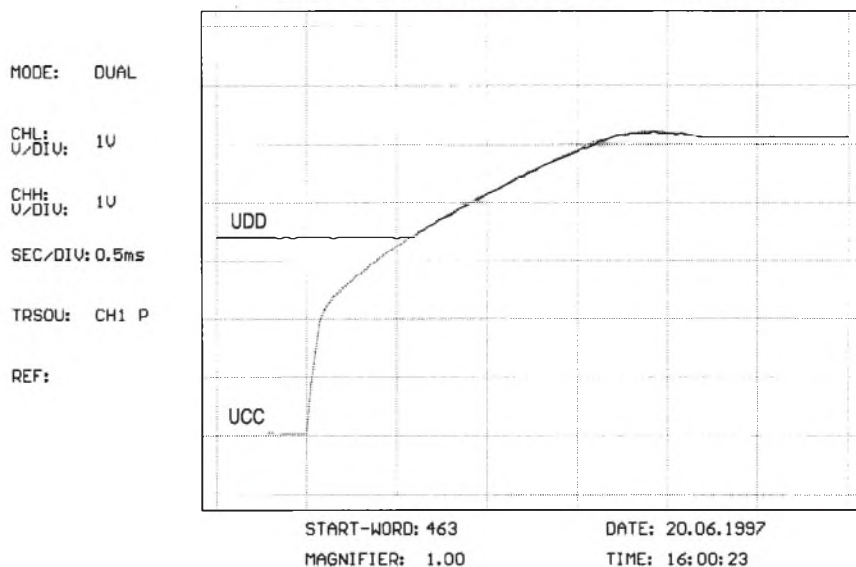
Schéma zapojení desky UCT520C používá ve svých obou částech na obr. 5-1 a 5-2 pro napájecí napětí pohotovostní obvodové části označení U_{DD} . Hlavními součástkami, které se na vytváření U_{DD} podílejí, jsou integrovaný obvod MAX882 (Maxim, poz. N2) a spínací tranzistor IRLML6302 (International Rectifier, poz. VT4). Obvod MAX882, jehož blokové schéma je na obr. 5-9, plní ve zdroji napájecího napětí U_{DD} především úlohu omezovače napětí z obou alternativních energetických zdrojů. Z titulu své funkce stabilizátoru redukuje větší vstupní napětí na 3,3 V. Menší vstupní napětí, zanedbáme-li nevýznamný úbytek (pod 50 mV při výstupním proudu do 20 mA), nejsou obvodem MAX882 ovlivněna. Rozsah výstupního napětí je tak redukován na přijatelný interval 2,7 V až 3,3 V.



() ARE FOR MAX882

Obr. 5-9 . Blokové schéma integrovaného obvodu MAX882

DIGITALSTORAGESCOPE - HC 3850



Obr. 5-10. Časové závislosti napětí U_{CC} a U_{DD}

Díky dalším vestavěným vlastnostem - ochraně proti zpětnému proudu a pohotovostnímu režimu (signálem /STBY se odpojuje výstup od vstupu), může být obvod MAX882 přímo jedním z prvků automatického přepínače, jímž se přepojuje U_{DD} buď na větev napětí 2,7 V až 3,3 V nebo na větev U_{CC} . Spínačem ve větvi zdroje U_{CC} je druhá hlavní součástka zapojení, již zmíněný spínací tranzistor VT4. Ovládací signály pro oba spínací prvky se odvozuji od napětí U_{CC} s použitím zdroje referenčního napětí 1,2 V a komparátoru v integrovaném obvodu MAX882. Změny ovládacích signálů jsou generovány (a napájecí větve se přepnou) tehdy, platí-li

$U_{CC} = (R13/R12 + 1) \times 1,2$ V = 3,36 V a tedy napětí v obou napájecích větvích jsou blízká.

Funkce popsaného automatického přepínače pro napájení pohotovostní obvodové části mikropočítače UCT520 je v ustáleném stavu vyjádřena výrazy

$U_{DD} = 2,7$ V až 3,3 V pro $U_{CC} = 0$,
 $U_{DD} = U_{CC}$ pro $U_{CC} = 5$ V.

Dynamické chování přepínače při zapnutí zdroje napětí 5 V je ilustrováno na obr. 5-10 časovými závislostmi napětí U_{CC} a U_{DD} .

5.3 Blok klávesnice

5.3.1 Klávesnice

Koncept mikropočítače UCT520 předpokládá, že jeho klávesnice má maticové zapojení kláves v rastru 6 x 5, tedy nejvýše 30 kláves. Standardní fóliová klávesnice (na obr. 2-1 v měřítku 1 : 1) je uspořádána do 6 řad po 5 sloupcích. Je proto opatřena zásuvkou s 11 kontakty na konci přívodního plochého kabelu. Mechanická odezva kláves je vytvořena tvarovanou fólií. Standardní klávesnice mikropočítače je zakázkovým výrobkem firmy Häusermann Electronic, Jihlava.

Pro potřeby dalšího výkladu i programové obsluhy klávesnice přiřadíme klávesám, řádek po řádku, pořadová čísla od 0 do 29, počínaje levou klávesou prvního řádku. Proto např. klávesa ON bude mít číslo 4, klávesa SHIFT číslo 25. Technickými prostředky je rozpoznatelné pouze číslo stisknuté klávesy, přiřazení okamžitého významu stisknuté klávesy je výhradně záležitostí programové obsluhy klávesnice.

5.3.2 Řadič

Identifikace stisknuté klávesy je pouze jedna z činností, které jsou řadiči klávesnice svěřeny. Blok klávesnice patří do pohotovostní obvodové části mikropočítače UCT520 a je proto trvale napájen napětím UDD. V řadiči (zapojení viz obr. 5-1) jsou proto použity součástky, které se vyznačují minimální spotřebou a širokým rozsahem napájecích napětí od 2,7 V do 5 V - logické integrované obvody řady

74HC a mikropočítač AT90S1200 (viz odst. 1.2.1 a dodatek A).

Připojným místem klávesnice je na desce UCT520A vidlice XC1. Mikropočítač AT90S1200 (poz. DM1) svými výstupy PB5 až PB7 adresuje multiplexer (přepínač) 74HC4051 (poz. DD1), jímž jsou generovány signály /ROi (i = 0 až 5) řádkové osnovy klávesnice. Stisknuté klávesy v aktuálním řádku jsou identifikovány aktivním stavem signálů /COj (j = 0 až 4). Přes součinná hradla 74HC08 (poz. DD4) jsou signály sloupcové osnovy přiváděny na vstupy PB0 až PB4 mikropočítače DM1. Díky dalším součinným hradlům 74HC08 (poz. DD5) je aktivním stavem kteréhokoliv sloupcového signálu /COj generován signál /IKB, který může být pro mikropočítač DM1 signálem přerušení na vstupu PD4. Tímto přerušením může být obvod DM1 mj. vyveden z jakéhokoliv energeticky úsporného módu (z jakkoliv „hlubokého spánku“).

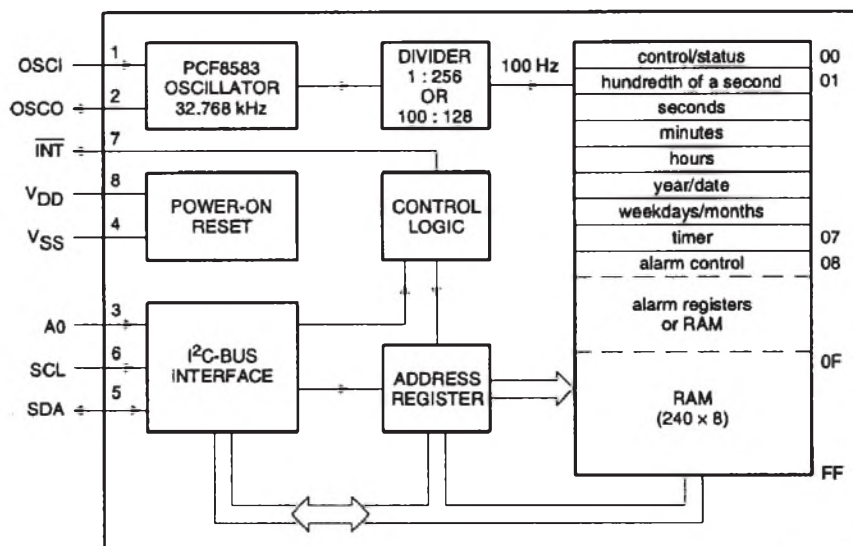
Představme si např., že se mikropočítač UCT520 (vybavený standardní klávesnicí) nachází ve vypnutém stavu. Obvod DM1 je v energeticky nejúspornějším módu (jeho spotřeba je menší než 1 μ A) a předává přepínači DD1 před „uspáním“ nastavenou adresu 0. Stisknutím kterékoliv klávesy v řádku 0 se proto vyvolá (programem určená) aktivita mikropočítače DM1. Zjistí-li obvod DM1, že byla stisknuta klávesa 4 (ON) a tak zaznamenán požadavek na zapnutí mikropočítače UCT520, musí prostřednictvím svého výstupu PD3 (a přes diodu VD3, viz odst. 5.2.1) zapnout zdroj napětí 5 V. Při zjištění, že byla aktivována jiná klávesa v prvním řádku, může obvod DM1 „upadnout zpět do hlubokého spánku“.

Při sepnutých integrovaných spínačích 74HC4066 (poz. DD3), které ovládá mikropočítač DM1 signálem EION z výstupu PD5, mohou být (variantně ke sloupcovým signálům) sledovány, příp. využívány, i signály další. Nejdůležitějšími jsou

- signál /IRTC z hodin reálného času (viz odst. 5.4),
- signál /ISAL z asynchronního sériového komunikačního kanálu (viz odst. 5.6.1),
- signál /IZAP, který je přiveden na desku UCT520A přes zásuvku XC3 z případného přídatného modulu.

Analogicky ke stisknutí vybraného tlačítka totiž mohou být, nezávisle na lidské obsluze a podle potřeb aplikace, podnětem k zapnutí mikropočítače UCT520 (v zájmu periodické registrace dat, v důsledku požadavku ze vzdálené stanice ap.).

Dalšími signály, které lze sledovat prostřednictvím řadiče klávesnice, jsou /IBAL a UEX, oba původem v okolí zdroje napětí 5 V (viz odst.



Obr. 5-11. Blokové schéma integrovaného obvodu PCF8583

5.2.1). Logický signál /IBAL indikuje malé napětí vestavěného akumulátoru a uplatňuje se přes spínač DD3B. Má-li adresa multiplexoru DD1 hodnotu 6, je aktivován spínač s tranzistorem VT8. Jeho prostřednictvím může být rozpoznáno, je-li mikropočítač UCT520 napájen z externího zdroje (je přítomno napětí U_{EX}), tj. bez potřeby energetických restrikcí.

Generuje-li obvod DM1 pro multiplexer DD1 adresu 7, vyvolá se signálem /R_KC nulování „hlavního“ mikropočítače DM1 na desce UCT520B (viz odst. 3.3). Obvod DM1 také řídí (signálem BEEP) zvukovou signalizaci mikropočítače UCT520. Použitým elektroakustickým měničem je piezoelektrický bzučák SMA13-P7,5 (Sonitron, poz. BA1).

K výměně dat mezi obvodem DM1 a jádrem mikropočítače UCT520 se využívají dva signály synchronního sériového komunikačního kanálu (SCK a MISO) a signál /I_KC pro vyvolání přerušení. O tom, má-li být vyvoláno přerušení z bloku klávesnice nebo z jádra mikropočítače UCT520, rozhodují požadavky komunikačního protokolu, který je na obou stranách řešen výhradně programovými prostředky.

Mikropočítač DM1 je synchronizován interním oscilátorem, tj. bez vnějšího krystalu či rezonátoru.

Pomineme-li připojení napájecího napětí U_{DD} , existují tři další zdroje nulování obvodu DM1: Tlačítko SA1 (přístupné malým otvorem na levé boční stěně pouzdra mikropočítače), signál /FAU z ochranného obvodu zdroje napětí 5 V (viz odst. 5.2.2) a přes diodu VD5 signál /DLR spojený se zaváděním řídicího programu do paměti EPROM obvodu DM1 (viz odst. 5.7).

5.4 Sběrnice I²C

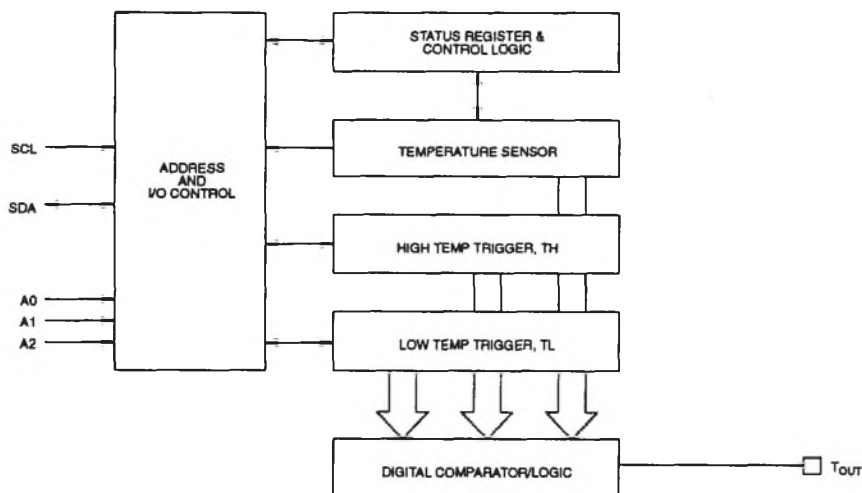
Sběrnice I²C (viz [3-2]) je v mikropočítači UCT520 použita pro spojení mikropočítačového jádra a těch funkčních bloků na desce UCT520A, které jsou výhradně v postavení podřízené-

ho (slave). Důvodů k použití sběrnice I²C je několik:

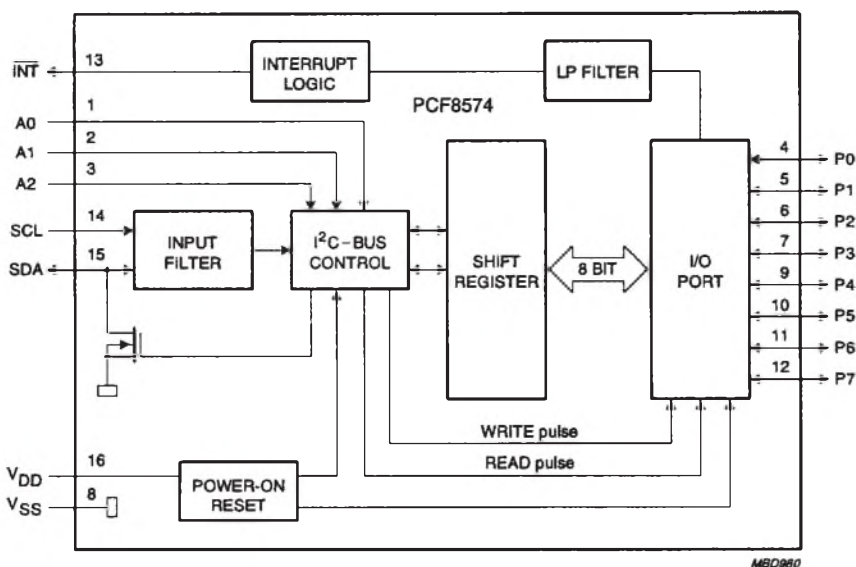
- existence sofistikovaných integrovaných obvodů s rozhraním sběrnice I²C, které řeší potřeby UCT520,
- úspora místa na desce s plošnými spoji vyplývající z potřeby pouze dvou propojovacích vodičů,
- možnost unifikovat programové zabezpečení z titulu jednotného komunikačního protokolu.

Integrovaným obvodem s rozhraním I²C, který je potřebám UCT520 „ušit na míru“, jsou hodiny reálného času PCF8583 (Philips, poz. DD2). Mezi nejvýznamnější vlastnosti obvodu PCF8583 patří schopnost generovat na výstupu 7 signál přerušení /IRTC po uplynutí nastavené lhůty nebo v určeném termínu. Tento signál může být vyhodnocen řadičem klávesnice, např. jako podnět pro zapnutí mikropočítače UCT520 (viz odst. 5.3.2). Další vlastnosti integrovaného obvodu PCF8583 naznačuje jeho blokové schéma na obr. 5-11. Zapojením na desce UCT520A má obvod DD2 přiřazenou pro sběrnici I²C adresu 81 (51H). Použití hodin reálného času je vázáno na jejich nepřerušované napájení. Podobně jako v případě paměti SRAM na desce UCT520B (viz odst. 3.5.2) je také integrovanému obvodu DD2 na desce UCT520A zabezpečeno trvalé napájení. Úlohu automatického přepínače mezi napájecími napětími U_{DD} a U_{BA} zde plní dvojice Schottkyho diod BAR43C (poz. VD7). Zdroj záložního napájecího napětí U_{BA} , lithiový článek 3 V/190 mAh typu CR2032RH (Renata, poz. GB1), je také umístěn na desce UCT520A.

Dalším integrovaným obvodem na desce UCT520A (viz obr. 5-2), který používá rozhraní sběrnice I²C, je číselový teploměr DS1621 (Dallas, poz. DD11). Jeho blokové schéma je na obr. 5-12. Obvod DD11 je určen pro monitorování teploty uvnitř pouzdra UCT520 (s rozlišením 0,5 °C), např. proto, aby mohl být korigován kontrast zobrazovače LCD (viz odst. 5.5.1).



Obr. 5-12. Blokové schéma integrovaného obvodu DS1621



Obr. 5-13. Blokové schéma integrovaného obvodu PCF8574

Bude-li zkratována propojka X3, může podmínka, která bude v obvodu DS1621 nastavena, vyvolat signálem /I_IB pozornost mikropočítačového jádra v UCT520 (vstup 15 „hlavniho“ mikropočítačového jádra v UCT520B). Obvod DD11 má přiřazenou pro sběrnici I²C adresu 72 (48H).

Na generování a sledování řídicích signálů ve prospěch řady funkcí

desky UCT520A i celého mikropočítače UCT520 se podílí univerzální brána vstupů/výstupů PCF8574 (Philips, poz. DD9), další integrovaný obvod s rozhraním I²C. Představu o možnostech obvodu PCF8574 poskytuje obr. 5-13. Účel a význam signálů, které jsou na desce UCT520A obvodem DD9 vytvářeny a sledovány bude popsán v příslušných odstav-

cích (odst. 5.6, odst. 5.7). Na sběrnici I²C je obvod DD9 identifikován adresou 32 (20H).

V mikropočítači UCT520 je sběrnice I²C použita také pro komunikaci mezi mikropočítačem a blokem zobrazovače LCD, jehož popis podává následující odstavce.

5.5 Blok zobrazovače LCD

5.5.1 Zobrazovač LCD

Volba zobrazovače LCD (dále také jen LCD) pro mikropočítač UCT520 byla podřízena těmto minimálním požadavkům (pomineme-li nároky běžné, např. dostatečný kontrast):

- schopnost zobrazovat textové informace s použitím znaků různé velikosti,
- reflexní i transmisní provedení, tj. bez prosvětlení a s prosvětlením (samoosvětlené energeticky přijatelným),
- vhodné rozměry.

První z požadavků vzešel z potřeby v různých aplikacích, situacích a provozních stavech UCT520 preferovat buď čitelnost nebo rozsah zobrazeného textu.

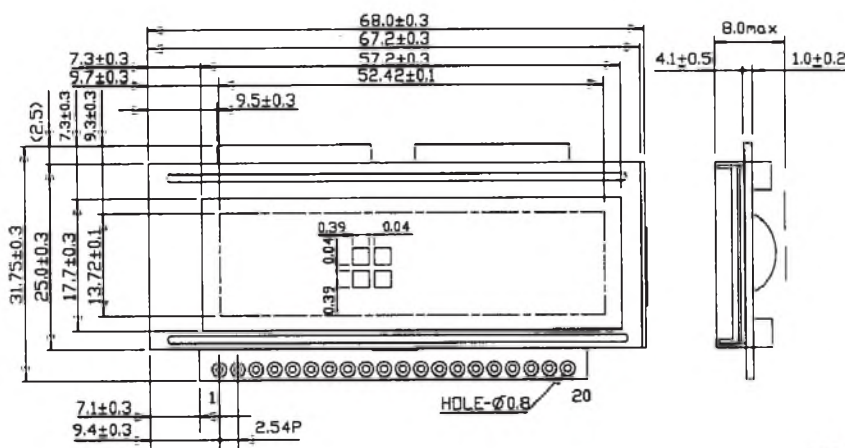
Prakticky je možné splnit tento požadavek jen použitím grafického zobrazovače LCD. Jeho aplikace okamžitě nabízí mikropočítači UCT520 další možnosti: volitelné abecedy a znakové sady (fonty) a grafickou podobu výstupních informací. Byla by proto škoda při návrhu bloku LCD některou ze „šancí“, které grafický LCD nabízí, nevyužít.

Všechny výše uvedené požadavky na LCD mikropočítače UCT520 splňuje dvojice grafických zobrazovačů MG1203DW-SR a MG1203DW-SYE (Everbouquet International). Oba typy se liší „pouze“ tím, že první je reflexní (pro pozorování v dopadajícím světle) a druhý transflexní (pro pozorování v dopadajícím i procházejícím světle). Prosvětlování, vestavěné v typu MG1203DW-SYE, je elektroluminiscenční. LCD řady MG1203 zobrazují v rastru 122 bodů (vodorovně) x 32 bodů (svisle). Největší počet znaků, který může být na těchto LCD najednou vypsán (při použití fontu 5 x 7), je 80 (4 řádky, 20 znaků/řádek). Další informace o grafických LCD řady MG1203 podává rozměrová specifikace na obr. 5-14 a blokové schéma na obr. 5-15 (bez prosvětlování).

Zobrazovač MG1203DW-SR nebo MG1203DW-SYE je k desce UCT520A připojen a připevněn pájením na vidlici XC2 (viz schéma zapojení na obr. 5-2).

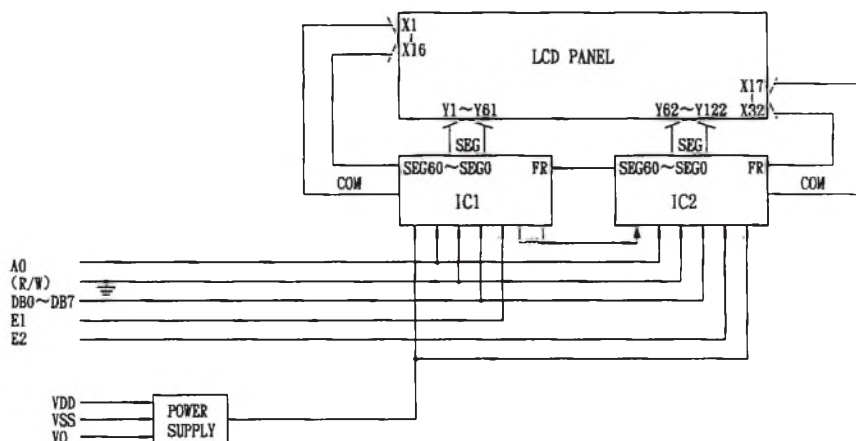
5.5.2 Řadič

Blok zobrazovače LCD, podobně jako blok klávesnice (viz odst. 5.3) je navržen tak, aby byl autonomní, tj. připojením i programovou obsluhou co nejméně závislý na mikropočítači UCT520. Vlastní



Obr. 5-14. Rozměrová specifikace grafických LCD řady MG1203

UNIT: mm



Obr. 5-15. Blokové schéma grafických LCD řady MG1203

řadič zároveň poskytuje bloku LCD největší možnou variabilitu pro zobrazování informací různého druhu a obsahu.

Jak již bylo v odst. 5.4 předesláno, rozhraním bloku LCD vůči systému mikropočítače UCT520 je sběrnice I²C. Řízení bloku LCD, včetně řízení komunikace po I²C, je svěřeno „vedlejšímu“ mikropočítači AT90S1200 (viz odst. 1.2.1 a dodatek A).

Mikropočítač AT90S1200 (Atmel, poz. DM2) vytváří rozhraní I²C pro blok LCD na vstupech/výstupech PD2 a PD3. Vlastnosti obvodu AT90S1200 umožnily, aby řízení podřízeného (slave) bloku bylo vytvořeno čistě programovými prostředky [5-3]. (Vnitřní paměť EEPROM také umožňuje volit a nastavovat adresu bloku s AT90S1200 na sběrnici I²C, mj. bez obsazování „vzácných“ vývodů pouzdra.)

Obvodem DM2 se především generují pro zobrazovač LCD řídicí signály A0, E1 a E2. Bajty dat (bity DB0 až DB7) jsou, kvůli omezení potřebného počtu vývodů obvodu DM2 na pět, do obrazové paměti LCD přenášeny s účastí pomocného registru 74HC174 (poz. DD6). Každý bajt definuje stav osmi zobrazovacích bodů LCD (světlý, tmavý) uspořádaných ve svislém sloupečku, celý obsah LCD je proto určen $122 \times 4 = 488$ bajty.

Má-li řadič umístit na LCD text, obrací se na generátor znaků, jímž je v bloku LCD paměť EEPROM s kapacitou 8 KB typu AT25640 (Atmel, poz. DS1). Paměť DS1 může být využita pro uložení až čtyř znakových sad a také jiných, bitovou mapou definovaných, grafických motivů (např. firmní značky), které lze s textem na LCD libovolně kombinovat. Omezením je pouze paměťová kapacita obvodu AT25640. S obvodem DM1 komunikuje paměť DS1 rychlou synchronní sériovou linkou: čte z ní při zobrazování a zapisuje do ní, má-li být její obsah po sběrnici I²C modifikován (nové fonty nebo grafické obrazce). Dalším úkolem řadiče je ovlivňovat kontrast zobrazení LCD. Kontrast se

nastavuje číslíkovým potenciometrem DS1804-010 (Dallas, poz. DD7) s odporem 10 kΩ, který je řízen z mikropočítače DM2 (výstupy PB5, PB7 a PD1). Potřebná velikost napětí U_o je určena odporem sériového rezistoru R35 a polohou běžce potenciometru DD7.

Z mikropočítače DM2 (výstup PD0) je také zapínáno a vypínáno prosvětlování, je-li na desce UCT520A umístěn zobrazovač LCD typu MG1203DW-SYE. Zdrojem „vysokého“ napětí pro vestavěný elektroluminiscenční světelný zdroj je měnič SP4422A (Sipex, poz. N4).

Synchronizační kmitočet mikropočítače AT90S1200 v bloku LCD je určen, kvůli nárokům na výkon procesoru, vnějším krystalem BX2. Velikost synchronizačního kmitočtu není kritická, musí však být nejméně 10 MHz. Použit je proto běžný „mikropočítačový“ krystal.

Mikropočítač DM2 je nulován třemi způsoby: po zapnutí napájecího napětí U_{cc} , nebo společně s mikropočítačovým jádrem (přes oddělovací diodu VD8 signálem /RES, viz odst. 3.3), nebo přes diodu VD9 signálem /DLR ve spojení se zaváděním řídicího programu do vnitřní paměti FEPROM obvodu DM2 (viz odst. 5.7). Funkce bloku zobrazovače LCD jsou určeny programovým zabezpečením řídicího mikropočítače DM2. O hlavních rysech programové obsluhy LCD pojednává odst. 6.2.

5.6 Komunikační kanály

5.6.1 RS-232

Z prozaických a snadno pochopitelných důvodů je základním komunikačním kanálem mikropočítače UCT520 sériová asynchronní linka RS-232. Rozhraní RS-232 stále dominuje v zařízeních pro přenos dat, protějškem k UCT520 může být každý osobní počítač PC. Připojným místem RS-232 na desce UCT520A je (hlavně z rozměrových důvodů) modulární zásuvka RJ-45 (poz. XC3), např. typ 95001-2881 (Molex). Přřazení datových i řídicích signálů osmi kontaktům konek-

toru XC3 ctí normu EIA-561 pro komunikační rozhraní. Přítomnost těchto signálů dává možnost mikropočítači UCT520 přímo korespondovat se zařízeními pro přenos dat (např. s mode-my).

Přijímače a vysílače RS-232 jsou na desce UCT520A soustředěny v integrovaném obvodu MAX211E (Maxim, poz. DD12). K nejvýznamnějším rysům tohoto obvodu, které rozhodovaly o jeho použití, patří bezesporu imunita vůči elektrostatickým výbojům (ESD, viz např. [5-4]), dále také slučitelnost s přenosovými rychlostmi do 120 kb/s a možnost nastavení do klidového režimu. Z klidového režimu (spotřeba typ. 1 μ A) se obvod MAX211E vyvede, současně s obdáváním výstupů přijímačů, řídicím signálem /E232 na vstupech /EN a SHDN (vývody 24 a 25). Signál /E232 i řídicí signály rozhraní RS-232 jsou na desce UCT520A vytvářeny a sledovány zvláštními obvody (viz odst. 5.7).

Aby bylo možné mikropočítač UCT520 prostřednictvím kanálu RS-232 dálkově zapnout (viz odst. 5.3.2), musí se (vypnutý) obvod DD12 „obejít“. Na desce UCT520A slouží tomuto účelu cesta vytvořená diskretními součástkami R37, VD11, R38, C26 a VT9. Důsledkem aktivity signálu RI je sepnutí tranzistoru VT9 a tím i nastavení aktivního stavu „zapínacího“ signálu /ISAL. Signálem RI je nominálně „vyzváněcí“ signál, jímž se indikuje, že modem je volán vzdáleným zařízením. Signál RI však může být samozřejmě odvozen od jiného podnětu.

5.6.2 RS-422/RS-485

Navzdory bezkonkurenčnímu počtu implementací se standard RS-232 vyznačuje několika omezujícími charakteristikami: nesymetrické vedení, dvubodové spojení, malé přenosové rychlosti. Alternativou pro asynchronní sériový přenosový kanál se proto staly standardy RS-422 a RS-485, které tato omezení nemají. Oběma je společné symetrické spojovací vedení. Blízkost vlastností, které jsou normami definovány, dovoluje používat tytéž budiče a přijímače. Připomeňme také rozdíly: standard RS-422 je určen pro jednosměrné spojení jednoho vysílače s max. 10 přijímači, standard RS-485 akceptuje sběrnici, na níž může být současně připojeno až 32 stanic (budičů a přijímačů) s poloduplexním přenosem dat mezi nimi.

Komunikační rozhraní RS-422 a RS-485 jsou implementována i v mikropočítači UCT520. Jejich přípojným místem je společná 6pólová zásuvka RJ-12 (poz. XC5), např. typ 95001-2661 (Molex), která se rovněž nachází na desce UCT520A. Kromě signálů vysílaných a přijímaných dat je na kontakty 8 a 3 konektoru XC5 přivedeno napájecí napětí $U_{cc} = 5$ V. Budiče a přijímače obou rozhraní

RS-422 a RS-485 jsou vytvořeny dvěma integrovanými obvody MAX483E (Maxim, poz. DD14 a DD15), které mohou být podle potřeby ovládány řídicími signály DE, /R422 a /R485. Konfigurace obvodů DD14 a DD15 pro komunikační kanál RS-422 vyžaduje, aby tyto signály měly stále hodnoty DE = 1 (uvolněn budič v DD15), /R422 = 0 (uvolněn přijímač v DD14) a /R485 = 1 (blokován přijímač v DD15). Kontakty 4 a 5 zásuvky XC5 slouží v tomto případě pro vysílání dat, přijímaným datům jsou vyhrazeny kontakty 1 a 2. Má-li být mikro počítač UCT520 stanicí na sběrnici RS-485, je nutné přiřadit stále hodnoty jen signálům /R422 = 1 (blokován přijímač v DD14) a /R485 = 0 (uvolněn přijímač v DD15) a signálem DE uvolňovat budič sběrnice podle požadavků přenosového protokolu. Přes kontakty 4 a 5 konektoru XC5 pak probíhá obousměrný přenos dat.

Integrovaný obvod MAX483E je pro použití na poz. DD14 a DD15 v UCT520 také (jako MAX211E, viz odst. 5.6.1) velmi dobře vybaven: odolává elektrostatickému výboji a přetížení budiče, v klidovém režimu (jsou-li oba řídicí signály neaktivní) má spotřebu max. 10 μ A (typ. 0,5 μ A) a vyhovuje přenosovým rychlostem do 250 kb/s.

Komunikační kanál RS-485/RS-422 má možnost volby: může být připojen buď na asynchronní linku RXD0/TXD0 nebo na asynchronní linku RXD1/TXD1 mikro počítačového jádra UCT520. Přepínání se provádí sekcemi 2 a 3 multiplexeru 74HC4053 (poz. DD13) v závislosti na hodnotě společného řídicího signálu SAL1 (viz odst. 5.8).

5.6.3 IrDA

Infračervený komunikační kanál IrDA [5-5], kterým může být mikro počítač UCT520 vybaven, nabývá na významu v případech, kdy je nevýhodné, nemožné nebo nepřijatelné (např.

z bezpečnostních či organizačních důvodů) spojit UCT520 s jiným zařízením kabelem. Obousměrný infračervený kanál v UCT520 splňuje nároky standardu IrDA, ver. 1.1 (SIR), které jsou obvykle charakterizovány dvěma veličinami: zaručenou přenosovou vzdáleností do 1 m a přenosovou rychlostí až 115,2 kb/s.

Klíčovou součástí pro kanál IrDA je na desce UCT520A optoelektrický integrovaný obvod RPM-800CB (Rohm, poz. HL3). Jak jeho blokové schéma na obr. 5-16 vypovídá, obvod RPM-800CB integruje infračervený vysílač a přijímač spolu s modulátorem, demodulátorem a řídicími registry. Obvod HL3 může být připojen, podobně jako kanál RS-422/RS-485 (viz odst. 5.6.2), na kteroukoliv z obou asynchronních linek RXD0/TXD0 a RXD1/TXD1 mikro počítačového jádra. Protože však jeho výstup RXD (vývod 4) není třístavový, je připojován do uzlu RXD (výstupy DD14 a DD15) spínačem, který je tvořen sekcí 1 multiplexeru 74HC4053. Spínač je ovládán řídicím signálem /EIR (viz odst. 5.8), jímž se na vstupu /PWD (vývod 7) současně přepíná mezi pracovním a klidovým režimem obvodu HL3. (V klidovém režimu je spotřeba integrovaného obvodu RPM-800CB max. 10 μ A.) O tom, jsou-li data na vstupu TXD (vývod 3) obvodu HL3 určena pro vysílání nebo pro „vlastní potřebu“ (tj. pro nastavení obsahu šesti čtyřbitových registrů), rozhoduje signál /RTS na vstupu /CTR (vývod 2). V souladu se standardem IrDA (SIR) je možné vysílač/přijímač HL3 na desce UCT520 konfigurovat pro sedm přenosových rychlostí mezi 2,4 kb/s a 115,2 kb/s.

5.7 Zavádění ovládacích programů

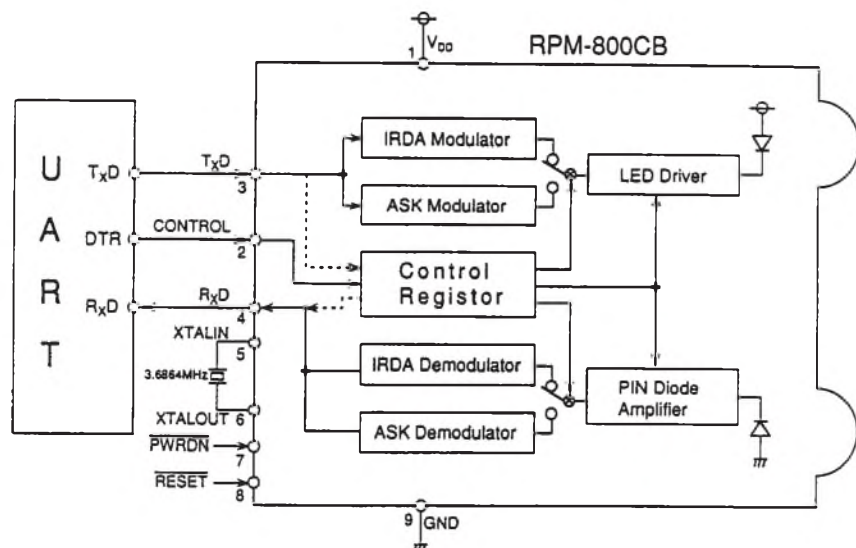
Jak je konstatováno v kap. 2, neoddělitelnou součástí konceptu mikro počítače UCT520 se stala jeho vyso-

ká přizpůsobitelnost potřebám aplikace. Jedním z postupů, které koncept naplňují, je možnost změny ovládacích programů „vedlejších“ mikro počítačů, použitých na desce UCT520A v řídicích klávesnici a zobrazovače LCD (viz odst. 5.3.2 a 5.5.2).

Primární faktory, které zavádění ovládacích programů „on-board“ umožňují, jsou samozřejmě vestavěny ve zvoleném typu programovatelného obvodu, v mikro počítači AT90S1200 (viz odst. 1.2.1 a dodatek A). Těmito faktory jsou: vnitřní paměť EPROM pro uložení programu a zabudovaný „programátor“ této paměti (a také vnitřní paměti dat EEPROM). K obousměrnému přenosu dat mezi pamětmi a okolím obvodu a ke vstupu povelů pro řízení „programátoru“ slouží mikro počítači AT90S1200 synchronní sériové rozhraní SPI [5-6]. Rozhraní je vytvořeno jako alternativní funkce tří bitů PB5, PB6, PB7 brány PB (vývody 17, 18, 19), jímž jsou přiřazeny standardní signály MOSI, MISO a SCK. Obvodu AT90S1200 je přisouzeno postavení podřízeného (slave), proto je SCK pro AT90S1200 vstupním synchronizačním signálem. Během aktivní vnitřní „programátoru“ musí být napájecí napětí obvodu AT90S1200 udržováno na velikosti 5 V. Funkce „programátoru“ navíc vyžaduje, aby byla současně předepsaným způsobem nezávisle měněna hodnota nulovacího signálu /RES (vstup 1) obvodu AT90S1200.

Další předpoklady pro zavádění ovládacích programů do mikro počítačů AT90S1200 jsou na desce UCT520A (poz. DM1 a DM2) vytvořeny pomocnými obvody a signály. „Programátor“ v mikro počítačích AT90S1200 je řízen a zásobován daty přes rozhraní SPI z „hlavního“ mikroprocesoru UCT520 za spoluúčasti pomocných řídicích signálů /DL, /DLR a signálu, jímž se určuje, se kterým z obou obvodů DM1 a DM2 bude „hlavní“ mikroprocesor komunikovat.

Do režimu zavádění ovládacích programů se deska UCT520A uvede signálem /DL, jehož aktivní stav zapne zdroj napájecího napětí 5 V (vstup 3 obvodu N1), přes invertující tranzistor VT7 zablokuje multiplexer DD1 (vstup 6), uvolní funkci multiplexeru DD8 (vstup 6) a uvolní generování signálu /DLR (emitor tranzistoru VT11). Multiplexerem DD8 je proto možné rozhraní SPI „hlavního“ mikroprocesoru (master) spojit buď s rozhraním SPI obvodu DM1 nebo DM2 a to v závislosti na hodnotě signálu z výstupu P5 brány DD9 (viz odst. 5.8). Signálem /I_KC proto také může být v tomto režimu z „hlavního“ mikroprocesoru v předepsaných fázích činnosti „programátoru“ generován nulovací signál /DLR.



Obr. 5-16. Blokové schéma integrovaného obvodu RPM-800CB

5.8 Generování a sledování řídicích signálů

Počet číslicových řídicích signálů, které mohou být vytvářeny a/nebo sledovány přímo na bránách „hlavního“ procesoru, je limitován a neodpovídá nárokům komunikačních a dalších obvodů na desce UCT520A (viz odst. 5.6 a 5.7). Řešení, které navíc nezvyšuje nároky na počet signálů mezi deskami UCT520A a UCT520B, bylo nalezeno ve dvou 8bitových bránách, které jsou k „hlavnímu“ procesoru připojeny již v mikropočítači UCT520 zavedenými synchronními sériovými přenosovými linkami.

První (obousměrná) 8bitová brána je vytvořena integrovaným obvodem PCF8574 (poz. DD9, viz odst. 5.4), je proto připojena na sběrnici I²C. Část brány (vstupy/výstupy P0 až P4) je použita pro generování a sledování řídicích signálů komunikačního kanálu RS-232 (viz odst. 5.6.1). Zbývající tři linky jsou výstupní. Výstup P5 určuje (prostřednictvím multiplexeru DD8), do kterého z obvodů DM1 a DM2 bude zaváděn ovládací program v režimu, který je, jak víme, charakteristický aktivním stavem signálu /DL (viz odst. 5.7). Výstup P6 je použit právě k vytváření signálu /DL. Vřazeným tranzistorem VT10 jsou eliminovány nežádoucí změny signálu /DL bezprostředně po zapnutí napájecího napětí UCC. (Tranzistor VT10 je v té době blokován nulovacím signálem /RES). Výstup P7 slouží druhé 8bitové bráně řídicích signálů.

Protože je druhá brána určena výhradně pro generování řídicích signálů, může být na jejím místě použit posuvný registr 74HC595 (poz. DD10) se sériovým vstupem. Sériová data jsou do posuvného registru obvodu DD10 přenášena z „hlavního“ procesoru signálem MOSI a jsou synchronizována signálem SCK. Do výstupního registru obvodu DD10 jsou data přenesena signálem, který je generován na již zmíněném výstupu P7 brány DD9.

Brána DD10 slouží převážně k vytvoření řídicích signálů, jimiž se aktivují a přepínají (konfigurují) asynchronní sériové komunikační kanály mikropočítače UCT520 (RS-232, RS-422/485, IrDA). Dva výstupy (Q6, Q7) mají za úkol spínat svítivé diody HL1 a HL2, jimiž je signalizován stav, v němž se momentálně nachází klávesnice. Obsah výstupního registru v obvodu 74HC595 není po zapnutí napájecího napětí U_{cc} jednoznačně určen. Proto musí být řídicí signály v této fázi definovány nezávisle na obvodu DD10. Neaktivním stavem signálu /EN z „hlavního“ mikroprocesoru

(viz odst. 3.3) jsou výstupy Q0 až Q7 obvodu DD10 blokovány a hodnoty řídicích signálů jsou určeny výhradně pomocí rezistorů připojených buď na U_{cc} nebo na GND. Výstupy Q0 až Q7 mohou být uvolněny signálem /EN až v okamžiku, kdy je v DD10 připravena hodnota bajtu, která odpovídá nově požadované kombinaci řídicích signálů.

6. Programové zabezpečení

6.1 Základní program

Základní vrstvu programového zabezpečení mikropočítače UCT520 tvoří program MON520 (dále též monitor), který je pro UCT520 „operačním systémem“. Přesto, že je schopen poskytnout nejrůznější služby, záleží jen na uživateli a na aplikaci mikropočítače, v jaké míře (nebo zdali vůbec) tyto služby využije.

Uvedme příklad: Má-li mikropočítač UCT520 výhradně funkci záznamníku (např. při kontrole stavu skladu), není důvod se o monitor zajímat. V případě, že bude požadováno, aby UCT520 byl v jiné denní době navíc hodinami s budíkem, musí existovat možnost, jak opustit první a spustit druhý aplikační program (a naopak). Takovou službu je monitor připraven poskytnout.

Uživatel UCT520 může s monitorem komunikovat jednak místně, tj. s použitím vestavěné klávesnice a zobrazovače LCD, jednak „přes“ osobní počítač PC, s nímž je UCT520 spojen některým z vestavěných sériových asynchronních komunikačních kanálů (RS-232, IrDA atd.). Použitým režimem komunikace uživatel - monitor je předurčen okruh služeb, které monitor uživateli nabízí. Konfigurace UCT520, např. zapnutí/vypnutí zvukové signalizace (pípnutí) při stisknutí klávesy vlastní klávesnice, je spíše záležitostí místního nastavení. Naopak zavedení nového aplikačního programu nebo jeho nové verze do UCT520 je vázáno na komunikační spojení UCT520 s PC, nabídka této služby proto nemá místo v lokálním režimu monitoru.

Služba, s jejíž pomocí se do UCT520 zavádí nový program, je důležitá i pro instalaci dodatečně pořízeného programového zabezpečení. Dodatečně zaváděným programem může být např. programovací prostředí a interpretační překladač programovacího jazyka BASIC UCT520 nebo program TERMINAL UCT520, jímž se z UCT520 vytvoří koncové komunikační zařízení.

Rozsáhlou podporu poskytuje monitor tvůrcům aplikačního programového vybavení i těm, jejichž úkolem je modifikovat účel a programové zabezpečení mikropočítače UCT520 od základu. Služby první úrovně jsou charakterizovány obvyklými příkazy (viz také [6-1]), např. pro

- obousměrné přesuny dat mezi souborem v počítači PC a určenou pamětí (pamatujte, že i uživatelský program se do UCT520 přenáší z datového souboru v PC),
- výpisy obsahu určené paměti,
- spuštění programu od určené adresy,
- zastavení programu na určené adrese,
- zobrazení obsahu registrů mikroprocesoru atp.

Hluběji do struktury UCT520 zasahují další příkazy monitoru, jejichž účelem je např.

- zavedení jiné znakové sady do generátoru znaků v řadiči LCD,
- zavedení nového řídicího programu do mikropočítače v řadiči klávesnice nebo LCD,
- uzamknutí přístupu k řídicím programům atp.

Prostředí monitoru MON520 nabízí i služby, které jsou prospěšné při testování interních bloků mikropočítače UCT520 nebo při vývoji přidavných modulů pro speciální aplikace UCT520. Příkladem mohou být příkazy pro řízení sběrnice I²C.

6.2 Podpora tvorby aplikačních programů

Mikropočítač UCT520 (podobně jako každý jiný) vyžaduje, aby mu byla poskytnuta co nejúčinnější podpora tvorby aplikačních programů i programového zabezpečení uživatelských modifikací. Toto přesvědčení se od začátku účastnilo rodícího se konceptu mikropočítače UCT520, počínaje technickým řešením. Bylo mj. i vážným argumentem ve prospěch použití „vedlejších“ mikropočítačů v řadičích klávesnice a zobrazovače LCD (viz odst. 5.3.2 a 5.5.2).

Právě na příkladu zobrazovače LCD proto můžeme nyní ilustrovat, jak efektivní podporu, nezávislou na programovacím jazyku a dokonce nezávislou na typu mikropočítačového jádra, dostává programátor mikropočítače UCT520. Je tomu tak díky jednoduchému rozhraní, na něž je při styku s blokem LCD odkázán. Protokol komunikace s LCD je určen standardem bajtové orientované sběrnice I²C (viz odst. 5.4), další vrstva rozhraní je definována jednoduchými datovými strukturami.

Pro ovládání LCD byla zvolena koncepce povelů a příslušných parametrů. Datový typ povelů i parametrů je shodný, nabývají hodnot v rozsahu jednoho bajtu (0 až 255). První skupina povelů řídí zobrazovací funkce LCD:

- smazání LCD,
- nastavení souřadnic počátku dalšího zobrazení,
- přepnutí znakové sady pro další výpis znaků,
- nastavení módu výpisu dalších znaků (inverze, zvětšení),
- výpis znaku,
- výpis řetězce znaků,

- zobrazení grafických dat,
- zobrazení grafických dat z paměti EEPROM („generátoru znaků“).

Počátek dalšího zobrazení (znakového i grafického) se nastavuje svisle po řádcích výšky 8 zobrazovacích bodů a vodorovně s rozlišením jednoho bodu. Povelem pro výpis znaku se z generátoru znaků v paměti EEPROM vyvolá kódem určený znak (hodnota z intervalu 0 až 255) z aktuální sady. Matice bodů pro znakovou sadu má výšku 8, 16 nebo 32 bodů, šířku matice je možné volit po 1 bodu. Grafická data se zobrazují ve vodorovných pruzích výšky 8 bodů a libovolné délky. Grafická data mohou přicházet buď zvnějšku bloku LCD (po sběrnici I²C) nebo mohou být převzata z určeného místa paměti EEPROM.

Další povely jsou určeny pro přímý přístup k paměti EEPROM, např. při zavádění znakové sady do generátoru znaků. Zabezpečují proto

- zápis dat do určené oblasti paměti EEPROM,
- přečtení obsahu dat z určené oblasti paměti EEPROM.

Poslední dva povely slouží k určení provozních podmínek LCD, tedy pro

- nastavení kontrastu zobrazení,
- nastavení pracovního módu LCD, včetně zapínání a vypínání prosvětlování.

Způsob ovládání LCD budeme demonstrovat ilustračním příkladem. Mějme vypsát na určeném místě smazaného LCD znak z vybrané znakové sady. Ke splnění úlohy postačí postupně odeslat po sběrnici I²C do bloku LCD následující sekvenci dat:

```
01H 'povel pro smazání LCD
02H 'povel pro nastavení řádku dalšího zobrazení
01H 'číslo řádku LCD (2. řádek shora)
03H 'povel pro nastavení sloupce dalšího zobrazení
64H 'číslo sloupce LCD (101. sloupec zleva)
05H 'povel pro nastavení znakové sady
01H 'číslo vybrané znakové sady (1)
06H 'povel pro výpis znaku
41H 'kód znaku (písmeno A)
```

Vynechané řádky označují místa, kde je možné komunikaci s LCD přerušit.

Použijeme-li např. pro zápis aplikačního programu programovací jazyk BASIC UCT520, bude požadovaný výpis vyvolán provedením programového segmentu

```
...
300 WR_I2C L, 1 : POP E
310 WR_I2C L, 2, 1 : POP E
320 WR_I2C L, 3, 100 : POP E
330 WR_I2C L, 5, 1 : POP E
340 WR_I2C L, 6, 41H : POP E
...
```

Hodnota proměnné L musí být rovna adrese, která je bloku LCD přiřaze-

na pro komunikaci po sběrnici I²C (viz odst. 5.5.2). Příkazy WR_I2C a POP jazyka BASIC UCB520 srovnej s [1-17] nebo s [1-24].

Analogickou podporu poskytuje tvorba aplikačních programů i programová obsluha dalších funkcí a funkčních bloků mikropočítače UCT520 (např. pracovních režimů, vestavěné klávesnice).

Výše prezentované přístupy, které byly uplatněny v obvodovém řešení i v programové obsluze jednotlivých částí mikropočítače UCT520, mohou ve svém důsledku významně usnadnit přechod k pokročilým formám uživatelského programování s použitím nástrojů typu RAD (Rapid Application Development) [6-2].

6.3 Programovací jazyky a postupy

Koncept mikropočítače UCT520 byl vytvořen tak, aby neomezoval použití jakýchkoliv programovacích jazyků a postupů. Dovoluje také uplatnit obvyklé ladicí prostředky, včetně emulátoru „hlavního“ mikroprocesoru, je-li třeba.

Samotný monitor MON520 (viz odst. 6.1) na straně UCT520 a komunikační program na straně osobního počítače PC (např. MITE232) poskytují elementární základ pro použití kompilačního programovacího jazyka. Může jím být některá z dokonale programovaných implementací jazyka C nebo třeba ne tak výkonný, ale přístupnější NiliPascal (viz odst. 1.2.2 a dodatek B). Programovací jazyk C je bezesporu nejlepším nástrojem pro vytvoření sofistikovaných aplikačních programů pro UCT520, zejména tehdy, mají-li pracovat s velkými objemy dat.

Pohotové a intuitivní programování mikropočítače UCT520 umožňuje programovací jazyk BASIC UCT520 s interpretačním překladem. (Byl již zmíněn a pro ilustraci použit v odst. 6.2.) Jeho výhody se projeví v aplikacích, v nichž je UCT520 pro uživatele nástrojem při konfiguraci inteligentních zařízení nebo indikátorem při odstraňování závady v zařízení či systému. (Praxe ukazuje, že používat v těchto situacích přenosný počítač PC nejen není vždy možné, ale velmi často je i nepraktické a nebezpečné.)

Uvedme i na tomto místě názorný příklad: Představme si, že řídicí systém, jehož jednotlivé části jsou připojeny na společnou sběrnici RS-485, vykazuje chybné chování. K určení příčiny je nezbytné sledovat hodnotu parametru ve zprávě, kterou na sběrnici RS-485 posílá „podezřelá“ část systému. Identifikátorem zprávy je znak 'M', za nímž ihned následuje parametr ve znakovém vyjádření. Zpráva je ukončena mezerou, tj. znakem s kódem 20H.

Řešení problému s použitím mikropočítače UCT520 a programovacího jazyka BASIC UCT520 je jednoduché:

- k připojení na sběrnici RS-485 poslouží standardní zásuvka XCC, která je umístěna na odvráceném čele pouzdra UCT520,
- výpis hodnot sledovaného parametru (včetně identifikátoru) na LCD mikropočítače UCT520 zabezpečí následující program v jazyku BASIC UCT520.

```
100 STRING 12,10
110 L = 50H : REM ADRESA LCD PRO I2C
120 ON COM1$ 900,,20H
130 GOTO 130
900 COM1$$(0),N
910 IF ASC$(0,1) <> ASC("M") THEN RETI
920 WR_I2C L, 1 : POP E
930 FOR I = 1 TO N-1
940 WR_I2C L, 6, ASC$(0,I) : POP E
950 NEXT I
960 RETI
```

Program počítá s tím, že rozhraní RS-422/485 je implicitně přiřazeno sériové asynchronní lince RXD1/TXD1 mikropočítačového jádra UCT520. Na řádce 120 se deklaruje volání podprogramu, který začíná na řádce 900. Skok do tohoto podprogramu se provede vždy, „přijde-li“ do vyrovnávací paměti znak s kódem 20H (mezera), jinak řečeno, je-li rozpoznán ukončovač zprávy.

Na začátku podprogramu se (jakákoliv) zpráva z vyrovnávací paměti přenesou do řetězcové proměnné \$(0) a současně se délka zprávy (včetně ukončovače) uloží do proměnné N. Pokud se testem na řádce 910 zjistí, že prvním znakem zprávy není písmeno 'M' (tj. zpráva pro nás není nyní důležitá), podprogram je ukončen a UCT520 se vrací do čekací smyčky (řádek 130). Setrvá tam do přijetí další zprávy. Je-li na řádce 910 zjištěno, že zpráva začíná znakem 'M', následuje po smazání LCD (řádek 920) výpis N-1 znaků nové zprávy (tj. identifikátoru a hodnoty parametru, ale bez ukončovací mezery). Na LCD jsou tak vypisovány důležité zprávy selektivně, což umožňuje pohodlně sledovat hodnoty jejich parametrů.

Omezení, která je nutná při použití programovacího jazyka BASIC UCB520 respektovat, jsou všeobecně známa:

- rychlost provádění programu se zmenšuje interpretačním překladem (i proto je v UCT520 použit co možná nejvýkonnější mikroprocesor),
- rozsah a složitost programu jsou limitovány především nemožností zapisovat a volat procedury s parametry a s použitím lokálních proměnných.

7. Související adresy v síti Internet

<http://www.amd.com>
<http://www.analog.com> (Analog Devices)

<http://www.atmel.com>
<http://www.bopla.de>
<http://www.coilcraft.de>
<http://www.coolpld.com>
<http://www.dalsemi.com> (Dallas Semiconductor)
<http://www.cowell.com.tw/everbouquet>
<http://www.fischerelektronik.de>
<http://www.intel.com>
<http://www.irf.com> (International Rectifier)
<http://www.lattice.com>
<http://www.linear.com> (Linear Technology)
<http://www.maxim-ic.com>
<http://www.microchip.com>
<http://www.mite.cz>
<http://www.mite.anet.cz>
<http://www.molex.com>
<http://www.mot.com> (Motorola)
<http://www.national.com> (National Semiconductors)
<http://www.chemi-con.com> (Nippon Chemi-Con)
<http://www.semiconductors.philips.com>
<http://www.renataus.com>
<http://www.rohm.com>
<http://www.sec.samsung.com>
<http://www.seiko.com>
<http://www.siemens.de>
<http://www.sipex.com>
<http://www.belgonet.be/sonitron>
<http://www.st.com> (SGS-Thomson)
<http://www.toshiba.com>
<http://www.temic.com> (Temic/Siliconix)
<http://www.ti.com> (Texas Instruments)
<http://www.xicor.com>

8. Literatura

[1-1] Intel, Santa Clara, USA: Memory Design Handbook. 1975. 278 s.
 [1-2] Intel, Santa Clara, USA: MCS-8 User's Manual. 1975. 57 s.
 [1-3] Martin, D. P.: Microcomputer Design. Northbrook, Martin Research. 1976.
 [1-4] Libes, S.: The First Ten Years of Amateur Computing. Byte 3, 1978, č. 7, s. 64 - 71.
 [1-5] Knapp, K. H.: Das unbekannte Genie. Elektronik 45, 1996, č. 23, s. 42 - 46.
 [1-6] Shima, M. - Faggini, F.: In switch to n-MOS microprocessor gets a 2-μs cycle time. Electronics 47, 1974, č. 8, s. 95 - 100.
 [1-7] Young, L. - Bennett, T. - Lavell, J.: N-channel MOS technology yields new generation of microprocessors. Electronics 47, 1974, č. 8, s. 88 - 95.
 [1-8] Suding, R.: The Circuit for Z-80s. Byte 1976, č. 13, s. 62 - 71.
 [1-9] Blume, H. - Budde, D. - Raphael, H. - Stamm, D.: Single-chip 8-bit microcomputer fills gap between calculator types and powerful multichip processors. Electronics 49, 1976, č. 24, s. 99 - 105.
 [1-10] Smutný, E.: Mikropočítačový systém JPR-1. Amatérské rádio B 32, 1983, č. 1, s. 22 - 40 a č. 2, s. 42 - 64.
 [1-11] Pechal, S.: Monolitické mikropočítače. Praha, BEN - technická literatura. 1995.
 [1-12] Intel, Santa Clara, USA: MCS-51 Microcontroller Family User's Manual. 1994. 332 s.

Dodatek A

AT90S1200 - jednočipový 8bitový mikropočítač s architekturou AVR

Tento dodatek koriguje a doplňuje údaje, které byly o jednočipových mikropočítačích řady AVR (Atmel) uveřejněny v publikacích [1-18], [1-19] a [1-20]. Čerpají z technických dat a dalších informací, které uvolnil výrobce do 28. 6. 1997. Již uvolněné konečné specifikace typu AT90S1200 jsou platné pro obvody ze sériové produkce, nikoliv pro předvýrobní inženýrské vzorky (E.S.).

Mikropočítače řady AVR se vyznačují těmito hlavními společnými charakteristikami:

- procesor typu RISC,
- interní paměť programu FEPROM (Flash),

- sériové rozhraní SPI pro zavádění programu,
 - rozsah napájecích napětí 2,7 až 6 V.
- Informace o základních vlastnostech mikropočítačů, jimiž je nyní řada AVR tvořena, poskytuje tabulka.

Mikropočítač AT90S1200 je prvním typem z řady AVR, který byl uveden na trh. Jeho nejdůležitější vlastnosti shrnuje tento seznam:

- architektura AVR s procesorem RISC s velkou výkonností a s malým příkonem,
- 89 instrukcí, z nichž většina je prováděna v jedné synchronizační periodě,
- 1 KB paměti FEPROM pro program (min. 10³ cyklů zápis/mazání), s možností zavedení v aplikačním zapojení přes sériové rozhraní SPI,
- 64 B paměti EEPROM pro data (min. 100 000 cyklů zápis/mazání),
- 32 8bitových pracovních registrů,
- 15 programovatelných číslicových vstupů/výstupů,

Typ	FEPROM	SRAM	EEPROM	UART	Čítače/ časovače	Počet vývodů pouzdra
AT90S1200	1 KB	0	64 B	NE	1	20
AT90S2313	2 KB	128 B	128 B	ANO	2	20
AT90S4414	4 KB	256 B	256 B	ANO	3	40/44
AT90S8515	8 KB	512 B	512 B	ANO	3	40/44

[1-13] Skalický, P.: Mikroprocesory řady 8051. Praha, BEN - technická literatura. 1997.

[1-14] Reznák, M.: Jednočipové mikropočítače. Amatérské rádio B 41, 1992, č. 2, s. 71 - 79 a č. 3, s. 111 - 119.

[1-15] ISSI steigt in den Mikrocontroller-Markt. Elektronik Industrie 28, 1997, č. 5, s. 32.

[1-16] Aus alt mach neu. Markt & Technik 1997, č. 7, s. 45.

[1-17] Hojsa, P. - Netuka, J.: UCB52 - mikropočítač podle potřeby. Amatérské rádio A 44, 1996, č. 10, s. 13 - 14 a č. 11, s. 27 - 28.

[1-18] Atmel, San Jose, USA: AVR Enhanced RISC Microcontrollers Data Book. 1996. 374 s.

[1-19] Pytlík, J.: Jednočipové mikropočítače AT90S. Praktická elektronika A Radio, příloha Elektus '97, s. 44 - 51.

[1-20] Cantrell, T.: Not Your AVRage MCU. Circuit Cellar Ink 1997, č. 81, s. 76 - 85.

[1-21] Netuka, J.: UCB/PIC-2: mikropočítač splněných přání. Praktická elektronika A Rádio 1, 1996, č. 3, s. 23 - 25.

[1-22] Kildall G. A.: High-level language simplifies microcomputer programming. Electronics 47, 1974, č. 13, s. 103 - 109.

[1-23] Intel, Santa Clara, USA: MCS 8051-52 User's Manual. 1989. 215 s.

[1-24] Netuka, J. - Hojsa, P.: Mikropočítače řady UCB320 a jejich komunikační schopnosti. Sdělovací technika 44, 1996, č. 9, s. 9 - 11.

[1-25] Som, O'Neil V.: Pascal-Cross-Compiler. Aachen, Elektor-Verlag. 1995.

[2-1] Netuka, J.: UCT520 - mikropočítač/terminál do kapsy. Praktická elektronika A Radio 2, 1997, č. 3, s. 25.

[3-1] Mertl, L.: DALLAS 80C320, 87C520, 87C530. Sdělovací technika 42, 1994, č. 10, s. 430 - 431.

[3-2] Philips Semiconductors, Eindhoven, Nizozemsko: The I²C-bus and how to use it (including specifications). 1992. 26 s.

[3-3] Dallas Semiconductor, Dallas, USA: High-Speed Micro Memory Interface Timing. Application Note 89. 1995. 6 s.

[3-4] Scherer, E.: Blitzmerker. Grundlagen und Marktübersicht Flash-EPROMs. Elrad 1995, č. 8, s. 41 - 45.

[3-5] Dipert, B. - Levy, M.: Designing with Flash Memory. San Diego, Annabooks. 1994.

[3-6] Volpe, F. P. - Kuttruff, J. - Schrenk, H.: Page-Protection-Mode schützt zuverlässig. Siemens Components 34, 1996, č. 5, s. 166 - 169.

[3-7] Liška, M. - Šulo, V. - Strelec, J.: Programovatelná logická pole. Praha, Grada. 1993.

[3-8] ALL07 - univerzální programátor/tester. Sdělovací technika 44, 1996, č. 4, čtenářský servis 11.

[4-1] Fabich, C.: Volle Ladung. Ladekonzepte für jedes Akkusystem. Elrad 1996, č. 8, s. 42 - 48.

[5-1] Three-input supply powers 3.3V portables. MAXIM Engineering Journal, č. 20, s. 11.

[5-2] Goder, D.: Adding Features to the Boost Technology. Linear Technology Magazine 5, 1995, č. 2, s. 30.

[5-3] Synovec, D. - Netuka, J.: Bude publikováno.

[5-4] Smith, M.: EMC, CE Mark, IEC801 ... What's it all about?. Analog Dialog 30, 1996, č. 4, s. 6 - 8.

[5-5] Infračervené komunikační rozhraní IrDA pro síť PAN. Sdělovací technika 43, 1995, č. 3, s. 99 - 101.

[5-6] Thamm, O.: Splintern. Elrad 1996, č. 7, s. 58 - 60.

[6-1] Hojsa, P.: Monitor UCB52/320/251. Sdělovací technika 45, 1997, č. 3, s. 18.

[6-2] Milner, C.: Do-it-yourself hand-held programming. Automatic I.D. News Europe 6, 1997, č. 3, s. 26 - 27.

- rozsah napájecích napětí 2,7 až 6 V,
- rozsah synchronizačního kmitočtu 0 až 16 MHz,
- doba provádění jedné instrukce 62,5 ns (při 16 MHz),
- 8bitový čítač/časovač s předřazeným děličem,
- vnější a vnitřní příčiny přerušení,
- programovatelný dohlížecí časovač s interním oscilátorem,
- analogový komparátor,
- pracovní módy se zmenšeným příkonem,
- zámek pro zabezpečení programu v paměti EPROM,
- pouzdra (PDIP, SOIC, SSOP) s 20 vývody,
- volitelný interní synchronizační oscilátor RC (synchronizace bez vnějších součástek).

Přiřazení signálů vývodům pouzdra AT90S1200 uvádí obr. A-1. (Pozor na aktivní úroveň nulovacího signálu, vývod 1. Zásvě tak vzala původně ohlášená vývodová slučitelnost s obvodu AT89CX051!) Na obr. A-2 je blokové schéma mikropočítače AT90S1200.

PDIP/SOIC/SSOP			
RESET	1	20	VCC
PD0	2	19	PB7 (SCK)
PD1	3	18	PB6 (MISO)
XTAL2	4	17	PB5 (MOSI)
XTAL1	5	16	PB4
(INT0) PD2	6	15	PB3
PD3	7	14	PB2
(T0) PD4	8	13	PB1 (AIN1)
PD5	9	12	PB0 (AIN0)
GND	10	11	PD6

Obr. A-1. Přiřazení signálů vývodům pouzdra mikropočítače AT90S1200

Typické závislosti spotřeby obvodu na synchronizačním kmitočtu, napájecím napětí a pracovním módu, dále charakteristiky číslicových výstupů, interního oscilátoru RC a analogového komparátoru včetně instrukčního souboru mikropočítače AT90S1200 jsou dostupné na adrese

<http://www.atmel.com>

v síti Internet..

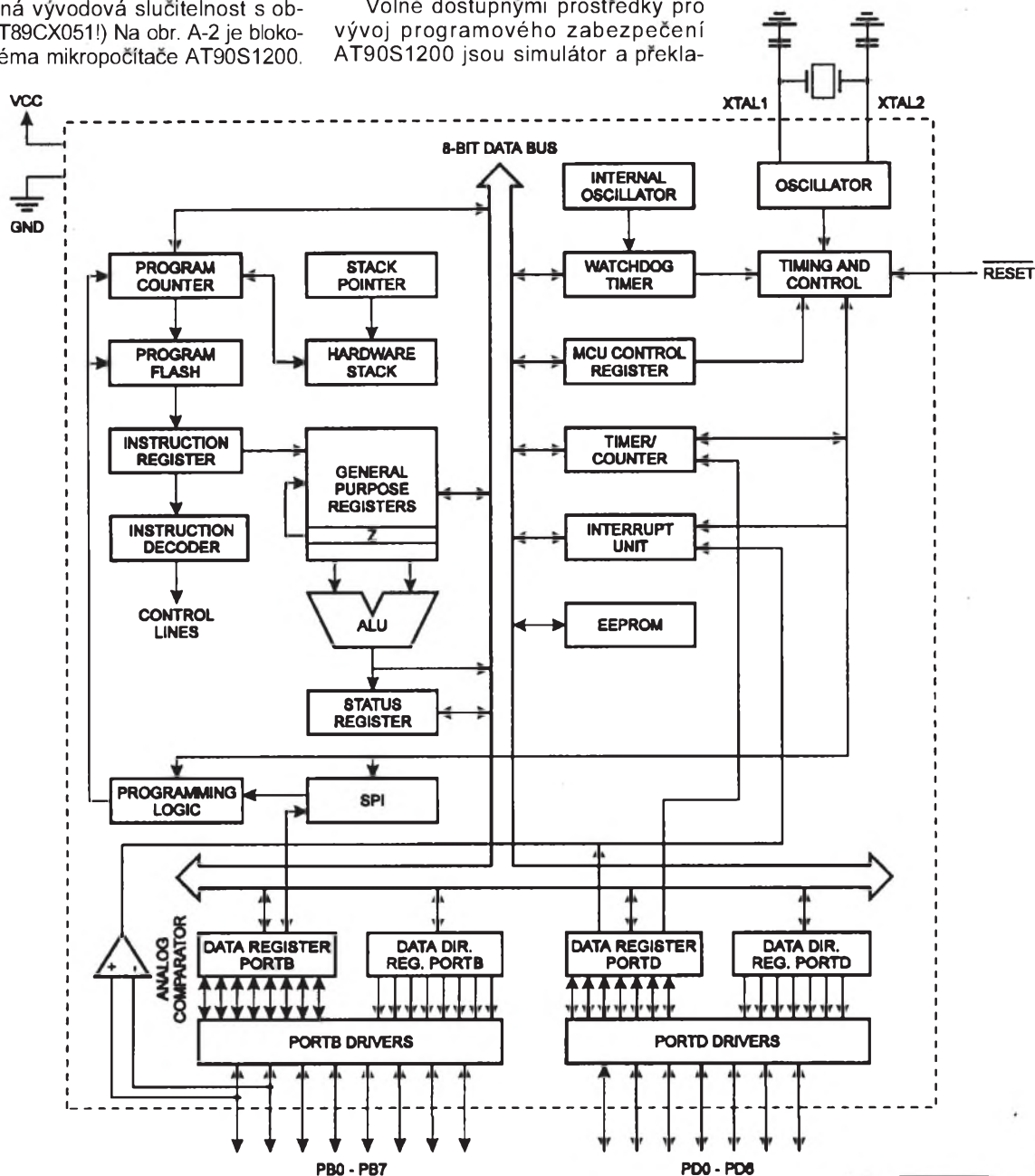
Volně dostupnými prostředky pro vývoj programového zabezpečení AT90S1200 jsou simulátor a překladač

programů napsaných v assembleru AVR, které mohou být provozovány na osobním počítači PC v prostředí MS-DOS. K dispozici jsou programátory obvodu AT90S1200 (a dalších typů řady AVR) pro tradiční („paralelní“) programování i pro sériové zavádění programu, také ve spojení s osobním počítačem PC.

Dodatek B

NiliPascal - dialekt programovacího jazyka Pascal

NiliPascal je dialekt programovacího jazyka Pascal, který je určen pro mikropočítače s procesorem z rodiny 51/52. Podrobný popis a použití dialektu (dále též jen jazyka) NiliPascal je obsažen v knize Som, O'Neil V.: Pascal-Cross-Compiler. Aachen, Elektor-Verlag. 1995.



Obr. A-2 Blokové schéma mikropočítače AT90S1200

Součástí knihy je kompilátor jazyka NiliPascal, ver. 2.0, který je určen k provozování v prostředí operačního systému MS-DOS. Výsledkem překladu je čitelný program v assembleru. Tento program je překladačem NiliASM převeden do strojového kódu a může být buď zapsán do paměti EPROM nebo zaveden do mikropočítače, je-li vybaven pamětí EEPROM nebo FE-PROM (Flash).

NiliPascal umožňuje modulární, strukturované programování. Dosahuje toho, stejně jako standardní Pascal, libovolně (až na výjimky také rekurzivně) volatelnými procedurami a funkcemi s použitím lokálních proměnných a použitím příkazů repeat...until, while...do, for...to/downto...do, case...of. NiliPascal připouští identifikátory délky až 20 znaků. Má implementovány datové typy char, boolean, integer, byte, stringconst, real, array, record. Konstanty mohou být zapisovány jako dekadická, hexadecimální (\$) nebo binární (%) čísla. Booleanové operátory (not, and, or, xor) mohou být použity také pro operace s binárními čísly „bit po bitu“.

Aritmetika čísel v pohyblivé čárce je v jazyku NiliPascal implementována. Pro uložení reálných čísel je použit kompaktní formát BCD s rozsahem hodnot $\pm 9.999999E \pm 127$ a s rozlišením 7 až 8 platných cifer. Není-li použití aritmetiky čísel v pohyblivé čárce nutné (tj. v programu nejsou operace s daty typu real), je automaticky používána rychlá 16bitová aritmetika.

V programovacím jazyku NiliPascal jsou rezervovány tyto standardní identifikátory:

- struktury: array, begin, case, const, do, downto, else, end, for, function, if, of, procedure, program, record, repeat, then, to, type, until, var, while
- konstanty: true, false
- typy: integer, boolean, char, real
- operátory: +, -, *, /, div, mod, and, or, not
- funkce: abs, chr, ord, succ, pred, trunc
- procedury: read, readln, write, writeln

NiliPascal může být použit nejen pro základní typy rodiny mikroprocesorů 51/52 (např. 80C31, 80C32), ale i pro jejich klony. Všechny možnosti, které základní typy i klony mikroprocesorů rodiny 51/52 nabízejí, jsou dostupné z programu díky následujícím rozšířením jazyka NiliPascal (některá již byla zmíněna výše):

- typy: stringconst, byte (plně kompatibilní s integer)
- operátory: not, and, or, not (všechny i pro typy char a integer)
- funkce: port, xby, cby, dby, reg, interrupt, bit, usr, @ (pro zjištění adresy proměnné), exponent

- procedury: writeport, writexby, writedby, writereg, writestring, readstring, write (také pro typ Boolean), intr_handler, ireturn, call, halt, exit, set
- bit, clearbit, invertbit, asm

Zvláštní upozornění si zaslouží (nerekurzivní) procedura intr_handler pro obsluhu přerušení.

Mezi dialektem NiliPascal a standardním jazykem Pascal existují i další rozdíly. V jazyku NiliPascal

- není zaveden výčtový datový typ, ani typy interval, množina a soubor,
- není implementován typ ukazatel, nelze používat ani dynamické a zhuštěné struktury,
- funkce sin, cos, tan, ln, exp a sqrt nejsou knihovními funkcemi, k dispozici jsou však jejich zdrojové texty v jazyku NiliPascal.

Aktuální informace o programovacím jazyku a kompilátoru NiliPascal, včetně rozšíření ver. 2.0 na ver. 2.1, jsou dostupné na adrese

<http://members.aol.com/niliisoft> v síti Internet.

Dodatek C

PZ5032 - programovatelný logický obvod s архитектурou XPLA

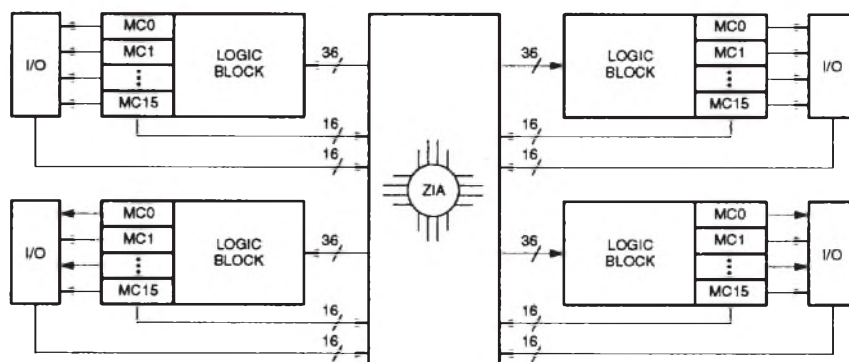
Programovatelný logický obvod PZ5032 s 32 programovatelnými buňkami (macrocell) je členem rodiny FZP obvodů kategorie CPLD (Complex Programmable Logic Devices) firmy Philips (obchodní označení CoolRunner). Rodina postupně obsáhne širokou škálu obvodů pro napájecí napětí 3 V až 3,3 V (v typových označeních je X = 3) a pro 5 V (jmenovitá velikost, X = 5). Charakteristiky základních typů s napájecím napětím 5 V a s rozsahem pracovních teplot 0 až 70 °C jsou v tabulce dole na této stránce.

Integrovaný obvod CPLD typu PZ5032 patří mezi první typy z rodiny

FZP, které byly uvedeny na trh. Jeho vlastnosti shrnuje následující výčet:

- použitý návrhový postup FZP (Fast Zero Power) zajišťuje obvodu mimořádně malý příkon a velmi velkou rychlost,
- zpoždění mezi vývody omezeno až na 6 ns,
- velmi malá klidová spotřeba, menší než 75 μ A,
- pracovní spotřeba až o 70 % menší než mají srovnatelné obvody,
- úplná propojitelnost a využitelnost, pokud jsou vývody a programovatelné buňky pevně přifixovány,
- deterministický a jednoduchý postup pro výpočet zpoždění v obvodu,
- dva synchronizační (taktovací) vstupy s programovatelnou aktivní hranou pro každou programovatelnou buňku,
- možnost vytvoření asynchronních taktovacích signálů,
- zaručený počet nejméně 1000 cyklů mazání/programování,
- rozšiřitelnost až na 37 součinových členů,
- bezpečnostní bit k zamezení nepovoleného přístupu,
- návrh i verifikace podle průmyslových standardů nebo podle požadavků vývojových středků Philips,
- mazání a programování ve standardních programátorech,
- volitelné pouzdro (PLCC44 nebo TQFP44),
- volitelný rozsah pracovních teplot (C,I),
- shodný obvod i pro napájecí napětí 3,3 V (typ PZ3032).

Na obr. C-1 je architektura XPLA obvodů rodiny FZP, zde s 64 programovatelnými buňkami (MC). Logické bloky, každý s 16 buňkami, jsou navzájem propojovány polem ZIA (Zero-power Interconnect Array). Každý logický blok zahrnuje obvody pro vytvoření šesti řídicích výrazů a dále pole PAL, pole PLA a 16 programovatelných buněk. Důležité je, že řídicí výrazy mohou být jednotlivě konfiguro-



Obr. C-1. Architektura XPLA obvodů rodiny FZP

	P522V10	PZ5032	PZ5064	PZ5128
Programovatelné buňky	10	32	64	128
Použitelná hradla	500	1000	2000	4000
Programovatelné I/O	10	32	max. 64	max. 96
Zpoždění, min. [ns]	7,5	6	7,5	7,5
Klidová spotřeba, max. [μ A]	75	75	80	100
Nejmenší pouzdro	PLCC28	PLCC44	PLCC44	PLCC84

Žádám o zaslání dalších informací k vyznačeným položkám:

- | | |
|--|--|
| ☐ Programovací jazyk a překladač NiliPascal | ☐ Startovací sestava pro AVR (AT90S1200) |
| ☐ C překladač, assembler, simulátor a knihovny | ☐ Řadiče sběrnice I ² C a aplikační zapojení |
| ☐ Univerzální programátor ALL07 a XPLA Designer 32 | ☐ Mikropočítač/terminál UCT520 |
| ☐ Programátor PROG ATM52/90 | ☐ Univerzální mikropočítače a moduly |
| ☐ Navštívím váš stánek na MSV '97 v Brně, pavilon E-II, stánek C 238, ve dnech 22.9 až 27.9.1997 | |

navrhuji termín den: hodina:

Se všemi informacemi bude bezplatně zaslána disketa, na které budou umístěny programy týkající se uvedené problematiky (konverze překladače NiliPascal 2.0 na 2.1, ovládací prostředí ALL07, ATM52/90, AVR vývojový systém atd.).

Pro získání těchto materiálů vyplňte, prosím, níže uvedené údaje a nezapomeňte na zpáteční adresu na druhé straně.

Zaměstnavatel působí (působím) v oblasti (zaškrtněte všechny vhodné položky):

- ☐ strojírenství ☐ služby ☐ školství a věda ☐ armáda ☐ státní správa

Počet pracovníků na uvedené adrese je (zaškrtněte jednu):

- ☐ 1-3 ☐ 4-10 ☐ 11-24 ☐ 25-50 ☐ 51-100 ☐ více

Moje postavení (zaškrtněte jednu položku):

- ☐ majitel/společník ☐ ředitel ☐ vedoucí pracovník ☐ vývojový pracovník ☐ ve výrobě ☐ technik

Vaše osobní zkušenosti v elektronice, řízení technologických procesů, sběru dat apod. (zaškrtněte jednu položku):

- ☐ nový zájemce ☐ zkušený ☐ expert ☐ zájemce o spolupráci s MITE

Adresa odesílatele:

tel. 049-5813252

fax 049-5813260

E mail: mite@mite.anet.cz

http://www.mite.anet.cz

příjmení:

jméno:

firma:

ulice:

obec:

PSČ:

tel.:

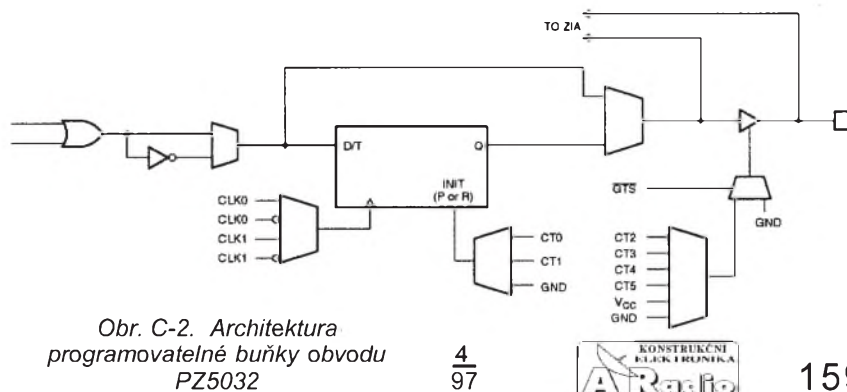
fax:

E mail:

MITE Hradec Králové s.r.o.
Veverkova 1343
500 02 Hradec Králové

vány buď jako součtové nebo součinnové. Použity jsou k nastavování a nulování klopných obvodů v programovatelných buňkách a uvolňování jejich výstupů. Pole PAL se skládá z programovatelného pole AND a pevného pole OR, pole PLA je tvořeno programovatelným polem OR. PAL zajišťuje logickému bloku rychlost, PLA zvětšuje přípustnou složitost realizovaného součinnového členu.

Představu o architektuře programovatelné buňky CPLD typu PZ5032 poskytuje obr. C-2. Vnitřní klopný obvod může být konfigurován buď jako



Adresa odesílatele:

tel. 049-5813252
E mail: mite@mite.anet.cz

fax 049-5813260
http://www.mite.anet.cz

příjmení:

jméno:

firma:

ulice:

obec:

PSČ:

tel.:

fax:

E mail:

MITE Hradec Králové s.r.o.
Veverkova 1343
500 02 Hradec Králové

Žádám o zaslání dalších informací k vyznačeným položkám:

- | | |
|--|--|
| ☐ Programovací jazyk a překladáč NiliPascal | ☐ Startovací sestava pro AVR (AT90S1200) |
| ☐ C překladáč, assembler, simulátor a knihovny | ☐ Řadiče sběrnice I ² C a aplikační zapojení |
| ☐ Univerzální programátor ALL07 a XPLA Designer 32 | ☐ Mikropočítač/terminál UCT520 |
| ☐ Programátor PROG ATM52/90 | ☐ Univerzální mikropočítače a moduly |
| ☐ Navštívím váš stánek na MSV '97 v Brně, pavilon E-II, stánek C 238, ve dnech 22.9 až 27.9.1997 | |

navrhuji termín den: hodina:

Se všemi informacemi bude bezplatně zaslána disketa, na které budou umístěny programy týkající se uvedené problematiky (konverze překladáče NiliPascal 2.0 na 2.1, ovládací prostředí ALL07, ATM52/90, AVR vývojový systém atd.).

Pro získání těchto materiálů vyplňte, prosím, níže uvedené údaje a nezapomeňte na zpáteční adresu na druhé straně.

Zaměstnavatel působí (působím) v oblasti (zaškrtněte všechny vhodné položky):

- ☐ strojírenství ☐ služby ☐ školství a věda ☐ armáda ☐ státní správa

Počet pracovníků na uvedené adrese je (zaškrtněte jednu):

- ☐ 1-3 ☐ 4-10 ☐ 11-24 ☐ 25-50 ☐ 51-100 ☐ více

Moje postavení (zaškrtněte jednu položku):

- ☐ majitel/společník ☐ ředitel ☐ vedoucí pracovník ☐ vývojový pracovník ☐ ve výrobě ☐ technik

Vaše osobní zkušenosti v elektronice, řízení technologických procesů, sběru dat apod. (zaškrtněte jednu položku):

- ☐ nový zájemce ☐ zkušený ☐ expert ☐ zájemce o spolupráci s MITE

typ D nebo T, taktován může být náběžnou nebo sestupnou hranou signálu CLK0 nebo CLK1. CLK0 je výhradně „synchronní“ taktovacím signálem, který musí být do obvodu přiveden zvnějšku. CLK1 může být buď druhým „synchronním“ taktovacím signálem, nebo může být uvnitř obvodu generován na základě logických funkcí („asynchronní“ taktovací signál).

Řídicí signály původem z logického bloku jsou zčásti použity k nulování a nastavování klopného obvodu (signály CT0 a CT1), ostatní (CT2 až CT5) slouží k řízení výstupního budiče programovatelné buňky.

V každé programovatelné buňce existují dvě zpětné větve do propojovacího pole ZIA. Toto uspořádání umožňuje, kromě jiného, aby programovatelná buňka mohla být i buňkou vnitřní. Bude-li totiž buňce příslušející vývod pouzdra použit jako vstup a třístavový budič bude řídicím signálem od vývodu odpojen, může se výstupní

signál buňky současně přes ZIA uplatnit jako proměnná v realizovaných logických funkcích.

Pro řešení úloh s použitím integrovaného obvodu CPLD typu PZ5032 (a také typu PZ3032) je volně dostupný návrhový systém XPLA Designer 32 firmy Philips. Spolu s podrobnou příručkou uživatele (251 strana) je XPLA Designer 32 součástí obsahu CD-ROM, který pod názvem CoolRunner vydala firma Philips v říjnu 1996. Obvodům rodiny FZP je věnována adresa <http://www.coolpld.com> v síti Internet.