

V TOMTO SEŠITĚ

Z dějin vědy a techniky 1

PŘEHLED A POPIS NEJPOUŽÍVANĚJŠÍCH MIKROKONTROLÉRŮ

Rozdělení mikrokontrolérů 3

Popis nejpoužívanějších mikrokontrolérů 4

1. ATMEL 4
2. Texas Instruments 27
3. STMicroelectronics 33

ZAJÍMAVÁ A PRAKTICKÁ ZAPOJENÍ

Světelné efekty,
nizkofrekvenční technika 35

KONSTRUKČNÍ ELEKTRONIKA A RADIO

Vydavatel: AMARO spol. s r. o.

Redakce: Radlická 2, 150 00 Praha 5,
tel.: 2 57 31 73 11, tel./fax: 2 57 31 73 10.

Šéfredaktor ing. Josef Kellner, sekretářka
redakce Eva Kelárková, tel. 2 57 31 73 14.

Ročně vychází 6 čísel. Cena výtisku 36 Kč.

Rozšiřuje PNS a. s., Transpress spol. s r. o.,
Mediaprint & Kapa a soukromí distributoři.

Předplatné v ČR zajišťuje Amaro spol. s r. o.
- Michaela Jiráčková, Hana Merglová (Radlická
2, 150 00 Praha 5, tel./fax: 2 57 31 73 13, 2 57
31 73 12. Distribuci pro předplatitele také
provádí v zastoupení vydavatele společnost Media-
servis s. r. o., Abocentrum, Moravské náměstí
12D, P. O. BOX 351, 659 51 Brno, tel: 5 4123
3232; fax: 5 4161 6160; abocentrum@mediaser-
vis.cz; reklamace - tel.: 800-171 181.

Objednávky a předplatné v Slovenskej republike
vybavuje MAGNET-PRESS Slovakia s. r. o., Teslo-
va 12, P. O. BOX 169, 830 00 Bratislava 3, tel./
/fax (02) 44 45 45 59, (02) 44 45 06 97 - předplat-
né, (02) 44 45 46 28 - administrativní, email:
magnet@press.sk

Podávání novinových zásilek povoleno Českou
poštou - ředitelstvím OZ Praha (č.j. nov 6005/96
ze dne 9. 1. 1996).

Inzerce v ČR přijímá redakce, Radlická 2,
150 00 Praha 5, tel.: 2 57 31 73 11, tel./fax:
2 57 31 73 10.

Inzerce v SR vyřizuje MAGNET-PRESS Slovakia
s. r. o., Teslova 12, 821 02 Bratislava, tel./
/fax (02) 44 45 06 93.

Za původnost a správnost příspěvků odpovídá autor
(platí i pro inzerci). Nevyžádané rukopisy nevracíme.

<http://www.aradio.cz>; **E-mail: pe@aradio.cz**

ISSN 1211-3557, MKČR 7433

© AMARO spol. s r. o.

Z dějin vědy a techniky

Historie elektřiny a magnetizmu

Jaroslav Klika

Jedna z velkých postav na poli šíření telefonie u nás byl stavební inženýr, docent a ministerský rada - inženýr Jaroslav Klika. Narodil se roku 1874 a vystudoval Vysokou školu stavebního inženýrství. Nastoupil na místo u Pražských kanalizací, o kterém myslel, že bude jeho osudem - měl totiž velkou zálibu ve vodě a ve všem, co s tímto živlem souviselo. Jenže brzy došlo k neshodám, a tak přešel k poštovní správě jako stavební adjunkt, který měl na starosti stavby nadzemních vedení.

V okolí Třeboně stavěl telefonní vedení pro správu panství arcivévodů Ferdinanda, pak linky pro železniční tratě v okolí Vlašimi, a podél celé Vltavy tzv. povodňovou linku, po které se do Prahy hlásil stav vody na jednotlivých místech vltavského toku.

Když byla tato linka dokončena, dostal úkol, který poznameal jeho další zaměření: zrekonstruovat telefonní síť v Českém Krumlově a postavit novou ústřednu. Ve stavbách vedení se vyznal - byl mj. zdatný turista a nikdy nevycházel bez své hole, která mu nesloužila jen při vycházkách, ale současně jako „cejchovaný normál“ ke zjišťování, zda jámy pro zapouštění telefonních sloupů jsou dostatečně hluboké. Jenže ústředna, byť v té době primitivního systému, byla pro stavebního inženýra velkou neznámou. Neměl nikoho, kdo by mu pomohl, a tak sám nastudoval celý systém a ústřednu nejen postavil, ale také uvedl do provozu.

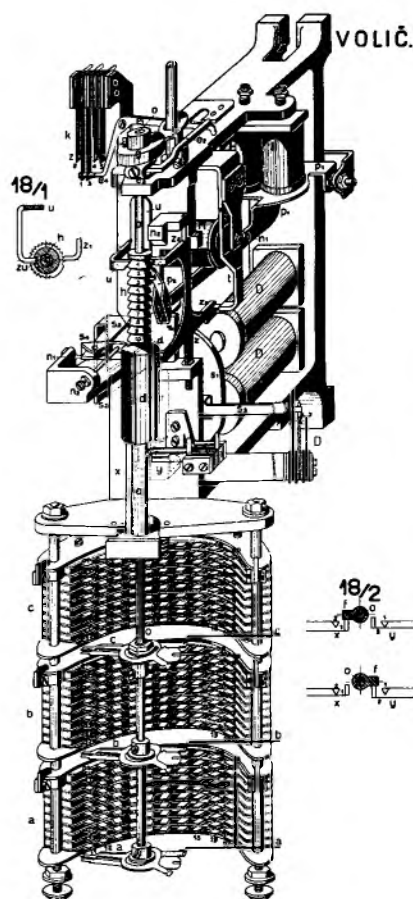
Poté nastoupil místo v pražské telefonní ústředně a začal studovat z německých učebnic elektrotechniku, aby pochopil funkce jednotlivých částí ústředny. Studoval tak důkladně, že již v roce 1906 začal uveřejňovat česky (v té době byla k dispozici pouze německá technická literatura) některé kapitoly z „techniky slabých proudů“. Získal na tehdejší dobu tak hluboké vědomosti, že byl roku 1909 jmenován docentem na české technice v Praze pro předměty „zabezpečování vozby vlakové“ a „telegrafie a telefonie“. Pro posluchače druhého předmětu vydal v roce 1911 skripta, tehdy ještě ručně psaná a rozmnožená litografií.

Za 1. světové války pracoval také na rekonstrukci pražské telefonní sítě - to měl již dlouho služební titul komisaře, a poněvadž nikdy neskrýval své češství, jeho služební postup zaostával.

Po ustavení republikových úřadů byl jmenován ministerským radou na ministerstvu pošt a telegrafů se dvěma zásadními úkoly: vyřešit problém modernizace a rozšíření pražské telefonní sítě, která byla pro hlavní město nedostačující, a jako člen správní rady podniku Telegrafia zajišťovat jeho technický rozvoj.

Na přednášky na vysoké škole již nezbýval čas, a tak zanechal zprvu přednášek o telefonii a v roce 1924 i o zabezpečení služby vlakové. Praha měla v roce 1918 ústřednu pro 6 000 účastníků. V první etapě se mu podařilo pomocí moderních systémů Ericsson a Siemens Halske rozšířit ji na dvojnásobek. Pak musel podniknout radikální krok - původní ústřednu rozdělil na tři (Praha, Vinohrady, Smíchov) automatické systémy Siemens-Halske, takže v roce 2000 mohla Praha oslavit 75 let od automatizace telefonního provozu.

Po Praze pracoval na telefonizaci dalších měst a zasloužil se o to, aby



Otočný telefonní volič

také Telegrafia začala vyrábět ústředny automatizovaného systému. Neměli však vývojovou základnu, proto firma jednala o koupi licence s firmou Siemens-Halske, jenže jednání ztroskotala. Naštěstí se našla firma v Anglii, která byla ochotna prodat svůj reléový systém, a Telegrafia začala pronikat na menší trhy v Evropě. V roce 1928 byla postavena reléová ústředna pro 3 200 účastníků v Moravské Ostravě, což znamenalo první nasazení reléového systému tzv. druhé generace na světě (do té doby neumožňovaly reléové systémy obsluhovat více než 2 000 účastníků). V té době vstoupil do Telegrafie kapitálově koncern Standard, a ten se zasloužil o zastavení výroby reléového systému a o zavedení výroby Rotary systému, tehdy zdánlivě nejprogresivnějšího. Klika, jako zastánce reléového systému, tuto změnu neunesl, požádal o penzionování a přestěhoval se do Pardubic.

Během německé okupace byl odsouzen k pobytu v koncentračním táboře Buchenwald. Zemřel ve věku 78 let v roce 1952.

Bibliografie Jaroslava Kliky (uvedeny jen některé zajímavé tituly):

- [1] O vývoji telegrafie. Technický obzor 1906.
- [2] Elektrická zařízení zabezpečovací na železnicích. Technický obzor 1908.
- [3] Rozřídňovací systémy telefonních ústředen. MPT 1929
- [4] Československý průmysl v telefonii. Technická kultura Pardubicka. Sborník SIA 1931.

Antonín Svoboda

Mluvíme-li o výpočetní technice, nebylo by správné, kdybychom se neseznámili s vědeckým přínosem jednoho z našich vědců v tomto oboru, který byl dvakrát přinucen emigrovat. Samotný jeho životopis připomíná dobrodružnou knížku, a jak poznamenal jeden z jeho spolupracovníků v nekrologu, byl by dobrým námětem pro napínavý film.

Antonín Svoboda se narodil v Praze v roce 1907. Studoval strojní a elektrotechnické inženýrství na ČVUT a současně od roku 1930 také fyziku na Přírodovědecké fakultě UK. Původně se chtěl věnovat rentgenové spektroskopii, ale bylo mu nabídnuto místo asistenta na katedře matematiky na Škole strojního a elektrotechnického inženýrství ČVUT. Jeho dizertační práce měla název „Použití tenzorového počtu v přenosu elektrické energie“.

V roce 1936 nastoupil vojenskou prezenční službu. Spolu s dalším odborníkem navrhl Ministerstvu národní obrany projekt zajímavého zaměřovače pro protiletadlové dělostřelectvo, který vypočítával polohu nepřátelského letadla v době, kdy by se mělo střetnout se střelou vypálenou proti němu. Na tomto projektu pak pracoval až do okupace Československa v roce 1939.

Obavy z toho, aby se výsledků výzkumu nezmocnili Němci, zapříčinily, že byl vyslán na studijní pobyt do Francie i s příslušnou dokumentací. Unikl se svým přítelem, se kterým od začátku spolupracoval, jen o vlasek gestapu. Na projektu pak pokračovali pro francouzskou vládu.

Jenže než se podařilo projekt dokončit, Francie kapitulovala, a situace, před kterou utekli z Československa, se opakovala. Manželé Svobodovi, kterým se krátce před obsazením Francie narodila dvojčata, ujížděli k jihu na kolech do Marseille. Svoboda měl výkresy zaměřovače uschovány v rámu svého kola. Tam se cesta manželů rozdvojila, on sám odejel napřed do Maroka a odтам do Portugalska, jenže to již bez zmíněných plánů. Loď do Casablanky byla přeplněná a důstojník, který dohlížel na nastupující, prohlásil nemilosrdně: „Buď to kolo, nebo vy!“, a než stačil Svoboda cokoliv vysvětlit, hodil kolo s ukrytými výkresy přes palubu do moře. S manželkou se v Portugalsku setkali a spolu odejeli do USA.

V roce 1943 dostal nabídku místa v Radiation laboratory na technice v Bostonu, kde se stal členem skupiny, vyvíjející radarem řízený protiletadlový zaměřovač pro válečné lodě, označovaný jako Mark 56. V té době spolupracoval s vědci, kteří stáli u zrodu „velké“ výpočetní techniky, jako byl Howard Aiken, V. Bush, H. James, John von Neumann, Claude E. Shannon, Norbert Wiener, a mohli bychom jmenovat mnoho dalších zvučných jmen. Svoboda přišel s řadou originálních nápadů při návrhu celého zařízení. Zaměřovač Mark 56 se podařilo realizovat, byl pak používán hlavně na amerických válečných lodích operujících v Tichomoří. Za tuto práci obdržel jako první a jediný Čechoslovák Naval Ordnance Development Award.

Po skončení války shrnul výsledky, kterých bylo dosaženo v oblasti analogové výpočetní techniky, v knize „Computing mechanisms and linkages“. Kniha pak vyšla na několika místech na světě včetně Číny a byla (jako většina závažných teoretických prací v poválečné době) přeložena i do ruštiny. Je to vlastně první souborná teoretická práce z oboru výpočetní techniky. Vyšla v době, kdy se již Svoboda vrátil do Prahy - předmluva nese datum v Praze, červen 1946. Přišel tehdy s ideou „jako je Švýcarsko proslulé hodinkami, Československo bude velmocí v počítačích“.

Vrátil se na katedru matematiky pražské techniky a chtěl se právě zmíněnou knihou habilitovat, ale ta byla shledána pro habilitaci za nedostatečnou (!). Přesto se nakonec stal docentem a v roce 1950 založil v Ústředním ústavu matematickém laboratoř matematických strojů, ze které pak při vzniku Akademie věd vznikl Ústav matematických strojů.

V té době dokončoval práci na našem prvním počítači - SAPO (zkratka ze SAMočinný POčítač), jehož základní jednotkou bylo mechanické (a tudíž nespolehlivé) relé. Svoboda se svými spolupracovníky ovšem využil zcela neobvyklou architekturu tohoto počítače využívající von Neumannovy metody ke konstrukci spolehlivých zařízení z nespolehlivých prvků. Později byla tato metoda využita při konstrukci počítačů pro projekt Apollo. Počítač byl umístěn v několika místnostech Ústavu a jen zdroj hodinových impulsů bylo mechanické zařízení poháněné elektrickým motorem, při jehož spuštění se celý dům otřásl.

Ještě před dokončením tohoto monstra začal pracovat na projektu elektronického počítače EPOS, jenže to již začala další peripetie Svobodova života. Pro neshody s akademikem Kožušníkem, kterému se podařilo postupně Svobodův Ústav vyřadit z Akademie věd, zřídit z něj Výzkumný ústav matematických strojů, a konečně Svobodu zbavit jeho vedení, mu byl nakonec dosazen „politický dohled“, a tak v roce 1964 Svoboda odchází přes Jugoslávii a Itálii do emigrace podruhé.

Díky již zmíněnému vyznamenání s ním nejednali jako s řadou jiných emigrantů, ale americké úřady mu umožnily vstup na jejich území, a nakonec působil na Kalifornské univerzitě jako profesor „computer science“ v Los Angeles až do roku 1977, kdy odešel do důchodu. Svobodu následovala do emigrace řada jeho spolupracovníků a žáků.

U nás ví jen málokdo, že Československo bylo kdysi v počítačové technice na špičce vývoje, neboť jméno A. Svobody ani jeho spolupracovníků, kteří odešli do zahraničí, nesmělo být nikde citováno. Dnes obdivujeme cizí počítače, a přitom na jejich konstrukci se mnohdy podíleli vědci, kteří se učili v Praze.

Svoboda zemřel 18. 5. 1980, u nás je v podloubí na Loretánském náměstí v Praze pamětní deska, zatím jediná připomínka díla Antonína Svobody a jeho spolupracovníků. Prezident republiky udělil Antonínu Svobodovi medaili Za zásluhy 1. stupně in memoriam. Dlužno říci, že pravděpodobně poprvé v historii se takového ocenění dostalo teoretikovi z oblasti technických disciplín.

(Zpracováno podle časopisu
Vesmír 11/1999)

Literatura

- [1] Gutwirth, V.: Z dětství naší elektrotechniky. SNTL, Praha 1953.
- [2] Klika, J.: Samočinné systémy telefonních ústředen. Ministerstvo pošt a telegrafů, Praha 1929.
- [3] Svoboda, A.: Computing mechanisms and linkages. Mc Graw-Hill Book Company, New York and London 1948.

QX

PŘEHLED A POPIS NEJPOUŽÍVANĚJŠÍCH MIKROKONTROLÉRŮ

Ing. Jiří Kopelent

Když jsem byl kontaktován redakcí Amatérského rádia s dotazem, zda bych mohl napsat delší pojednání o stavu mikroprocesorové techniky se zaměřením na vlastní mikroprocesory, byl jsem na jednu stranu potěšen, ale na druhé straně mi cosi říkalo, že to nebude jednoduché, neboť tato oblast techniky je natolik rozsáhlá, že ji snad ani nelze zmapovat jako jediný celek. Proto jsem se snažil vybrat ty informace, které budou pro čtenáře nejzajímavější, tj. informace které bude možno uplatnit v praxi. Z tohoto důvodu jsem vybral převážně osmibitové mikrokontroléry a zcela jsem opomenul oblast třicetidvou- a šedesátibitových mikrokontrolérů. Druhým kritériem pro výběr bylo hledisko dostupnosti toho kterého mikrokontroléru v České republice, neboť co je platné, že nějaký mikrokontrolér je vynikající, když ho nelze použít, neboť není z nějakého důvodu u nás dostupný (nebo je dostupný obtížně). Stejnou váhu při posuzování jsem dal dostupnosti a ceně vývojového prostředí, neboť co je platné, že mikrokontrolér je velmi kvalitní, když pro vývoj sw potřebuji drahý, tj. pro mnoho potencionálních uživatelů nedostupný vývojový prostředek.

Protože bych rád předešel nedorozumění, obrácím se na čtenáře se dvěma prosbami.

Tou první oblastí možných nedorozumění je použitá terminologie. I když se budu snažit používat zavedenou terminologii, může se stát, že někde použiji méně používaný výraz. Typickým příkladem jsou slova mikroprocesor a mikrokontrolér. V době, kdy mikroprocesory vznikaly, byly silně ovlivněny dostupnou technologií. Proto na vlastním čipu bylo pouze to, co bylo nezbytné, a ostatní se připojovalo k mikroprocesoru z vnějšku. S postupem času, kdy výrobní technologie pokročily na tolik, že bylo možné a hlavně výhodné integrovat na jeden čip i periferie, vzniklo slovo mikrokontrolér. Jsa silně ovlivněn počátky mikroprocesorové technologie,

prosím o prominutí, použiji-li nevhodně nějaký termín.

Druhou možnou oblastí nedorozumění je obsah vlastního časopisu. Vzhledem k rozsahu jednoho čísla časopisu a rozsáhlosti tematiky, není možné rozvádět vše do detailů. Proto zde nenajdete kompletní datasheety jednotlivých mikrokontrolérů, žádné manuály vývojových prostředí atd.

Cílem tohoto čísla časopisu je poskytnout čtenáři pokud možno ucelený přehled o současném stavu mikroprocesorové techniky, zejména v oblasti osmibitových mikroprocesorů/mikrokontrolérů tak, aby si čtenář na základě poskytnutých informací mohl sám vyhledat příslušné informace v případě hlubšího zájmu o daný typ mikrokontroléru.

je komunikace přes jednu sběrnici pomalejší než v případě oddělených sběrnic pro paměti dat a program. Proto tato architektura „kralovala“ v ranných dobách mikroprocesorové techniky, v dobách, kdy byly na výsluní mikroprocesory Intel 8080, Zilog Z80, M6800 či mnoho jiných podobných. I dnes ji však najdeme u mikrokontrolérů s Harvardskou architekturou, u kterých se předpokládá použití externích pamětí pro program a data.

Pro **harvardskou architekturu** je typické oddělení obou výše zmiňovaných prostorů.

Za hlavní nevýhody této architektury lze považovat větší technologickou náročnost danou existencí dvou sběrnic a nutnost speciálních instrukcí pro čtení obsahu alespoň části programové paměti. Poslední zmiňovaná vlastnost je sice proti čisté definici harvardské architektury, ale v každém programu je nutné mít většinu o nějaké konstanty. Výhodnější z hlediska ekonomického je mít možnost dát tyto konstanty do nevyužitých částí programové paměti, než předem pevně vyhradit nějakou paměť pro úschovu konstant.

Za hlavní výhodu lze považovat možnost jiné šířky programové a datové sběrnice. Tato výhoda se projevuje nejvíce u osmibitových mikrokontrolérů, kdy osmibitová šířka instrukčního slova není dostatečná pro kódování všech instrukcí. Této možnosti se široce využívá, takže najdeme osmibitové mikrokontroléry s programovou sběrnicí širokou 12, 14 i 16 bitů. Mezi další výhody harvardské architektury patří větší rychlost vykonání instrukcí (při stejné

Rozdělení mikroprocesorů/ /mikrokontrolérů

I když jsem z počátku nechtěl pouštět se do žádných kategorizací mikrokontrolérů, nakonec jsem se rozhodl napsat pár řádek o vlastních kategoriích. Jak jistě celá řada čtenářů ví, existují dvě základní architektury mikroprocesorů či mikrokontrolérů - von Neumannova a Harvardská, a protože každá z nich má svoje výhody i nevýhody, nelze jednoznačně určit, která je lepší.

Von Neumannova architektura je architektura, pro kterou je typická jednotná paměť, tj. paměť, kde jsou pohromadě jak data, ta i program.

Toto uspořádání má výhody v tom, že nepotřebujeme rozlišovat instrukce pro přístup k paměti dat a paměti programu, což má za následek zjednodušení vlastního čipu. Další výhodou je to, že je potřebná pouze jedna datová sběrnice, po které se přenáší oba typy dat, což je velmi výhodné v případě externích pamětí, kdy se redukuje počet nutných vstupů/výstupů (pinů) na mikrokontroléru, rozměry desky s plošnými spoji atd.

Na druhé straně má tato architektura i svá omezení - protože po jedné sběrnicí jdou jak data, tak i instrukce,

technologii), neboť instrukci i potřebná data lze mnohdy číst v jeden okamžik.

V tomto okamžiku si dovoluji (doutám zajímavou) poznámku o harvardských architekturách VLIW, které různé šíře datové a programové sběrnice využívají snad nejvíce. VLIW je zkratkou anglických slov „very long instruction word” což česky znamená „velmi dlouhé instrukční slovo”.

V podstatě se jedná o myšlenku co nejvíce využít systémových zdrojů vlastního mikrokontroléru tím, že je programátorovi dána možnost ovlivnit využití jednotlivých částí mikrokontroléru. Těmito částmi mohou být aritmetická jednotka pro pevnou desetinou čárku, logická jednotka, aritmetická jednotka pro pohyblivou čárku, adresovací jednotka atd. Mnohdy mají mikrokontroléry výše uvedených jednotek více.

Díky možnosti silně ovlivnit zpracování dat jednotlivými jednotkami mikrokontroléru je dána programátorovi možnost ztěšit výkon mikrokontroléru tím, že může zpracovávat více dat v jednom okamžiku.

Další možností je rozdělovat mikrokontroléry podle použitého instrukční-

ho souboru. Zde existují dvě kategorie - CISC a RISC.

První z obou uvedených zkratk znamená „Complex Instruction Set Controller”. Jedním z možných překladů je „procesor s úplným instrukčním souborem”. Jinými slovy - jde o procesor, u kterého najdeme široké spektrum instrukcí, mnohdy velmi komplikovaných. Cílem takové sady instrukcí je co nejvíce potřeb programátora vyřešit pomocí jediné instrukce. Na jednu stranu toto znamená úsporu místa v programové paměti (výhoda), na druhé straně to však znamená komplikovanější dekodér instrukcí ve vlastním mikrokontroléru a tím pomalejší zpracování instrukcí.

Troufám si tvrdit, že tento přístup k instrukčnímu souboru mikrokontroléru byl výhodný v dobách, kdy technologie výroby pamětí byla tak říkajíc v plenkách, a paměť, konkrétně její přístupová doba a kapacita, byly limitujícími faktory při zvětšování výkonnosti mikrokontrolérů. Bylo snazší vyrobit relativně malý, komplikovanější instrukční dekodér v mikroprocesoru, než větší a rychlejší paměť.

S postupem času, jak se paměti staly rychlejšími a kapacita též přestala být problém, výhodnějším se stala dru-

há kategorie zvaná RISC, neboli „Reduced Instruction Set Controller” - česky „procesor s redukováním (omezeným) instrukčním souborem”.

Myšlenou, na které tato architektura spočívá, je, že je snazší vykonat více jednoduchých instrukcí než jednu komplikovanou. Omezený instrukční soubor má totiž za následek silné zjednodušení instrukčního dekodéru mikrokontroléru, takže jednoduché instrukce mohou být vykonávány mnohem rychleji, často během dvou či jediného systémového taktu. To samozřejmě vede ke zvětšení výpočetního výkonu mikrokontroléru, neboť komplikované instrukce v architektuře CISC jsou v programech využívány jen v omezené míře, a jednoduché instrukce, používané častěji, mohou být prováděny rychleji.

Jak již bylo řečeno v úvodu, výrobců mikrokontrolérů je nespočetná řada. Jelikož mají být tyto mikrokontroléry co nejdostupnější amatérům, zaměříme se na jednoduché univerzální mikrokontroléry, které jsou převážně osmibitové, mají téměř vždy interní programovou paměť, a převážně se bude jednat o mikrokontroléry s harvardskou architekturou.

Popis nepoužívanějších mikroprocesorů/mikrokontrolérů

V dalších samostatných podkapitolách najdete stručné popisy jednotlivých mikrokontrolérů či celých řad. Postupně se podíváme na tyto výrobce:

1. ATMEL
2. Texas Instruments
3. STMicroelectronics
4. Microchip

1. ATMEL

Firma ATMEL pronikla do povědomí vývojářů v naší zemi asi nejvíce uvedením klonů mikrokontrolérů firmy INTEL 87C51 a 87C52. Dovolím si tvrdit, že tyto klony, ač nepřinesly žádné vylepšení struktury vlastního mikrokontroléru, byly přesto vpravdě revoluční novinkou. Měly totiž programovou paměť typu Flash, což umožnilo pouzření do laciného plastového pouzdra, a přitom bylo možné mikrokontrolér, resp. jeho programovou paměť, smazat a nahrát nové programové vybavení. Do té doby to bylo možno jen u drahých „okénkových” verzí mikrokontrolérů. Mikrokontroléry s programovou pamětí typu Flash nesly a nesou značení 89C51, 89C52 a 89C55.

Další „kopii”, byly dvacetipinové verze označené 89C1051, 89C2051 a 89C4051. Toto zmenšení znamenalo řešení pro mnoho aplikací, neboť velké verze byly buď neekonomické, či se prostě do aplikace rozměrově nevešly. Úspěch těchto mikrokontrolérů inspiroval firmu ATMEL a její vývojáře k tomu,

aby dali na trh mnoho dalších mikrokontrolérů založených na jádru 80C51 s mnoha novými vlastnostmi.

Z neznámějších jmenujme řadu 89Sxx, které umožňuje programovat vnitřní programovou paměť přes sériové rozhraní, a to přímo v aplikaci, nebo typy 89C51RB2, 89C51AC2 a 89C51SND. Přestože přibýlo mnoho funkcí a zrychlilo se vykonávání instrukcí (u některých mikrokontrolérů existuje mód x2, kdy je základní instrukce vykonána za 6 hodinových taktů místo původních 12), má použitá architektura svá omezení a přestala stačit stále rostoucím požadavkům na výpočetní výkon.

Z tohoto důvodu se na začátku 90. let minulého století skupina norských návrhářů spolu s programátory rozhodla navrhnout novou strukturu mikrokontroléru tak, aby jeho struktura vyhovovala překladačům vyšších programovacích jazyků, zejména široce používaného jazyka C.

Výsledkem snažení této skupiny bylo optimalizované jádro nové řady mikroprocesorů s harvardskou architekturou, nesoucí hlavní charakteristiky mikroprocesorů s redukováním instrukční sady (RISC).

Protože toto jádro je základem nové velké rodiny mikrokontrolérů nazvaných AVR, pojďme si tutu strukturu představit trochu detailněji.

Výsledek snažení můžete vidět na obr. 1.1 (konkrétně se jedná o typ AT90S8414). Přes zdánlivou podobnost s jádrem mikroprocesoru 8051

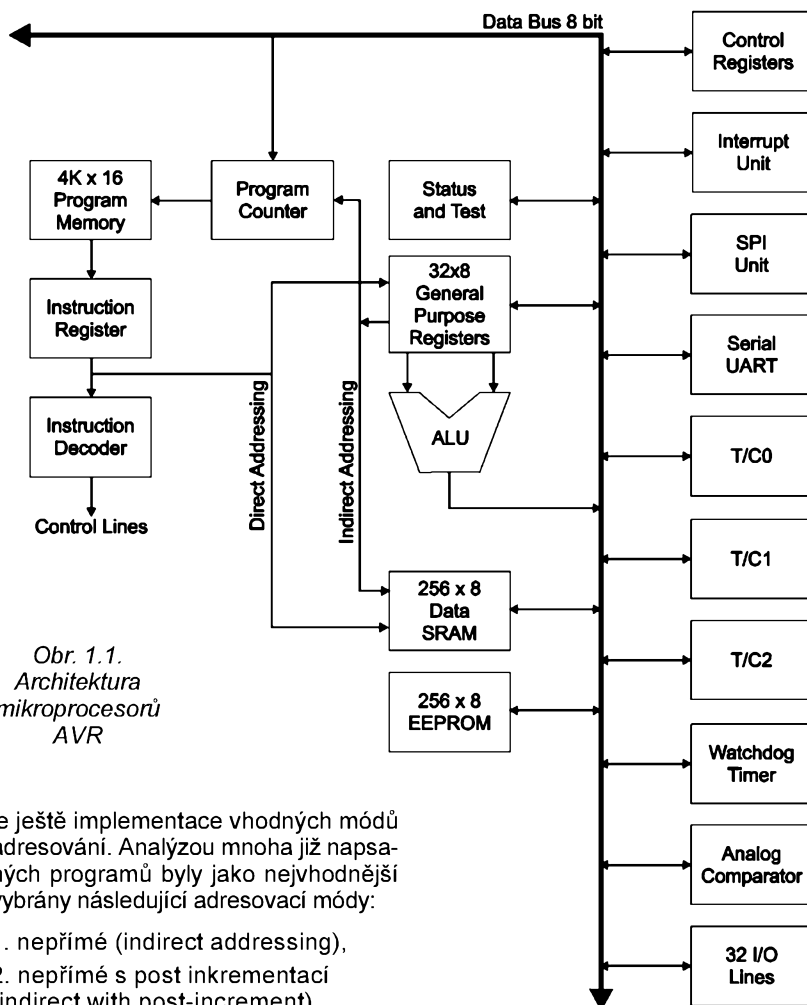
najdeme zde podstatné odchylky. Přdevším je to šíře instrukčního slova, které je šestnáctibitové.

Zvětšení šířky instrukčního slova na jednu stranu zvětšilo požadavky na velikost paměti, na druhou stranu však umožnilo zrychlit načtení mnoha instrukcí, neboť kromě několika výjimek vystačí instrukce s jedním slovem, tj. mikroprocesor je dokáže načíst během jednoho hodinového cyklu.

Druhým viditelným rozdílem je spojení ALU s tzv. polem 32 pracovních registrů. Tato organizace ALU spolu se šestnáctibitovým instrukčním slovem umožnila návrhářům snížit počet hodinových taktů potřebných na provedení téměř všech instrukcí na pouhé dva takty - načtení plus dekodování a vykonání. Díky tomu, že instrukce vystačí s jedním slovem, byla umožněna implementace jednoduchého překrývání výše zmíněných dvou fází. Počet hodinových taktů potřebných na vykonání instrukce typu registr-registr se tímto snížil na pouhý 1 hodinový takt. Srovnáme-li toto se základním instrukčním cyklem standardní řady 80C51, vidíme, že jádro nové řady mikroprocesorů AVR dokáže poskytnout 12x větší výpočetní výkon při shodném hodinovém taktu.

Další vylepšení se odehrála při návrhu instrukční sady. Tato část byla, jak již bylo řečeno, řešena ve spolupráci s programátory - tvůrci překladačů jazyka C.

Velmi důležitou podmínkou pro generování efektivního kódu při překladu je existence tzv. data pointerů (ukazatelů). Proto byly do struktury zprvu implementovány dva tyto pointery (registry), pojmenované X a Y. Sama existence pointerů není postačující k efektivnímu překladu z vyšších programovacích jazyků. Nedílnou součástí



Obr. 1.1.
Architektura
mikroprocesorů
AVR

je ještě implementace vhodných módů adresování. Analýzou mnoha již napsaných programů byly jako nejvhodnější vybrány následující adresovací módy:

1. nepřímé (indirect addressing),
2. nepřímé s post inkrementací (indirect with post-increment),
3. nepřímé s pre dekrementací (indirect with pre-decrement),
4. nepřímé s posunem (indirect with displacement),
5. přímé stránkové adresování (page direct addressing).

Nyní si stručně popíšeme jednotlivé způsoby adresování.

U nepřímého adresování je hodnota v určeném registru brána jako adresa, na které je uložen operand (hodnota).

Stejně je tomu i u dvou následujících adresovacích módů s tím rozdílem, že u prvního se po vyzvednutí operandu zvětší hodnota v registru (tj. adresa operandu) o 1, u druhého je hodnota v příslušném registru nejprve o 1 zmenšena a pak je použita jako adresa operandu. Oba způsoby adresování jsou velmi vhodné při práci s proměnnými delšími než jeden byte, ať už to jsou číselné hodnoty nebo znakové řetězce (strings).

Předposlední způsob adresování je velmi vhodný pro adresování prvků struktury (příkaz struct v jazyce C) a lokálních proměnných v podprogramech. I když instrukční slovo má šířku 16 bitů a zdálo se zprvu návrhářům dostatečně dlouhé, zbyly na hodnotu znamenající posunutí pouze 4 bity, což je velmi málo, neboť téměř vždy je potřeba více. Vzhledem k obtížnějšímu používání přímého stránkového adresování zvolili návrháři mikroprocesoru spolu s návrhářmi překladače jazyka C cestu

zredukování, tj. vynechání přímého stránkového adresování. Tím vznikl větší prostor pro hodnotu posunutí, která může být max. 63, což ve většině případů již postačuje.

Díky zmíněným dvěma pointerům by bylo možné přesouvat data z jednoho místa (zdroje) na druhé (určení) bez nutnosti manipulovat s hodnotou v pointeru, kde po načtení jednoho byte dat musíme zaměnit hodnotu v pointeru ze zdrojové adresy na cílovou a byte dat uložit. Je celkem jasné, že procesor se dvěma pointery přesune data mnohem rychleji. Jelikož však je nutné vytvořit v architektuře mikroprocesoru tzv. zásobník, zabere nám bohužel jeden registr právě realizace tohoto zásobníku. Aby návrháři předešli problémům neefektivního přesunu dat s jedním pointerem, přidali do architektury třetí pointer, sice s omezenými vlastnostmi, který je však pro přesun dat plně postačující.

Takže v architektuře mikroprocesorů najdeme pointery celkem tři - pojmenované X, Y a Z. Pro názornost si uveďme příklad přesunu dat z jednoho místa v paměti na druhé:

```
LDI R16,0x60
Loop: LD R17,Z+
      ST X+,R17
      SUBI R16,1
      BRNE Loop
```

Jak je možné i z tohoto jednoduchého příkladu vidět, implementace tohoto úkolu díky dostatečnému počtu datových pointerů a vhodných způsobů adresování (zde konkrétně post-increment) proběhla velmi efektivně.

Vraťme se nyní k problému vynechaného stránkového adresování. Tento způsob adresování byl nahrazen přímým adresováním s plnou délkou adresy, která je šestnáctibitová. Přímé adresování má sice velkou nevýhodu v tom, že vyžaduje, aby instrukce byla dlouhá dvě slova (dvouslovní), přičemž první šestnáctibitové slovo je operační kód instrukce a druhé slovo je šestnáctibitová adresa, ale získáme tím možnost k přístupu k datům o velikosti 64 Kbyte, což pro mnoho aplikací postačuje. Zároveň je tento způsob adresování vhodný pro implementaci datové třídy *static*, neboť všechny proměnné této třídy musí být umístěny z principu v paměti a ne v registrech. I přes uvedenou nevýhodu velké délky instrukce, zůstává přímé adresování vhodné pro načítání či úschovu dat typu byte, jak ostatně můžeme vidět z následujícího příkladu (načtení hodnoty proměnné typu char):

Nepřímé adresování

```
LDI R30,Low(CharVar)
LDI R31,High(CharVar)
LD R16,Z
```

Přímé adresování

```
LDSR R16,CharVar
```

Z příkladu je možné vidět, že v prvním případě potřebujeme celkem 6 byte paměti programu (tři slova), kdežto ve druhém jen 2 slova paměti programu.

Pro práci s daty o větší šířce, např. typu long integer, která jsou třicetidvoubitová, je vhodnější použít nepřímé adresování:

Nepřímé adresování

```
LDI R30,Low(LongVar)
LDI R31,High(LongVar)
LDD R0,Z
LDD R1,Z+1
LDD R2,Z+2
LDD R3,Z+3
```

Přímé adresování

```
LDS R0,LongVar
LDS R1,LongVar+1
LDS R2,LongVar+2
LDS R3,LongVar+3
```

V případě první varianty je potřeba programové paměti 12 byte, kdežto v případě druhém potřebujeme pro stejnou funkci 16 byte.

Další oblastí, ve které byla učiněna velmi důležitá optimalizace instrukční sady mikroprocesoru, jsou aritmetické operace, umožňující práci s daty delšími než 1 byte. Těmito instrukcemi jsou instrukce využívající příznak Carry, a to konkrétně CPC a SBC. Optimaliza-

ce spočívá v odlišném přístupu k nastavování příznaku Z, tj. indikace nulového výsledku. Pro ilustraci si uvedme následující vzorový příklad porovnání dvou třicetidvoubitových čísel. První operand je umístěn v registrech R3, R2, R1 a R0, druhý operand je v registrech R7, R6, R5 a R4, přičemž registr R0 a R4 obsahují nejnižší část hodnoty.

```
SUB R0,R4
SBC R1,R5
SBC R2,R6
SBC R3,R7
BREQ destination
```

Po porovnání operandů by v případě jejich rovnosti měla instrukce BREQ (BRanch if Equal) zajistit pokračování programu na adrese destination.

V případě předchozích typů mikroprocesorů (rodina 80C51) však toto není pravda, neboť výsledný stav příznaku Zero (Z) závisí pouze na poslední instrukci, tj. pokud jsou nejvyšší byte operandů shodné, provede se skok na adresu destination bez ohledu na výsledky porovnání nižších byte, což je chybná interpretace. Pro korektní funkci tohoto testu bychom museli přidat za každou instrukci SUB či SBI jednu instrukci BRNE (BRanch if Not Equal), která by ukončila porovnání v okamžiku neshodnosti obou registrů. Výše uvedené „zkomplikování“ (nutnost přidat tři skokové instrukce) vede u klasické interpretace příznaku Zero jednak k nárůstu délky programu, jednak k většímu zatížení mikroprocesoru.

Jelikož obdobné operace jsou v programech velmi časté, přistoupili návrháři mikroprocesorů k optimalizaci manipulace s příznakem Zero. Řešení spočívá v tom, že operace CPC a SBC mohou příznak Zero pouze resetovat (vynulovat), nikdy ne nastavit. Funkce, která je realizována pro příznak Zero u obou zmíněných funkcí, se dá popsat:

$$Z = (\text{výsledek} == 0) \text{ AND } Z_{\text{old}}$$

Výsledný stav příznaku Zero pak závisí na všech předchozích operacích, a nejen na poslední. Z tohoto důvodu bude výše uvedený příklad na nových mikroprocesorech AVR pracovat regulérně, kdežto na standardních mikroprocesorech (jako je např. 89C51) ne.

Chování příznaku Zero u ostatních operací je shodné se standardními mikroprocesory. Chování ostatních příznaků je taktéž shodné se zažitým chováním obdobných příznaků u ostatních mikroprocesorů.

Jelikož funkce rozhodování je velmi často používána v programech, a tudíž záleží velmi na její implementaci, vybavili návrháři mikroprocesor velkým souborem podmíněných skokových instrukcí, které umožňují efektivně testovat různé podmínky (stavy).

Celou rodinu mikrokontrolérů AVR lze rozdělit celkem na tři podskupiny: mikrokontroléry řady AT90S, mikrokontroléry ATtiny a mikrokontroléry ATmega.

Řada AT90S vznikla jako první a její název měl napovídat, že jde o jakési pokračování řady AT89C.

U dalších dvou řad je to již jiné, neboť výrobce měl zkušenosti s předchozí řadou a navrhnul názvy těchto dvou řad podle jejich určení - zástupci rodiny ATtiny jsou určeni pro menší, jednodušší aplikace, kdežto zástupci rodiny ATmega jsou určeni pro složitější a komplexnější aplikace.

Jelikož rodina mikrokontrolérů AVR je opravdu rozmanitá, představme si některé zástupce trochu detailněji. Popis bude zaměřen spíše na možnosti a „schopnosti“ jednotlivých mikrokontrolérů, než na elektrické a jiné parametry.

V období let 1995 až 1996, kdy byly položeny základní kameny (navržení první zástupci) této řady, mohli jsme v katalozích najít první členy rodiny AVR - typy AT90S1300, AT90S2312 (AT90S2212) a AT90S8414. Ani jeden z nich se vlastní výroby snad ani nedočkal, na trh byly uvedeny až jejich nástupci.

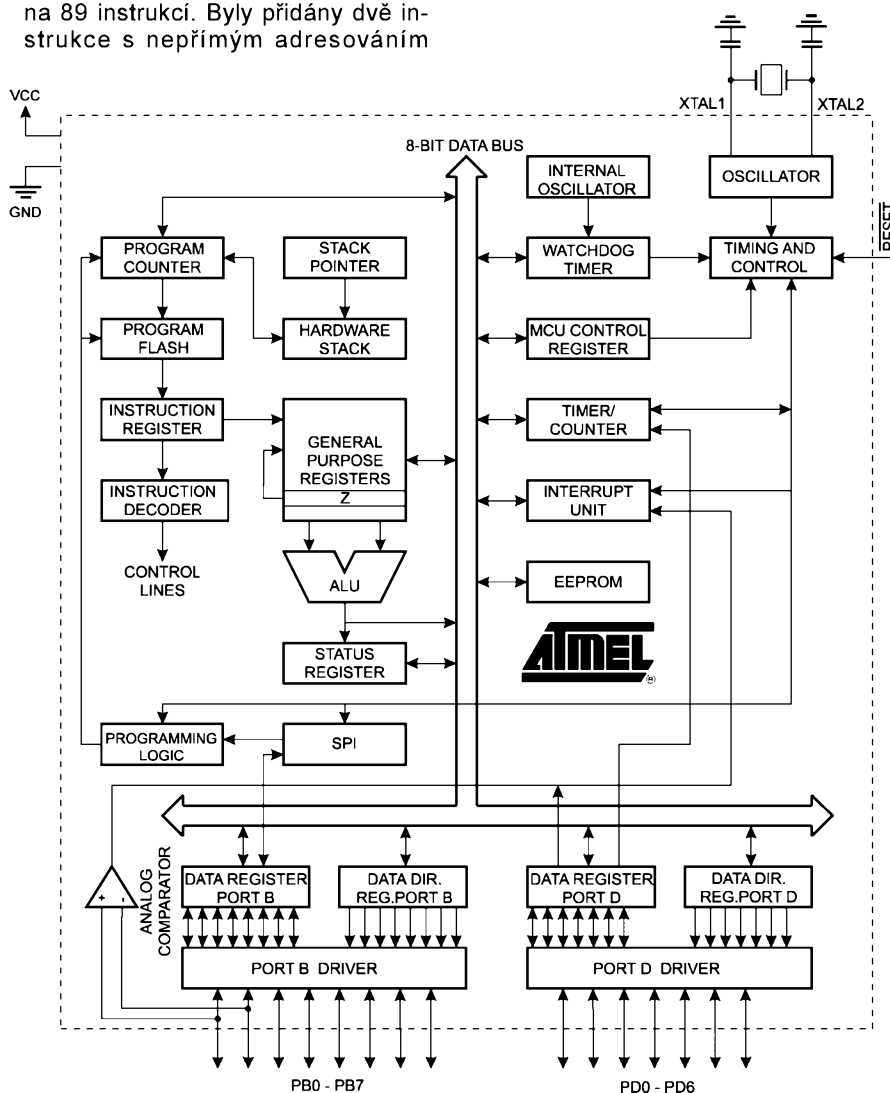
Nyní se již představme prvorozrozeného zástupce rodiny mikroprocesorů AVR AT90S1300, známého dnes pod názvem AT90S1200.

Od svého vzoru AT90S1300 se AT90S1200 liší především rozšířeným instrukčním souborem z původních 83 na 89 instrukcí. Byly přidány dvě instrukce s nepřímým adresováním

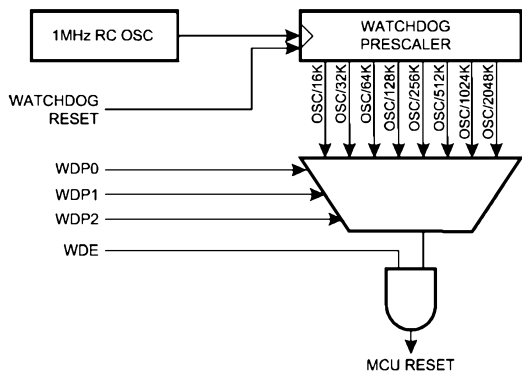
(Load register a Store register), dvě instrukce manipulující s bity vstupního/výstupního registru (portu) a dvě instrukce testující bity vstupního/výstupního registru (portu). I když mikroprocesor má velmi malou paměť RAM pro data (pouhých 32 byte), instrukce pro manipulaci s daty pomocí nepřímého adresování citelně v původním AT90S1300 chyběly.

Blokové schéma AT90S1200 je na obr. 1.2. Že jde opravdu co do schopností o nejmenšího zástupce řady můžeme usoudit i podle toho, že byl implementován pouze tříúrovňový hardwarový zásobník návratových adres (stack pointer) a též podle toho, že je implementován pouze jeden registr (registr Z) pro nepřímé adresování.

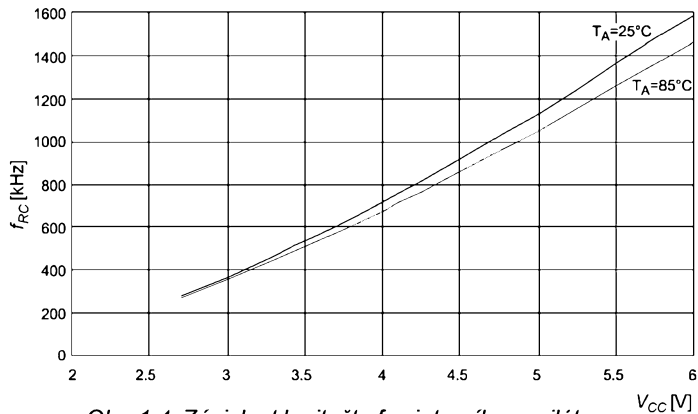
Přes tato zjednodušení má AT90S1200 řadu vylepšení (výhod) oproti klasickým mikroprocesorům řady 89C51. Jde především o vnitřní obvod „Watchdog“, který je velmi důležitou celého systému, neboť „dohlíží“ nad správnou činností samotného mikroprocesoru. Dále zde nalezneme 64 byte paměti EEPROM pro úschovu různých konfiguračních dat, či jiných důležitých dat, která musí být uschována i v případě výpadku napájení systému.



Obr. 1.2. Blokové schéma mikroprocesoru AT90S1200



Obr. 1.3. Blokové schéma obvodu Watchdog v mikroprocesoru AT90S1200



Obr. 1.4. Závislost kmitočtu f_{RC} interního oscilátoru mikroprocesoru AT90S1200 na napájecím napětí V_{CC}

Pro mnoho jednoduchých aplikací je požadavkem co nejmenší počet součástí systému. Jelikož je tento mikroprocesor směřován právě do této oblasti, najdeme na čipu mikroprocesoru implementován obvod interního oscilátoru s pevným kmitočtem 1MHz, se kterým můžeme v mnoha aplikacích vystačit.

Pozorný čtenář si na blokovém schématu tohoto mikroprocesoru zajisté všimnul, že je zde blok sériového rozhraní. V mnoha případech je nutné programovat mikroprocesor, až když je zapájen na desce s plošnými spoji. Typickou situací je upgrade programového vybavení. Aby nebylo nutno mikroprocesor složitě nejdříve z desky vypájet, přeprogramovat a znovu zapájet, což není z hlediska spolehlivosti nejlepší, vybavili návrháři i tento nejednodušší mikroprocesor možností programovat jej přes sériové rozhraní SPI., které vystačí s třemi piny portu B (PB5, PB6 a PB7). Co je důležité, přes toto rozhraní lze měnit i obsah interní datové paměti EEPROM.

Pojďme se na některé bloky mikroprocesoru AT90S1200 podívat podrobněji.

K částem, které ve předchozí řadě mikroprocesorů citelně chyběly, patří obvod hlídající regulérní běh programového vybavení, tzv. obvod Watchdog. Jeho blokové schéma můžeme vidět na obr. 1.3. Jedná se o spojení RC oscilátoru s kmitočtem 1MHz a děličky s nastavitelným dělicím poměrem. Díky nastavitelné děličce si můžeme vybrat pro danou aplikaci nejvhodnější dobu cyklu obvodu Watchdog.

Dovolte mi poznamenat, že RC oscilátor může být použit jako hlavní oscilátor hodinového kmitočtu mikroprocesoru v režimu mikroprocesoru s interním oscilátorem. Je však nutné si uvědomit, že se jedná o RC oscilátor, který není tak stabilní jako oscilátor krystalový. Jak můžeme vidět z obr. 1.4, je interní oscilátor citlivý především na změnu napájecího napětí.

K částem, která též doznala menších změn, patří obvod Reset (obr. 1.5), jehož částí je též již zmiňovaný obvod Watchdog. Nyní mi dovolte srovnání s podobným obvodem v mikrokontrolé-

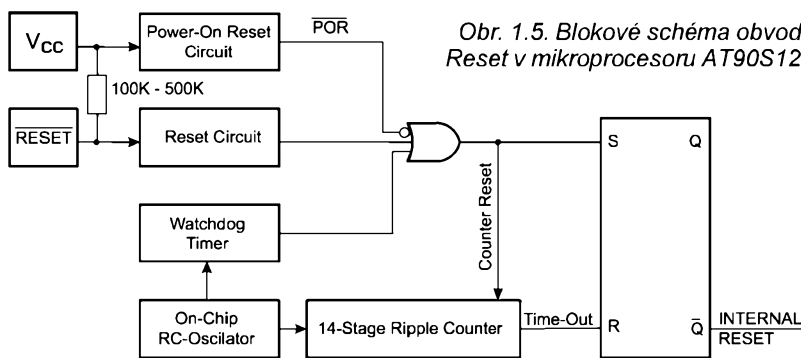
rech firmy Microchip. Ač je obvod Reset v mikroprocesoru AVR dokonalejší než v jeho předchůdcích 89Cxx, nedosahuje kvality obvodu implementovaného v mikrokontrolérech PIC. Částí, která citelně chybí, je tzv. obvod Brown-out, tj. obvod, který reaguje na krátkodobé poklesy napájecího napětí mikroprocesoru pod přípustnou mez. Takže v případě, kdy je nutné před těmito krátkodobými výpadky ochránit mikroprocesor, nezbyvá nic jiného, než použít externí obvod, jak ostatně k tomu výrobce sám nabádá.

Jedinou periferií, kterou najdeme v tomto nejednodušším zástupci řady AVR, je osmibitový čítač/časovač. Jelikož 8 bitů nedovoluje velkou flexibilitu v možnosti volby časových intervalů v režimu čítání hodinového kmitočtu

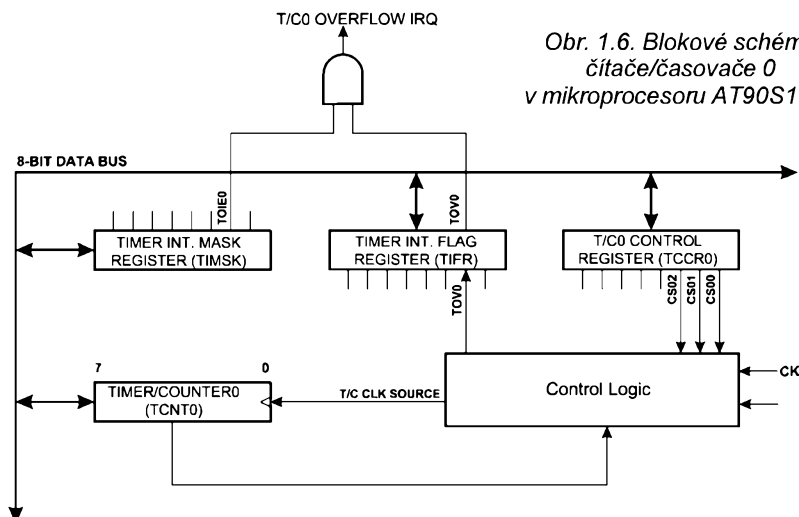
procesoru, je vlastnímu čítači/časovači předřazen předdělič s možností zvolit dělicí poměr v rozsahu 1 až 1024 v krocích 1, 8, 64, 256 a 1024. V režimu čítače je možné si vybrat pouze aktivní hranu signálu, na kterou bude čítač reagovat. Celkové blokové schéma čítače/časovače 0 včetně příslušných řídicích registrů je na obr. 1.6.

Co se týká dalších periferií, disponuje mikroprocesor dále pouze analogovým komparátorem, který lze mnohostranně využít, např. pro konstrukci jednoduchého A/D převodníku s rozlišením asi 8 bitů, který může být v řadě případů užitečný. Ideové schéma A/D převodníku je na obr. 1.7.

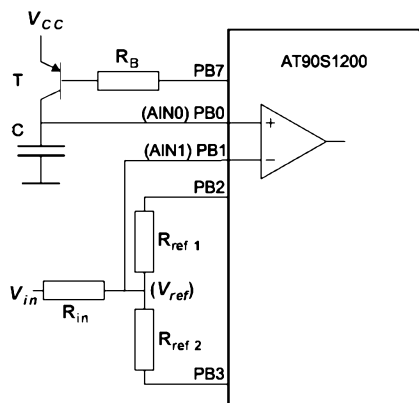
Z dalších vlastností, které ještě nebyly vzpomenuy, jmenujme paměť programu o velikosti 1 kB s organizací



Obr. 1.5. Blokové schéma obvodu Reset v mikroprocesoru AT90S1200



Obr. 1.6. Blokové schéma čítače/časovače 0 v mikroprocesoru AT90S1200



Obr. 1.7. Ideové schéma AVD převodníku s mikroprocesorem AT90S1200

512 x 16 a vstup pro jedno externí přerušení. Jelikož je maximální hodinový kmitočet až 12 MHz, a to v rozmezí napájecího napětí 4 až 6 V, je schopen mikroprocesor dosáhnout špičkového výkonu až 12 MIPS.

Pro aplikace vyžadující malou spotřebu může být mikroprocesor provozován s napájecím napětím pouze 2,7 V. Při napájení 3 V je schopen pracovat na frekvenci 4 MHz při typické spotřebě 2 mA. V režimu „stand-by“, kdy jsou zachovány funkce periférií, odebírá mikroprocesor méně než 0,4 mA. V režimu „power-down“ (režim „spánku“), kdy je zachován obsah paměti dat, odebírá méně než 1 µA. Z obou úsporných režimů lze mikroprocesor „vzbudit“ mimo signálu Reset též signálem externího přerušení, pokud toto není zakázáno.

Posledním, ale z hlediska konstruktéra též důležitým parametrem, je proudová zatížitelnost výstupních portů mikroprocesoru. Maximální proud jednotlivého bitu výstupního portu může být až 20 mA (sink = vtok), což umožňuje přímo budit diody LED či LED displeje. Bohužel výstupy však nejsou schopny dodávat velký proud, typicky jen 3 mA, neboť výstup není typu push-pull.

Jako druhý se na trhu objevil typ **AT90S2313**. Stejně jako měl mikroprocesor AT90S1200 svého předchůdce v AT90S1300, měl AT90S2313 také své předchůdce, a to hned dva - AT90S2212 a AT90S2312. Blokové schéma mikroprocesoru AT90S2313 je na obr. 1.8.

Rozdíl mezi na trh uvedenou verzí a předchůdci je opět v implementovaném nepřímém adresování, v přidáních instrukcích pro obsluhu I/O portů a též ve zvětšených interních pamětech RAM a EEPROM.

Změnou byla též původně navrhovaná softwarová implementace zásobníku návratových adres. Důvod, proč je tato implementace důležitá je ten, že kromě návratových adres se tento zásobník hojně používá pro předávání parametrů do a z podprogramů a pro realizaci lokálních proměnných v těchto podprogramech. Změna v implementaci zásobníku návratových adres si ná-

sledně vyžádala též plnou implementaci dříve zmiňovaných tří registrů pro nepřímé adresování X (registry R26 a R27), Y (R28 a R29) a Z (registry R30 a R31). Pokud někoho udivilo, že tyto registry jsou tvořeny vlastně dvěma osmibitovými registry, je třeba si uvědomit, že návrháři se snažili co nejvíce zachovat kompatibilitu s většími mikroprocesory této rodiny, které disponují větším adresovým prostorem. A pro adresování více jak 256 byte jsou potřebné 2 byte. Maximální velikost jednoho bloku datové paměti je tak 64kB.

Implementace nových, plnohodnotných registrů pro nepřímé adresování, implementace klasického zásobníku návratových adres jsou hlavními důvody zvětšení počtu instrukcí z původních 89, jenž byly k dispozici u AT90S1200, na 118.

Novými způsoby adresování jsou: přímé adresování (šestnáctibitová adresa), nepřímé adresování s offsetem, nepřímé adresování s predekrementací a nepřímé adresování s postinkrementací.

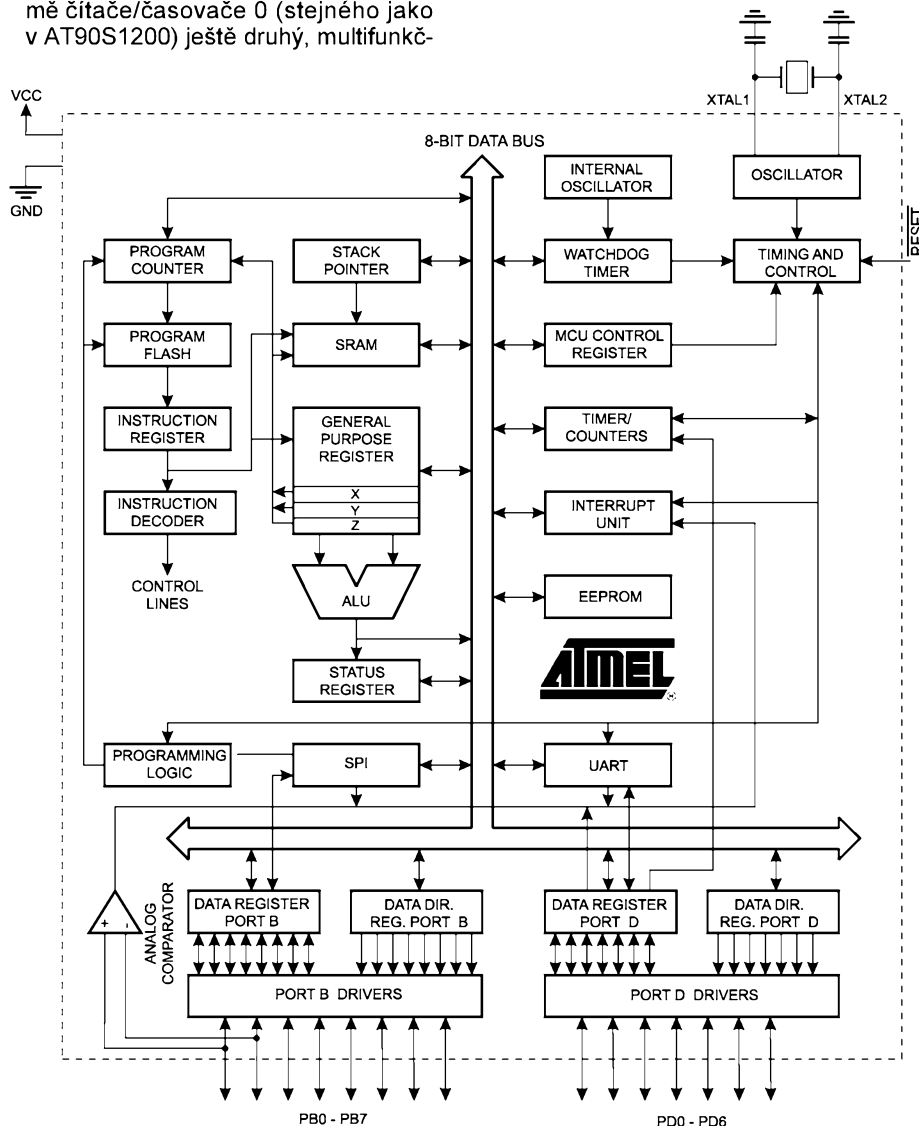
Jelikož i úkoly kladené uživateli na tento mikroprocesor jsou složitější, přidali návrháři další periférie. Takže ve struktuře mikroprocesoru najdeme kromě čítače/časovače 0 (stejněho jako v AT90S1200) ještě druhý, multifunkč-

ní, šestnáctibitový čítač/časovač s možností PWM modulační a režimů „compare“ a „capture“, a dále pak plně duplexní sériový kanál s vlastním baud-rate generátorem (programovatelná dělička). Pojďme si obě periférie představit podrobněji.

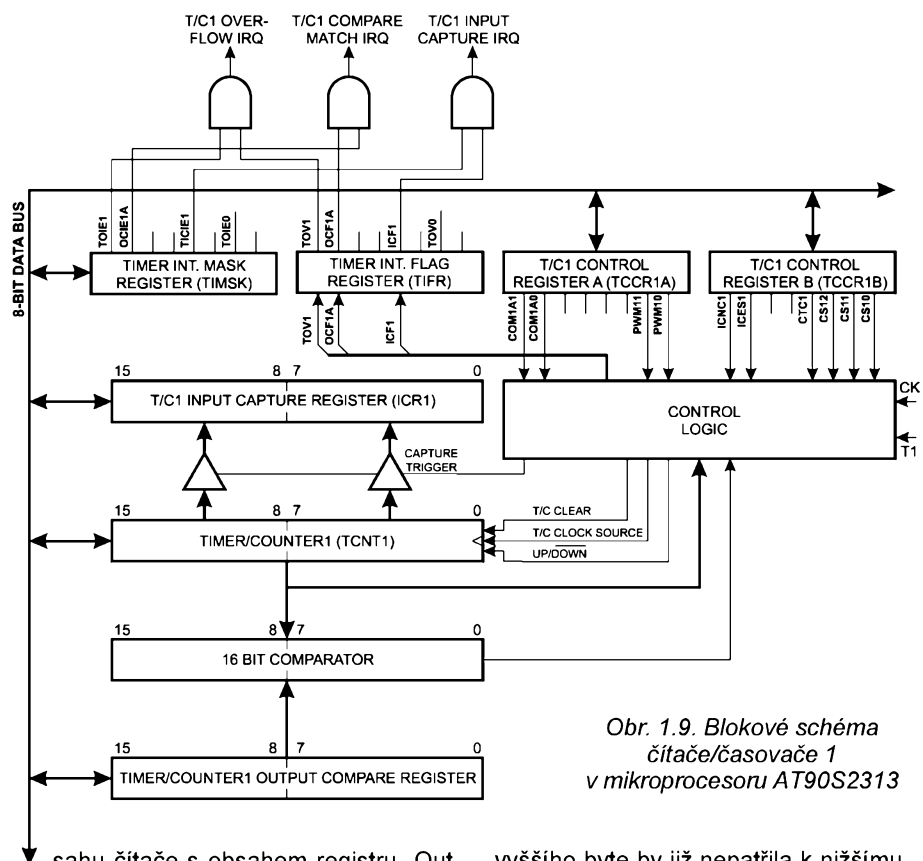
Jako první si představme blok čítače/časovače 1 (obr. 1.9), který je multifunkční a je ho možné využít jednak jako klasický šestnáctibitový čítač/časovač, jednak jako šestnáctibitovou jednotku compare/capture. Poslední funkcí, kterou je schopna tato jednotka plnit, je generovat signál s pulsně-šířkovou modulací (PWM).

V režimu čítače/časovače je chování totožné s čítačem/časovačem 0 s tím rozdílem, že čítač/časovač 1 je šestnáctibitový. V případě, že je čítán externí signál, musí být doba mezi dvěma změnami tohoto signálu minimálně rovna nebo být větší než jedna perioda hodinového (taktovacího) signálu mikroprocesoru. Jinými slovy to znamená, že maximální měřený kmitočet externího signálu může být maximálně $0,5 \cdot f_{CPU}$ (f_{CPU} je taktovací kmitočet mikroprocesoru), a to v případě středy přesně 1:1.

Druhou funkcí, kterou může zmiňovaný blok vykonávat, je porovnávání ob-



Obr. 1.8. Blokové schéma mikroprocesoru AT90S2313



Obr. 1.9. Blokové schéma čítače/časovače 1 v mikroprocesoru AT90S2313

sahu čítače s obsahem registru „Output Compare Register“. V okamžiku dosažení shody obou obsahů je generováno přerušení (pokud je povoleno). Volitelně lze nastavit, že v okamžiku schody se má registr čítače/časovače 1 vynulovat. (tzv. zkrácení cyklu čítače).

Třetí funkcí, kterou můžeme využít, je zachycení stavu čítače (resp. jeho hodnoty) v okamžiku, kdy přejde stav vstupního pinu ICP do aktivní úrovně. V tento okamžik je zapsán stav registru čítače/časovače do registru „Input Capture Register“.

Zajímavou funkcí, kterou může uživatel použít při zarušeném vstupní signálu, je filtrování vstupního signálu tak, že za správný stav se považuje situace, kdy všechny čtyři vzorky stavu na vstupním pinu ICP mají shodnou hodnotu. Rychlost vzorkování stavu je ekvivalentní hodinovému kmitočtu mikroprocesoru.

Čtvrtou funkcí, kterou může tento blok plnit, je generování signálu PWM. V tomto případě čítač/časovač 1 pracuje jako vzestupný/sestupný čítač, kdy nejdříve čítá vzestupně a po dosažení hodnoty TOP pak čítá sestupně. Hodnoty TOP podmiňují jednak rozlišení PWM, jednak frekvenci opakování. Vztah mezi těmito veličinami je uveden v tab. 1. Signál PWM generovaný tímto blokem je vyveden na pin mikroprocesoru OC1 (PB3).

V souvislosti s obsluhou šestnáctibitových registrů si pozorný čtenář si jistě klade otázku, jak zapsat či přečíst obsah tohoto šestnáctibitového registru tak, aby nevznikla možnost chybného čtení, neboť, pokud např. běží čítač a přečtu jeho nižší byte, nemám zaručeno, že se nezmění vyšší byte dříve, než ho také přečtu. Jinými slovy - hodnota

vyššího byte by již nepatřila k nižšímu byte. Na toto návrháři pamatovali a vybavili vyšší byte šestnáctibitových registrů záchytným (pomocným) osmibitovým registrem. Pokud budu postupovat při čtení tak, jak bylo uvedeno výše, zachyť se v okamžiku čtení nižšího byte čítače/časovače okamžitý stav vyššího byte čítače/časovače do záchytného registru a při následném čtení vyššího byte se přečte hodnota nikoli z registru čítače/časovače, ale z jeho záchytného registru.

Postup při zápisu šestnáctibitové hodnoty je přesně opačný. Nejdříve je nutné zapsat hodnotu vyššího byte, přičemž tato hodnota se nezapiše přímo do příslušného registru, ale do záchytného (pomocného) registru. Při následném zápisu hodnoty do nižšího byte šestnáctibitového registru se ve shodném okamžiku přepíše zachycená hodnota ze záchytného registru do vyššího byte registru.

Jen pro zajímavost uvedme, že stejného principu použila firma Microchip u svých mikrokontrolérů PIC.

Poslední periférií, kterou najdeme na čipu AT90S2313 je plně duplexní sériový kanál. Díky vlastnímu generátoru přenosových rychlostí (baud-rate generator) nepijde uživatel o žádný čítač/časovač, jako tomu bylo v případě mikroprocesorů řady AT89C5x. Vstupním kmitočtem pro generátor je přímo hodinový takt oscilátoru, což je též vel-

kou výhodou, a umožňuje to uživateli používat vysokých přenosových rychlostí i s relativně nízkým hodinovým kmitočtem.

Pro ilustraci uvedme, že i s krystalem o kmitočtu pouhých 1,8432 MHz zvládne mikroprocesor komunikaci v rozmezí 24000 Bd až 115200 Bd výjma rychlosti 76800 Bd, tedy v podstatě jako klasický obvod 82C50 známý z prvních PC.

Že to se sériovou komunikací u této řady mikroprocesorů výrobce myslí vážně, můžeme poznat z toho, že schopnosti sériového portu byly rozšířeny o detekce chybových stavů „over-run“, „frame-error“ a „false start bit“. Na přijímací straně byl na vstupu přidán obvod zvyšující odolnost komunikace vůči rušení („noise filtering“).

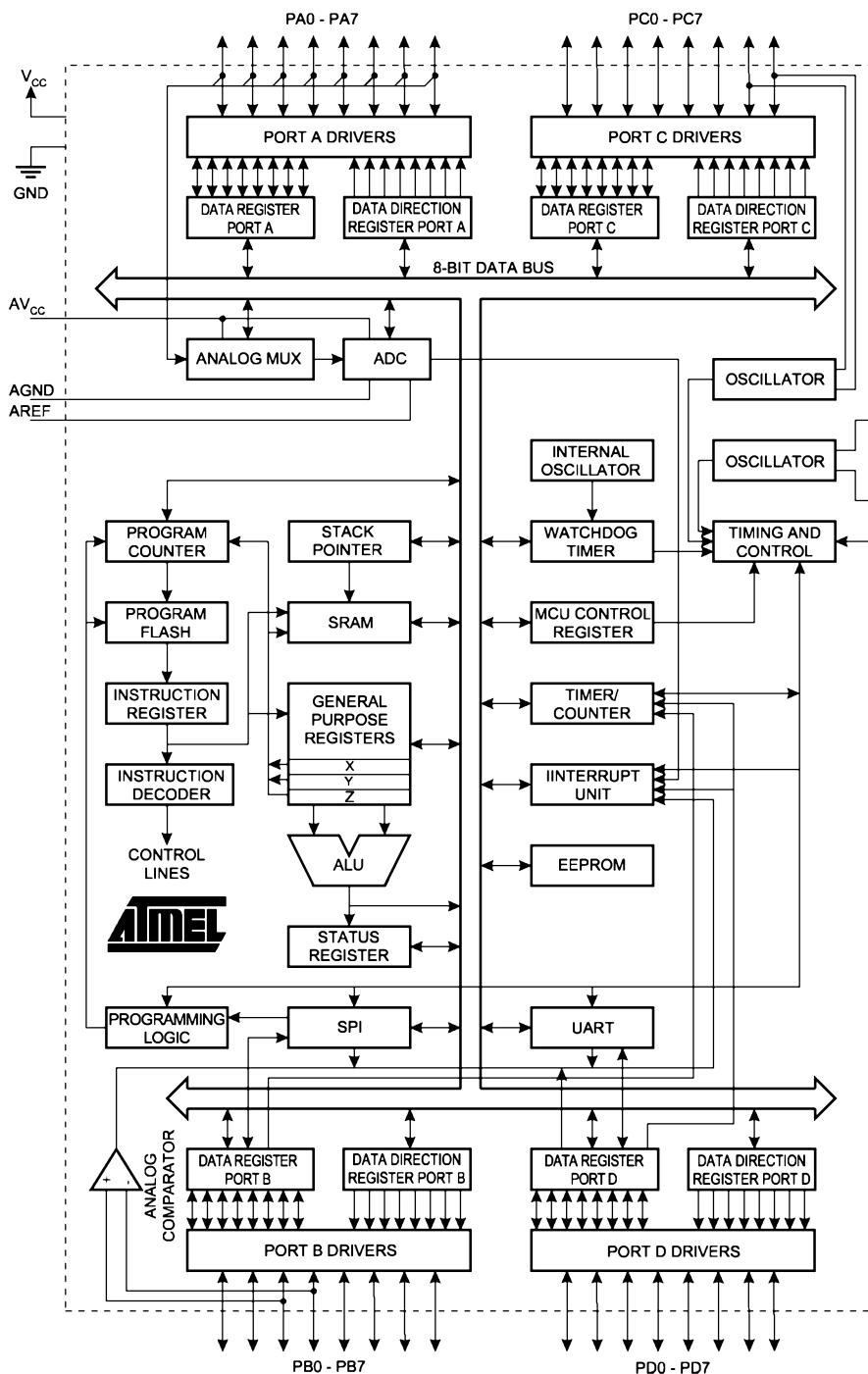
Pro snadnou a rychlou obsluhu tohoto sériového portu vybavili návrháři mikroprocesor celkem třemi samostatnými vektory přerušení (Rx Complete, Tx Complete, Tx data register empty).

Popis vlastností tohoto rozhraní nalezne potenciální uživatel v datasheetech tohoto mikrokontroléru. Je to z toho důvodu, že detailní popis zabírá v originálním datasheetu asi 7 stran a vzhledem k omezenému místu v časopisu by se pak nedostalo na jiné, taktéž zajímavé typy. Pro lepší představu si uvedme alespoň celková bloková schémata obou částí sériového portu (obr. 1.10 a obr. 1.11).

Z dalších vlastností či parametrů, které ještě nebyly vzpomenuy, jmenujme paměť programu o velikosti 2 kB (s organizací 1k x 16) a dva vstupy externího přerušení. Jelikož maximální hodinový kmitočet je až 10 MHz, a to v rozmezí napájecího napětí 4 až 6 V, je schopen mikroprocesor dosáhnout špičkového výkonu až 10 MIPS. Pro aplikace vyžadující nízkou spotřebu může být mikroprocesor provozován s napájecím napětím pouze 2,7 V. Při napájecím napětí 3 V je mikroprocesor schopen pracovat na frekvenci 4 MHz při typické spotřebě 2,8 mA. V režimu „stand-by“, kdy jsou zachovány funkce periférií, odebírá mikroprocesor méně než 0,8 mA. V režimu „power-down“ (režim „spánku“), kdy je zachován obsah paměti dat, odebírá méně než 1 µA. Z obou úsporných režimů lze mikroprocesor „vzbudit“ mimo signálu Reset též dvěma signály externího přerušení (pokud jsou povoleny). Posledním, avšak z hlediska konstruktéra též důležitým parametrem, je proudová zatížitelnost výstupních portů mikroprocesoru. Maximální proud jednotlivého bitu výstupního portu může být až 20 mA (sink, tj. proud vtékající z vnějšku do vývodu IO), což umožňuje přímo budit diody LED

Tab. 1. Závislost maximálního kmitočtu na rozlišení PWM

PWM Resolution	Timer TOP Value	Frequency
8-bit	0x00FF	$f_{TC1}/510$
9-bit	0x01FF	$f_{TC1}/1022$
10-bit	0x03FF	$f_{TC1}/2046$



Obr. 1.12. Blokové schéma mikroprocesoru AT90S8535

systémovým kmitočtem (taktem), přesněji řečeno, zněny na externím vstupu jsou vzorkovány vzestupnou hranou systémového kmitočtu (f_{CPU}). Blokové

schéma vlastního čítače/časovače 0 je na obr. 1.16. Nejčastější užití tohoto čítače/časovače v aplikacích bude spouštění částí programu, které mají

být prováděny opakovaně. Jedinou slabinou využití tohoto čítače/časovače pro tento účel by mohla být nízká priorita přerušení a fakt, že cyklus čítače bude málokdy 1 ms nebo 10 ms či 100 ms, a to zejména v případech, kdy uživatel chce použít sériový kanál na standardních rychlostech. Mnohem větší možnosti nabízí Timer/Counter 1.

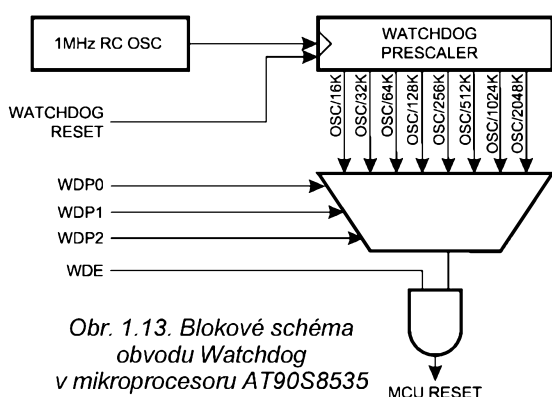
Timer/Counter 1. Jak již bylo řečeno v odstavci věnovanému čítači/časovači 0 (Timer/Counter 0) je vlastnímu čítači/časovači 1 předřazena předdělička

ka s širokými možnostmi výběru vstupního signálu. Takže co platilo pro Timer/Counter 0, platí i pro tento čítač/časovač (viz obr. 1.15). Tím však mezi oběma čítači/časovači podobnost končí. Čítač/časovač 1 je šest-

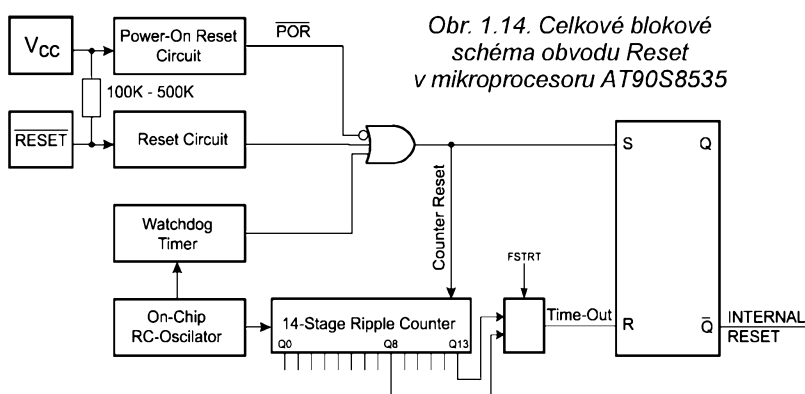
náctibitový čítač doplněný o možnost zachytu okamžitého stavu běžícího čítače (funkce Capture) a se dvěma šestnáctibitovými jednotkami Compare, přičemž tyto dvě jednotky lze nakonfigurovat do režimu generování signálu PWM. Celkové blokové schéma čítače/časovače 1 je na obr. 1.17. Protože detailní popis všech možností nastavení této jednotky by zabral mnoho místa, popíšeme si alespoň ty nejzajímavější.

Začneme jednotkami Compare. Pro okamžik, kdy je dosaženo shody mezi registrem a čítačem, má uživatel možnost nastavit chování výstupního bitu, tj., zda má být hodnota nastavena „log. 1“ či „log. 0“, nebo zda má být stav výstupu změněn na opačný. Příjemnou maličkostí je, že výstup OC1B (výstup jednotky Compare B) nezabírá místo na klasických portech, ale je vyveden mimo (pin 29 u pouzdra PDIP). Tento pin je použit též v případě generování PWM signálu.

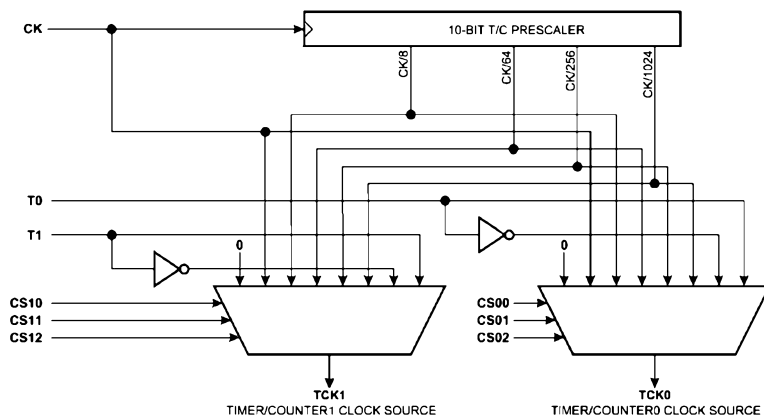
Mikroprocesor je schopen generovat PWM signál až s rozlišením 10 bitů. Pro vztah mezi maximální opakovací frekvencí a rozlišením platí rovněž údaje v tab. 1. Generování signálu PWM se liší od standardního způsobu. V mnoha mikroprocesorech AVR nejdříve čítá čítač vzestupně (up) a v okamžiku dosažení shody s hodnotou v registru Compare je výstup nastaven do požadovaného stavu. Po dosažení maximální hodnoty čítače (viz sloupec Timer TOP Value v tab. 1) počne tento čítač čítat sestupně (down). V okamžiku dosažení shody



Obr. 1.13. Blokové schéma obvodu Watchdog v mikroprocesoru AT90S8535



Obr. 1.14. Celkové blokové schéma obvodu Reset v mikroprocesoru AT90S8535



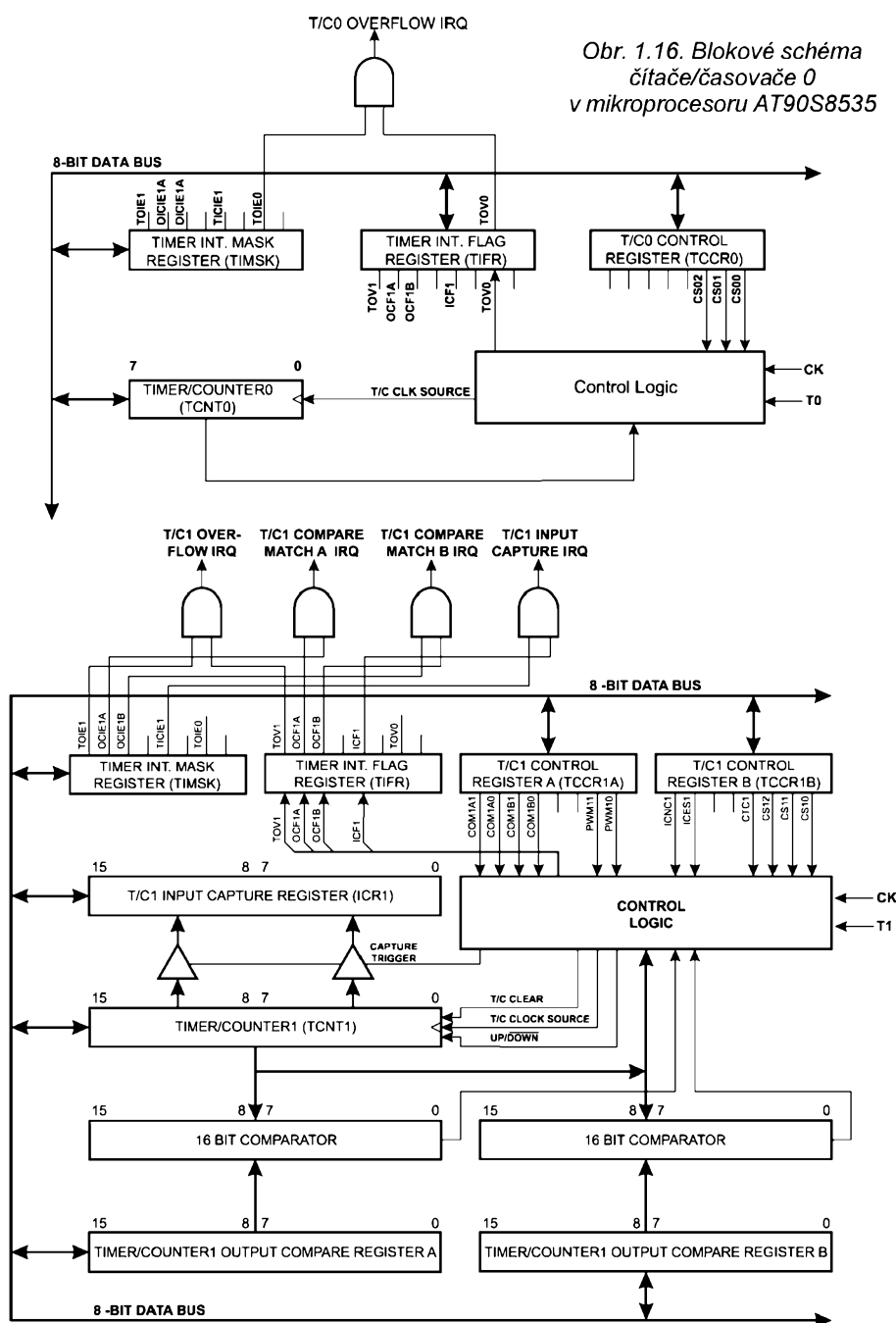
Obr. 1.15. Blokové schéma předdělíček čítačů/časovačů 0 a 1 v mikroprocesoru AT90S8535

registru OCR1X může způsobit vznik nežádoucího výstupního pulsu o těžko definované šířce. Proto návrháři vybavili mikroprocesor pro tuto situaci záchytným registrem. Mikroprocesor si pak novou hodnotu do registru OCR1X zapíše sám ve správný okamžik a uživatel není nucen tuto situaci vůbec řešit.

Timer/Counter 2. Tento osmibitový čítač/časovač se podobá čítači/časovači 0 s tím rozdílem, že má implementovanou osmibitovou jednotku compare (Čítač/časovač v takovéto konfiguraci měl i AT90S8414, u něho to byl čítač/časovač 0). Tento čítač/časovač je též schopen generovat analogový signál metodou PWM s rozlišením 8 bitů, a to stejnou metodou jako v případě čítače/časovače 1. Stejně jako oba standardní čítače/časovače má i tento čítač/časovač předřazenou předděličku. Protože však tento čítač musí být schopen pracovat i tehdy, když zbytek mikroprocesoru je v režimu sleep (signál pro oba standardní čítače/časovače je synchronizován se systémovým taktem), je předdělička odlišná od standardních. Právě pomocí tohoto čítače, který může zpracovávat kmitočet z oscilátoru 32 kHz, lze za podpory jednoduchého programového vybavení vytvořit obvod RTC, který bývá nutnou součástí mnoha aplikací. Blokové schéma předděličky je na obr. 1.19, blokové schéma vlastního čítače/časovače 2 je na obr. 1.20.

Asynchronní sériový port (UART).

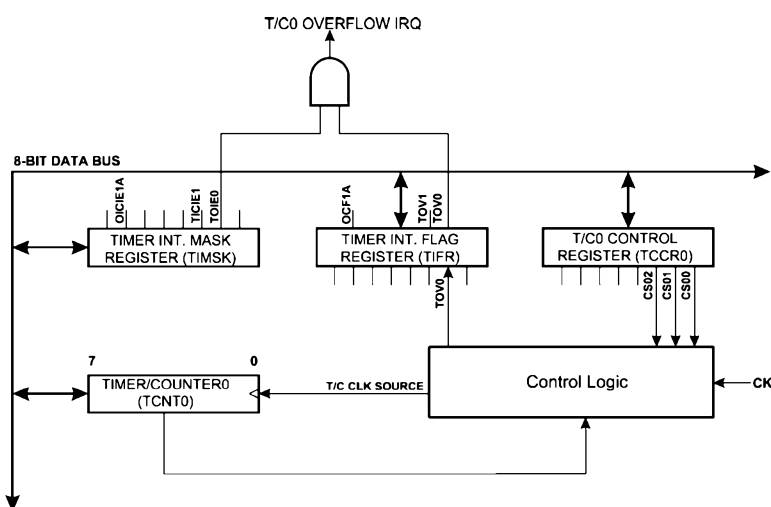
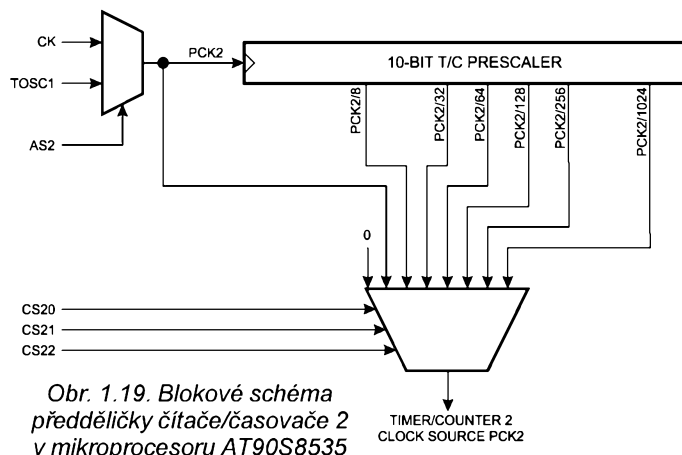
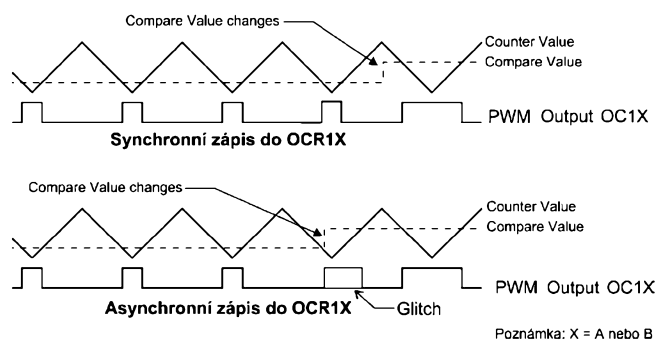
Jelikož málokdy se obejde mikroprocesor bez styku s okolím, a protože je sériová komunikace dobře zvládnutá, vybavili návrháři mikroprocesor plnohodnotným duplexním asynchronním sériovým portem (kanálem). Slovem plnohodnotný je míněno to, že vlastnosti sériového portu obsahují mnoho užitečných funkcí. Ze základních jmenujme detekci falešného start bitu, detekci chybného rámce a přetečení datového bufferu. Aby byla obsluha sériového portu z hlediska programátora snadnější, disponuje sériový kanál celkem třemi samostatnými vektory přerušení: vysílání kompletní (transmitter register empty), vysílání vyrovnávacího registru prázdný (data register empty) a příjem kompletní (receive complete). Jelikož se sériová komunikace používá v mnoha případech pro multiprocesorovou komunikaci nebo pro komunikaci mezi více zařízeními, které komunikují po jedné sběrnici (např. RS485), podporuje sériový kanál devítibitovou komunikaci, která umožňuje snadno oddělit data od povelů (adres). Aby uživatel nepřišel o jeden čítač/časovač při použití sériového kanálu, vybavili návrháři sériový kanál vlastním generátorem přenosových rychlostí. Díky tomu, že generátor využívá přímo kmitočet hlavního oscilátoru, lze využít vysokých přenosových rychlostí i při relativně nízkém systémovém taktu. Blokové schéma přijímací části asynchronního sériového kanálu



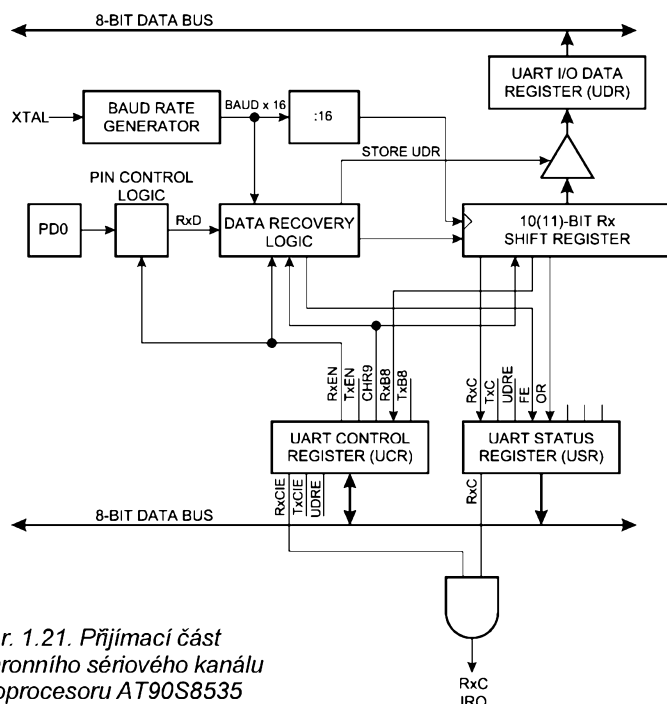
Obr. 1.17. Blokové schéma čítače/časovače 1 v mikroprocesoru AT90S8535

s hodnotou v „Compare“ registru je výstup nastaven na původní úroveň. Výše uvedený princip a to, že návrháři mys-

leli na uživatele v tomto bodě do posledního detailu, je vidět na obr. 1.18. Nesynchronní zápis nové hodnoty do



Obr. 1.20. Blokové schéma čítače/časovače 2 v mikroprocesoru AT90S8535



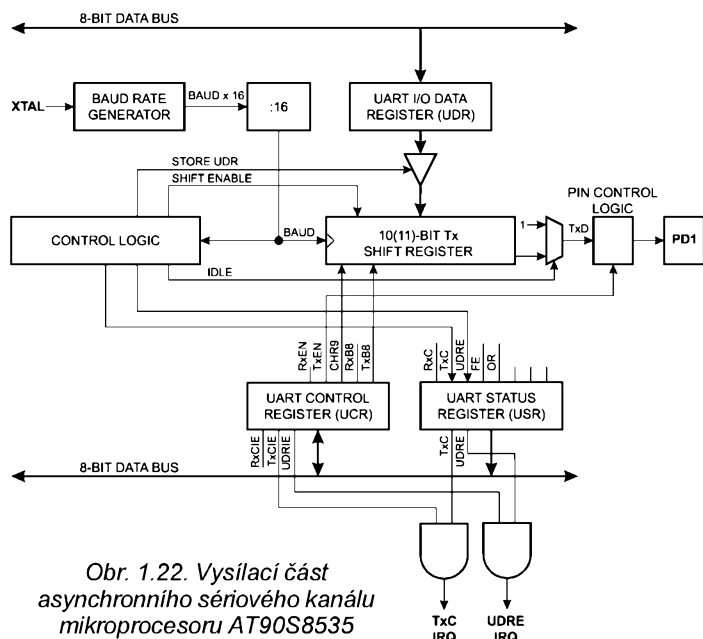
Obr. 1.21. Přijímací část
asynchronního sériového kanálu
mikroprocesoru AT90S8535

je na obr. 1.21, blokové schéma vysílací části je na obr. 1.22.

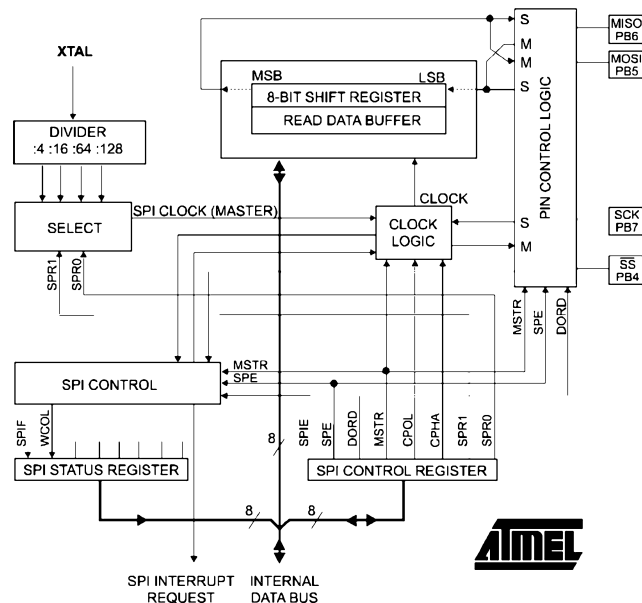
Synchronní sériový port (SPI). Jelikož je škoda mít v mikroprocesoru téměř celý synchronní port (kanál) jen pro účely programování vnitřních pamětí, dovybavili návrháři tento mikroprocesor tak, aby synchronní sériový kanál používaný při programování vnitřních pamětí měl všechny potřebné části a mohl být tak použit i pro komunikaci při běhu programu. To, že se jedná o plnohodnotný sériový kanál, můžeme poznat dle parametrů. Rozhraní SPI umožňuje nastavit typ zařízení (tj. zda je typu Master či Slave), lze nastavit který bit (MSB či LSB) bude vyslán jako první a pomocí vlastního generátoru přenosových rychlostí lze nastavit čtyři přenosové rychlosti, aniž by uživatel přišel o jediný čítač/časovač. Rozhraní je též schopno detekovat kolizi na sběrnici, a v případě, že je v módu Slave, dokáže „vzbudit“ celý mikroprocesor z „Idle“ módu. Celkové blokové schéma synchronního sériového portu je na obr. 1.23. S výhodou lze toto rozhraní použít pro komunikaci s externí sériovou pamětí EEPROM či Flash nebo dalším mikroprocesorem. Vzhledem k tomu, že existuje více definic, tzv. módů, je nutné při použití nastavit ten správný mód.

Analogový komparátor. Protože mnoho signálů, které mikroprocesory zpracovávají, jsou analogové, musí se nejdříve převést do formy digitální. Tomuto účelu slouží A/D převodníky. Pro mnoho aplikací je však přítomnost drahého A/D převodníku z hlediska ceny vlastního mikroprocesoru nevhodná. Pro mnoho účelů postačují méně přesné metody převodu, např. pomocí analogového komparátoru. Blokové schéma analogového komparátoru je na obr. 1.24.

Interní paměť EEPROM. Mnoho programů potřebuje uschovat některá data tak, aby zůstala zachována i při vypnutí přístroje, ale aby bylo možné je kdykoliv přepsat. Tomuto požadavku vyhovují paměti EEPROM. Konstruktor má sice možnost přidat externí paměť EEPROM, ale obsadí tím některé vstupní/výstupní piny mikroprocesoru a jelikož jsou tyto paměti sériové, jsou pomalé a vyžadují velkou programovou

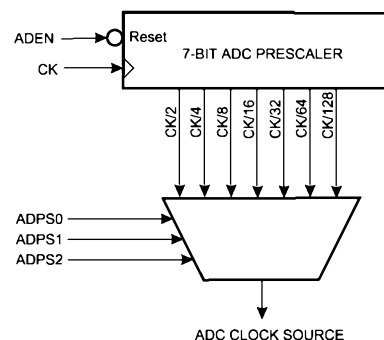
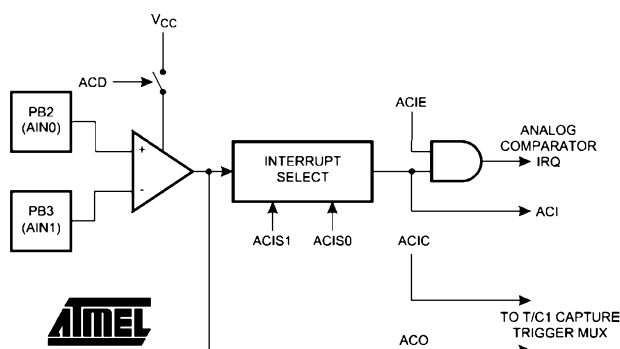


Obr. 1.22. Vysílací část
asynchronního sériového kanálu
mikroprocesoru AT90S8535



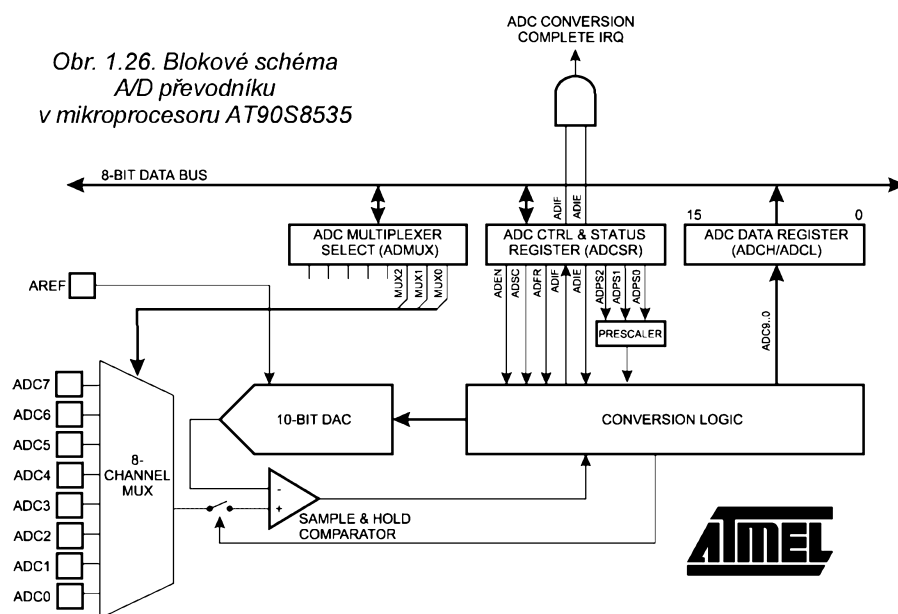
Obr. 1.23. Blokové schéma synchronního sériového kanálu

Obr. 1.24.
Blokové schéma
analogového
komparátoru v
mikroprocesoru
AT90S8535



Obr. 1.25. Blokové schéma
předděličky pro A/D převodník
v mikroprocesoru AT90S8535

Obr. 1.26. Blokové schéma
A/D převodníku
v mikroprocesoru AT90S8535



podporu. Tyto problémy je možné vyřešit tím, že je potřebná paměť umístěna uvnitř vlastního mikroprocesoru. Návrháři mikroprocesoru AT90S8535 dali do vlnu interní paměť EEPROM o velikosti 512 byte. Veškerá komunikace s interní paměti EEPROM se děje, stejně jako u ostatních periférií, přes registry, které jsou mapované do oblasti I/O portů, tj. pomocí instrukcí IN a OUT. Výhody tohoto řešení jsou dvě. První výho-

dou je rychlost komunikace, neboť tato komunikace probíhá paralelně po bytech. Druhou výhodou je fakt, že tato paměť neobsadí žádné fyzické porty mikroprocesoru. Pokud by interní paměť EEPROM měla malou kapacitu, lze použít vnější paměť typu EEPROM či pro objemy dat v řádech megabyte paměti Flash - např. typy AT45D021 až AT45DB642. Poslední jmenovaný typ disponuje kapacitou 64 Mbit. Oba typy

paměti vyrábí firma ATMEL v širokém sortimentu a s výhodou lze pro komunikaci s těmito paměti využít rozhraní SPI.

A/D převodník. Periférii, která scházela u předchozího typu mikroprocesoru a kterou musel konstruktér buď přidat externě nebo se spokojit s A/D převodníkem zkonstruovaným z analogového komparátoru, je A/D převodník. Mikroprocesor AT90S8535 je vybaven analogovým multiplexerem s osmi vstupy, na který je připojen A/D převodník pracující na principu postupné aproximace s rozlišením až 10 bitů. Výrobce zaručuje maximální nelinearitu $\pm 0,5$ LSB a absolutní přesnost 2 LSB. Převodník je schopen poskytnout maximálně 15 kps při zachování maximální přesnosti. Protože převodník potřebuje ke své činnosti zdroj řídicího kmitočtu, disponuje převodník vlastní předděličkou, která je schopna poskytnout požadovaný kmitočet vydělením kmitočtu systémového. Pro dosažení maximální přesnosti se musí řídicí kmitočet pro A/D převodník pohybovat v rozmezí 50 kHz až 200 kHz. V rozmezí těchto kmitočtů se pohybuje doba konverze v rozmezí 260 μ s až 65 μ s. Pokud nepotřebujeme maximální přesnost, lze zvýšit řídicí kmitočet až na 2 MHz. Na

druhé straně, pokud potřebujeme dosáhnout maximální přesnosti, doporučuje výrobce několik opatření, počínaje dobrou filtrací napájecího napětí pro analogovou část mikroprocesoru (pozor na maximální rozdíl mezi V_{cc} digitální části a AV_{cc} analogové části, který nesmí překročit 0,3 V) přes vhodný návrh desky s plošnými spoji až po možnost uvést mikroprocesor do úsporného režimu (idle mode) na dobu A/D převodu. Uvedením mikroprocesoru do úsporného režimu se výrazně omezi vnitřní rušení části A/D převodníku signály z digitální části mikroprocesoru.

Další vlastnosti. Nízkonapěťové varianty těchto mikroprocesorů jsou značeny pouze nižším maximálním kmitočtem, takže např. AT90S8535-4PC je typ, který má povolený rozsah napájecích napětí 2,7 až 6 V, kdežto typ AT90S8535-8PC má rozsah povoleného napájecího napětí jen 4 až 6 V.

Bohužel přítomnost A/D převodníku znemožnila implementaci rozhraní pro externí datovou paměť, tak jak ji má implementováno AT90S8515. Překážkou je totiž použití stejných vstupních/výstupních bran jak pro A/D převodník, tak pro případnou externí paměť.

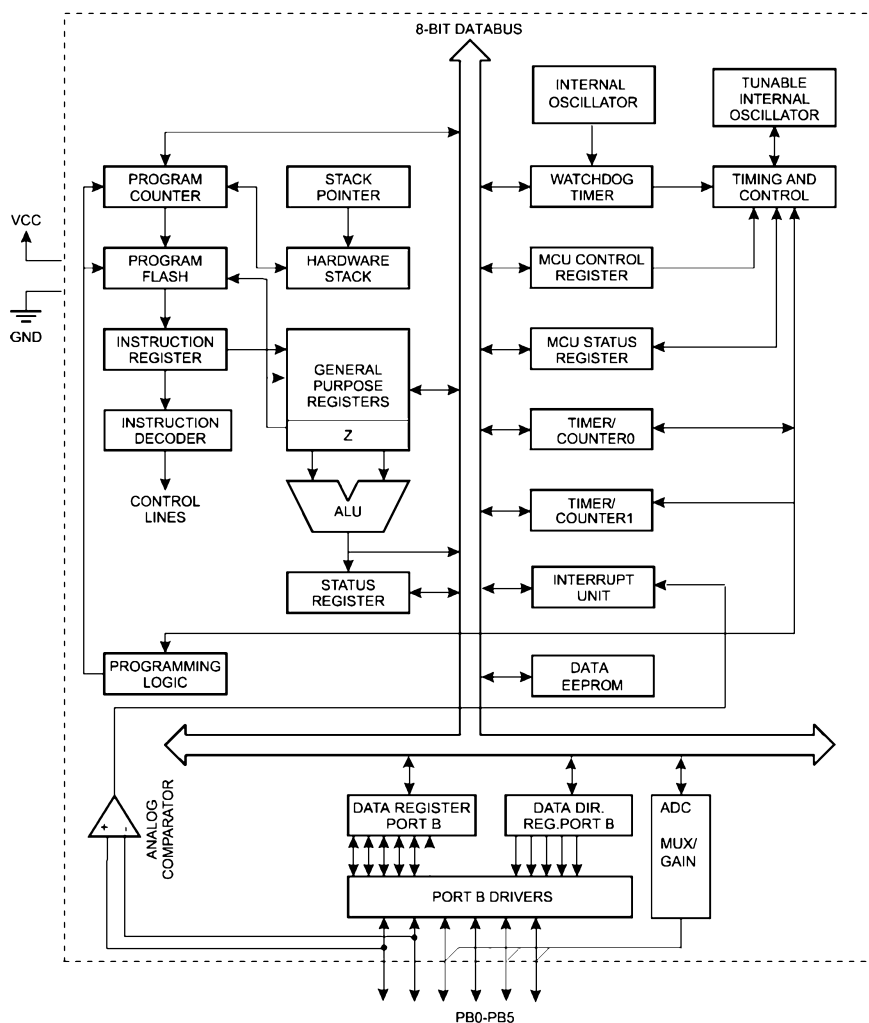
Takéž budoucnost mikroprocesoru AT90S4434, coby paměťově polovičního bratra, je vzhledem k technologickému pokroku a zlevňování výroby nejasná. Vše nasvědčuje tomu, že výrobce od tohoto typu ustupuje.

ATtiny15L. I když by se podle malého pouzdra mohlo zdát, že mikrokontrolér s tímto označením je pro konstruktéry nezajímavý, je opak pravdou. I když malý rozměry, disponuje tento mikroprocesor (na svoji velikost) bohatými periferiemi, které jej činí vhodným pro mnoho aplikací. Podle počtu periferií je blíže spíše větším mikroprocesorům než předchozím dvěma typům.

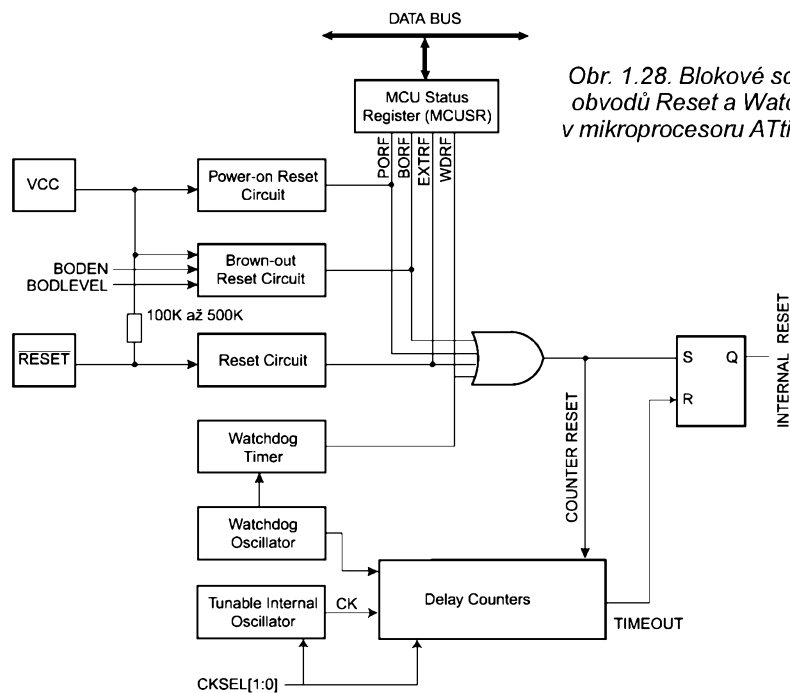
Pojďme si tento mikroprocesor, jehož blokové schéma je na obr. 1.27, představit podrobněji.

Oscilátor. První zajímavostí, která padne každému konstruktérovi do oka snad jako jedna z prvních, je nemožnost použití externího krystalu jako zdroje hodinového (řídícího) kmitočtu. Mikroprocesor má pouze kalibrovaný interní oscilátor. Změna kmitočtu tohoto oscilátoru je při změně napájecího napětí od 3 do 5 V menší než 4 %. Pokud konstruktér požaduje přesnější dostavení, je možné dostavit kmitočet pomocí kalibrační konstanty OSCCAL. Výrobce nedoporučuje použít vyšší kmitočet než 1,75 MHz. Od tohoto kmitočtu je totiž odvozeno i časování interní paměti EEPROM a při vyšších kmitočtech by nemusel být správný zápis do této paměti. Použití interního oscilátoru uspoří dva vývody pro jiné použití, což u pouze osmivývodového pouzdra je velká úspora.

Obvody Reset a Watchdog. Že to výrobce myslí vážně i s tímto nejmenším zástupcem mikroprocesorů řady AVR, je



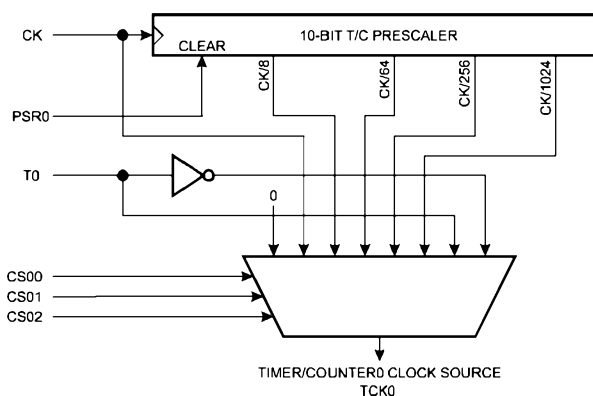
Obr. 1.27. Blokové schéma mikroprocesoru ATtiny 15L



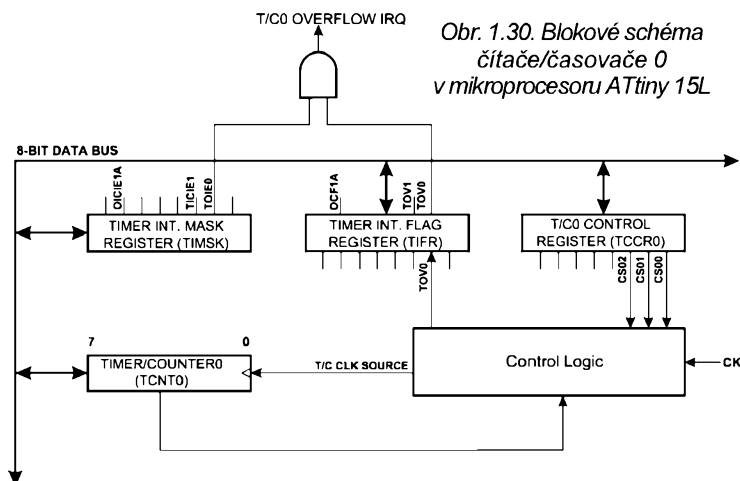
Obr. 1.28. Blokové schéma obvodů Reset a Watchdog v mikroprocesoru ATtiny 15L

vidět na propracovaném systému obvodů Reset a Watchdog, které jsou na obr. 1.28. Obvody jsou schopny ošetřit kritické situace i v profesionálních aplikacích, kde je velký důraz kladen na spolehlivost systému. Velmi důležité je, že výrobce umožnil získávat informace z tohoto obvodu přes čtyři stavové bity,

které nesou informaci o důvodu resetu mikroprocesoru. Tato informace je nezbytná ve všech profesionálních aplikacích, neboť mikroprocesor, resp. jeho programové vybavení, musí být schopno reagovat na chyby způsobené okolním prostředím (silné rušení, výpadek napájení apod.)

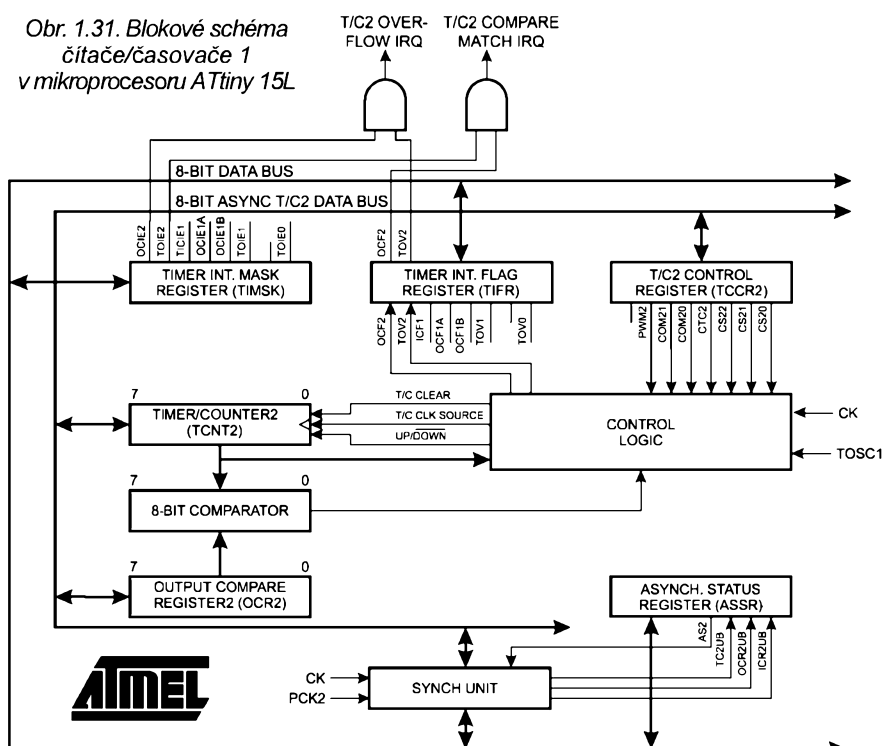


Obr. 1.29. Předdělička čítače/časovače 0



Obr. 1.30. Blokové schéma čítače/časovače 0 v mikroprocesoru ATtiny 15L

Obr. 1.31. Blokové schéma čítače/časovače 1 v mikroprocesoru ATtiny 15L

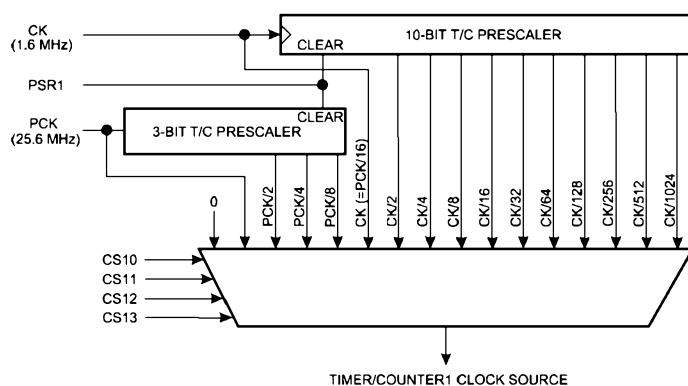


ATMEL

bitového čítače/časovače 1, který mají vyšší modely mikroprocesorů rodiny AVR (jako např. AT90S8515 či AT90S8535). Díky tomuto čítači/časovači je ATtiny15L schopen generovat osmibitový signál PWM s maximálním kmitočtem 100 kHz. Aby toto bylo možné, i když je kmitočet interního oscilátoru velmi nízký, je na čipu mikroprocesoru přítomna jednotka fázového závěsu (PLL) s napětím řízeným oscilátorem, který násobí kmitočet interního oscilátoru 16x, tj. maximální vstupní kmitočet čítače/časovače 1 je 25,6 MHz. Co se týká možnosti, ty jsou obdobou možnosti PWM jednotky u již zmínovaných „větších bratrů“ AT90S8515 a AT90S8535. Protože možnosti jen osmibitového čítače/časovače 1 jsou menší než šestnáctibitového, vybavil výrobce tento čítač/časovač 1 bohatší předděličkou, která umožňuje zvolit vhodný vstupní kmitočet a tím alespoň trochu kompenzovat nevýhody kratšího čítače. Blokové schéma předděličky čítače/časovače 1 je na obr. 1.32.

A/D převodník. Poslední, ale z hlediska konstruktérů asi nejzajímavější periférií, alespoň dle mého soudu, je A/D převodník, a to dokonce desetibitový (obr. 1.33). Vlastnímu A/D převodníku, který je založen na postupné aproximaci (successive approximation), je předřazen čtyřkanálový multiplexer. Timto výčtem nekončí možnosti vlastního převodníku. Dva z kanálů mohou být přepnuty z režimu Single-Ended, kdy je každý vstup samostatný a měří napětí oproti společné zemi, do režimu Differential, kdy pracují jako jeden diferenciální vstup s tím, že je možné využít dvacetinásobného zesílení před vlastním A/D převodem. Pokračujme dále. Minimální doba konverze je 65 μ s, což odpovídá rychlosti 15 ksps. A/D převodník má vlastní napěťovou referenci 2,56 V. Pokud by uživatel však nebyl s touto referencí spokojen, může vnitřní napěťovou referenci vypnout a použít externí. Co se týká vlastní přesnosti A/D převodníku, zaručuje výrobce absolutní přesnost ± 2 LSB a integrální nelinearitě $\pm 0,5$ LSB. Pro dosažení maximální přesnosti nesmí řídicí kmitočet A/D převodníku překročit 200 kHz. Tento kmitočet lze nastavit celkem v osmi krocích pomocí předděličky, která je velmi po-

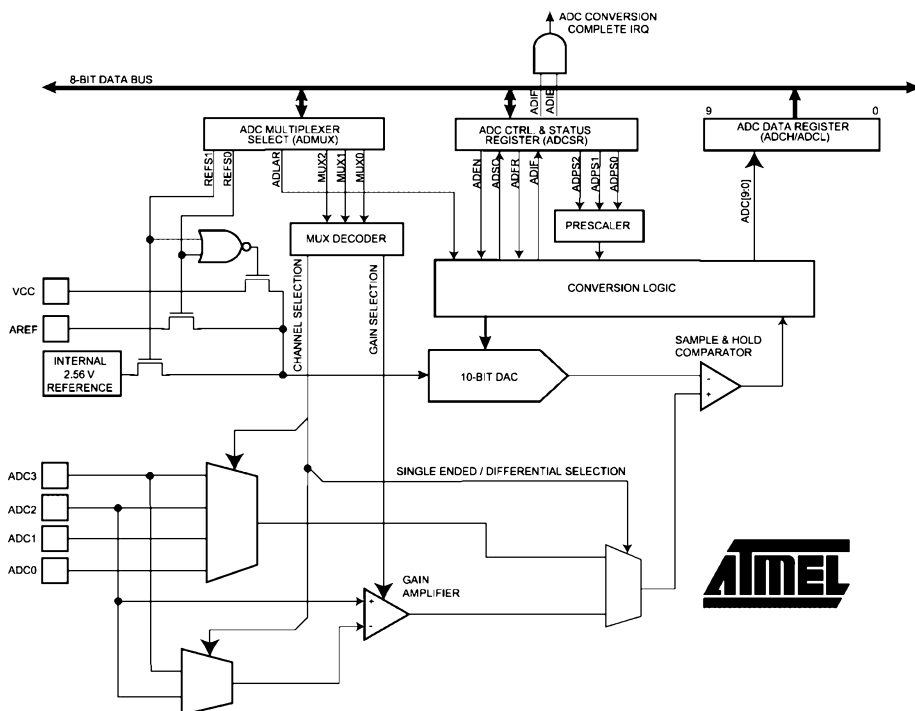
Obr. 1.32. Předdělička čítače/časovače 1



Čítač/časovač 0. Tento čítač/časovač je jednoduchý osmibitový čítač s předděličkou. Byť jsou jeho možnosti v porovnání s čítačem/časovačem 1 chudé (jedná se o vstupní čítač s indikací přetečení a možnosti generování přerušení), jistě najde uplatnění např. při generování systémového času. Při čítání externího signálu si je možné vybrat aktivní hranu, na kterou má čítač reagovat. Frekvence čítaného externího

signálu nesmí být vyšší než 1/4 interního kmitočtu. Blokové schéma předděličky čítače/časovače 0 je na obr. 1.29, blokové schéma vlastního čítače/časovače 0 je na obr. 1.30.

Čítač/časovač 1. Další čítač/časovač přítomný na čipu mikroprocesoru ATtiny15L je osmibitový čítač/časovač 1 (obr. 1.31), který je svými možnostmi a funkcemi obdobou šestnácti-



Obr. 1.33. Blokové schéma A/D převodníku v mikroprocesoru ATtiny 15L

dobná předělice čítače/časovače 0. Dále výrobce doporučuje s ohledem na dosažení co nejlepších výsledků převodů, uvést jádro mikroprocesoru během A/D konverze do režimu „Idle“. Důvod je jasný. Na vlastním čipu jsou velmi blízko analogové i číslicové části mikrokontroléru a signály z číslicové části, zvláště obdélníkového průběhu, se velmi lehko šíří přes parazitní kapacity na čipu právě do analogové části. Omezením zdrojů těchto signálů má za následek snížení i rušivých signálů, které ruší měřený analogový signál.

ATtiny 26, ATtiny 26L. I když by se mohlo podle typového označení zdát, že tento typ je předchůdcem ATtiny 28, opak je pravdou. Jelikož díky bohatosti periférií bude mikroprocesor vhodný pro mnoho aplikací, nabízí ho výrobce v pouzdrech DIL20 a SIOC20, přičemž ještě plánuje pouzdro SSOP20 a prostorově nejmenší pouzdro MLF. Porovnáme-li skladbu periférií ATtiny 15L a ATtiny 26L, uvidíme, že ATtiny 26 je nejen „víceúčelovým“ následovníkem ATtiny 15L, ale kromě již známých periférií disponuje mnoha dalšími.

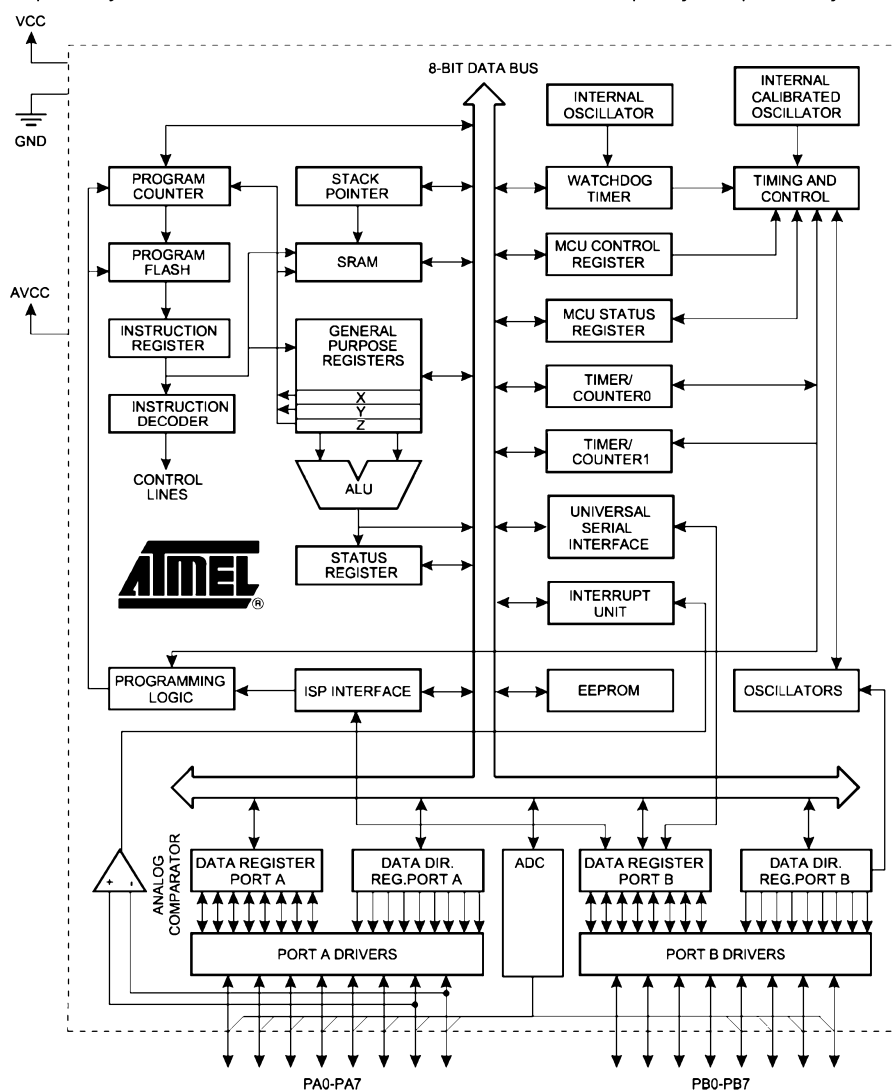
Začneme instrukční sadou. Díky paměti SRAM o velikosti 128 byte pro data byly implementovány všechny tři datové pointery. Přítomnost paměti dat umožnila též implementaci klasického zásobníku návratových adres. Proto se také instrukční sada rozrostla na standardních 118 instrukcí. Paměť programu má celkem 2 kB s organizací 1k x 16. Kromě dvou výše uvedených pamětí je u tohoto typu implementována paměť EEPROM o velikosti 128 byte. Protože o vhodnosti mikroprocesoru pro tu kterou aplikaci rozhodují většinou periférie (a pak výkon vlastního jádra), uvedme si, než si je detailně popíšeme, jejich stručný výčet.

Jak již je zvykem u rodiny ATtiny, je na čipu implementován kalibrovaný os-

cilátor, tentokrát s většími možnostmi. Upraveny byly i obvody Resetu, jmenovitě Watchdog, do něhož byl přidán velmi užitečný obvod „Brown-out“. Byly upraveny možnosti celého resetovací-

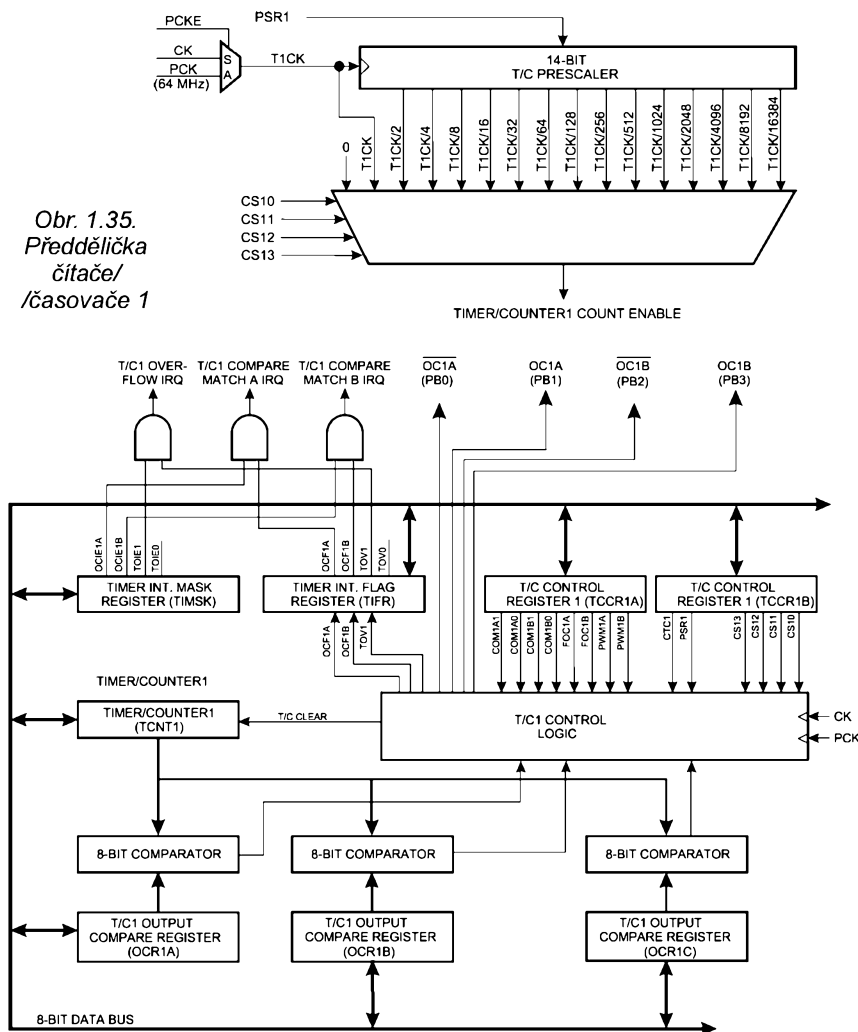
ho systému, hlavně možnosti nastavit dobu, po kterou má signál reset trvat, neboť zejména různé typy oscilátorů se liší dobou náběhu. Zatímco schopnosti čítače/časovače 0 zůstaly stejné, schopnosti čítače/časovače 1 byly velmi rozšířeny. Taktéž schopnosti interního A/D převodníku byly vhodně upraveny (módy SE, DE). Vzhledem k přítomnosti zmiňovaného A/D převodníku byly rozšířeny módy se sníženou spotřebou, aby programátor mohl v případě potřeby omezit negativní vlivy digitální části mikroprocesoru na A/D převodník na minimum. A protože, jak je z výše uvedeného vidět, mnoho periférií je nových a mnoho starých má nové funkce, pojďme si je představit postupně detailněji.

Interní oscilátor. Interní oscilátor byl implementován již v řadě předchozích mikroprocesorů, ale zde jsou jeho vlastnosti ještě dále rozšířeny a vylepšeny. U předchozích mikroprocesorů byl přinejlepším kalibrovaný na jeden kmitočet a to pomocí konstanty v paměti. Interní oscilátor v ATtiny 26 je nejen kalibrovaný s možností doladění, ale je možné ho nastavit celkem na čtyři kmitočty: 1 MHz, 2 MHz, 4 MHz a 8 MHz. Toto rozšíření je velmi vhodné, neboť nutnost spokojit se pouze s jed-



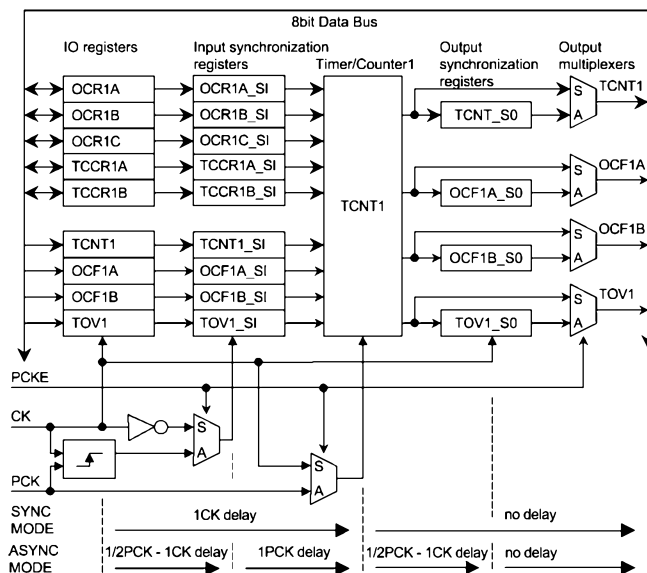
Obr. 1.34. Blokové schéma mikroprocesoru ATtiny 26L

Obr. 1.35.
Předdělička
čítače/
časovače 1



Obr. 1.36. Blokové schéma čítače/časovače 1 v mikroprocesoru ATtiny 26L

Obr. 1.37.
Čítač/
časovač 1
v asynchron-
ním módu



ním kmitočtem je v mnoha případech omezující a nutí konstruktéra použít externí krystal. Použitím externího krystalu se samozřejmě zmenší počet dostupných (volně využitelných) pinů, což u pouzdra s malým počtem vývodů je velká nevýhoda.

Kalibrační konstanty jsou na podobných místech v paměti jako u předchozích mikroprocesorů, tj. jsou dostupné pouze při programování obvodu a uží-

vatel musí zajistit jejich zkopírování do vhodného místa programové paměti. Z programové paměti lze tuto kalibrační konstantu při běhu programu vyzvednout a zapsat do kalibračního registru oscilátoru. Pokud však uživatel použije frekvenci 1 MHz, mikroprocesor si automaticky tuto kalibrační konstantu načte.

Externí oscilátor. Aby konstruktér nemusel vždy používat pro oscilátor krystal, vybavili návrháři mikroprocesor

univerzálním oscilátorem, který je možno využívat jako standardní oscilátor s krystalem nebo keramickým rezonátorem, jako krystalový oscilátor s nízkým kmitočtem, jako RC oscilátor, jako vstup pro externí oscilátor a jako PLL závěs, který je schopen vynásobit vstupní kmitočet 64x.

Čítač/Časovač 0. Tato část nedoznala žádných změn a je ve stejné konfiguraci jako např. u mikroprocesoru AT90S8535.

Čítač/Časovač 1. Nezměnil-li se čítač/časovač 0, u čítače/časovače 1 najdeme změn velmi mnoho, počínaje vstupním multiplexerem/předděličkou (obr. 1.35, obr. 1.36). První změnou, která je nejvíce vidět, je rozšíření možnosti výběru předvyděleného kmitočtu, kde si programátor může vybrat z patnácti možností. Pro situace, kdy je interní takt pomalý, je možné přivést do předděličky kmitočet 64 MHz, získaný vynásobením pomocí závěsu PLL ze základního kmitočtu 1 MHz (více originální datasheet ATtiny 26/ATtiny 26L). Pokud je jako zdroj taktu pro tento čítač zvolen interní takt procesoru, pracuje čítač v synchronním módu. Pokud však zvolíme jako takt pro tento čítač/časovač takt produkovaný PLL tj. kmitočet 64 MHz (!), bude tento čítač/časovač pracovat v asynchronním módu. Tento mód přináší komplikace v komunikaci jádra mikroprocesoru s registry tohoto čítače/časovače, a to ve formě zpoždění mezi zapsáním hodnoty instrukcí a skutečným okamžikem zapsání hodnoty do registru čítače/časovače. Situaci můžeme vidět na obr. 1.37. Z tohoto obrázku též vyplývá, že logika pro synchronizaci potřebuje dvě aktivní hrany signálu PCK během trvání úrovně high signálu CK na to, aby byla hodnota zapsána do registrů. Pokud by byl systémový kmitočet příliš vysoký a výše uvedená podmínka by nebyla splněna, existuje nebezpečí, že data či řídicí byte nebude zapsán do registru.

Na druhou stranu tento režim rozšiřuje možnosti využití čítače/časovače 1, zvláště pak možnosti PWM, neboť díky vysokému vstupnímu kmitočtu je mezní frekvence PWM 250 kHz při plném osmibitovém rozlišení (!). Tímto parametrem překonává i oblíbené mikrokontroléry PIC, které dokáží generovat PWM s mezní frekvencí 78 kHz při osmibitovém rozlišení. Mikrokontrolér PIC však musí „běžet“ na 20 MHz, zatímco u mikroprocesoru AVR postačuje systémový takt 1MHz (!).

Otázkou zůstává, zda programátor dokáže využít maximální rychlost PWM, neboť to znamená změnu hodnoty PWM každé 4 μ s. Avšak i kdyby tuto rychlost nedokázal využít, sama vysoká frekvence PWM zjednoduší např. návrh výstupních filtrů, které odstraňují nežádoucí nosný kmitočet PWM.

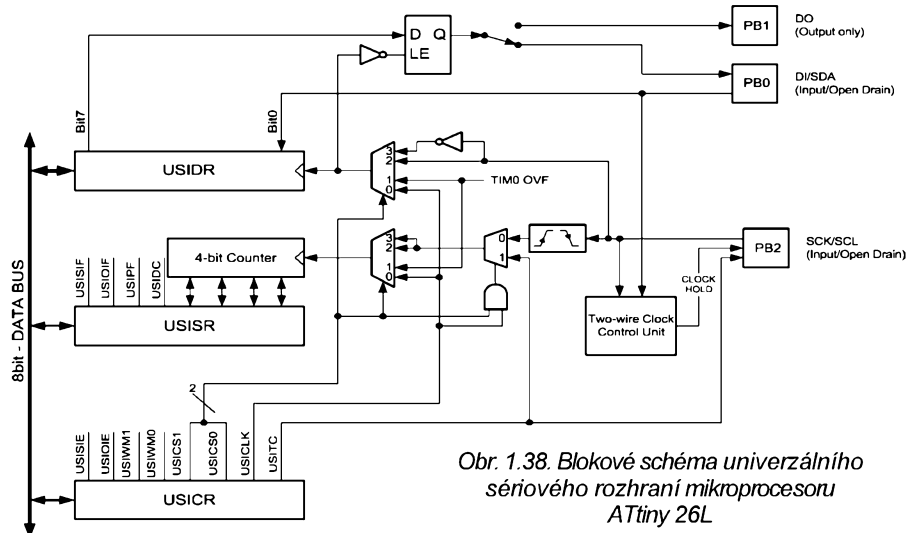
Mikroprocesor ATtiny 26 disponuje celkem dvěma jednotkami PWM (registry OCR1A, OCR1B). Třetí registr OCR1C slouží k případnému zkrácení cyklu či-

tače TCNT1, který je časovou základnou PWM, tak aby bylo možno dosáhnout ještě vyšších kmitočtů PWM. Zkrácením cyklu čítače TCNT1 snižujeme však dosažitelné rozlišení PWM. Například zkrácením cyklu z 256 (8 bitů) na 128 (7 bitů) je možné dosáhnout kmitočtu PWM 500 kHz.

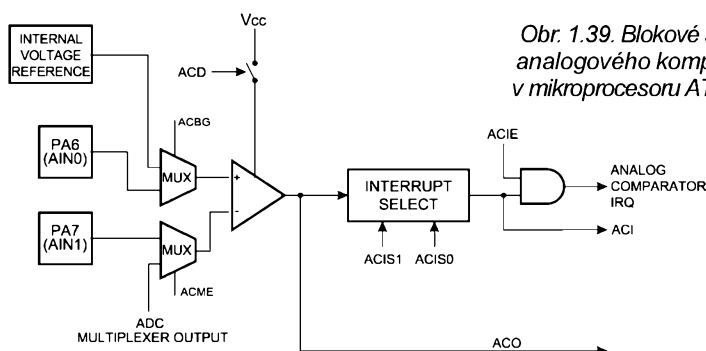
Chování čítače TCNT1, který slouží ke generování časové základny pro oba komparátory PWM, se liší od chování čítačů v předchozích verzích mikroprocesorů AVR. V předchozích verzích čítač po dosažení stavu 0xFF začal čítat směrem dolů k hodnotě 0x00. U mikroprocesoru ATtiny 26 čítač po dosažení hodnoty 0xFF (nebo hodnoty nastavené v registru OCR1C) čítá stále nahoru, tj. následující hodnota je 0x00.

USI - univerzální sériové rozhraní.

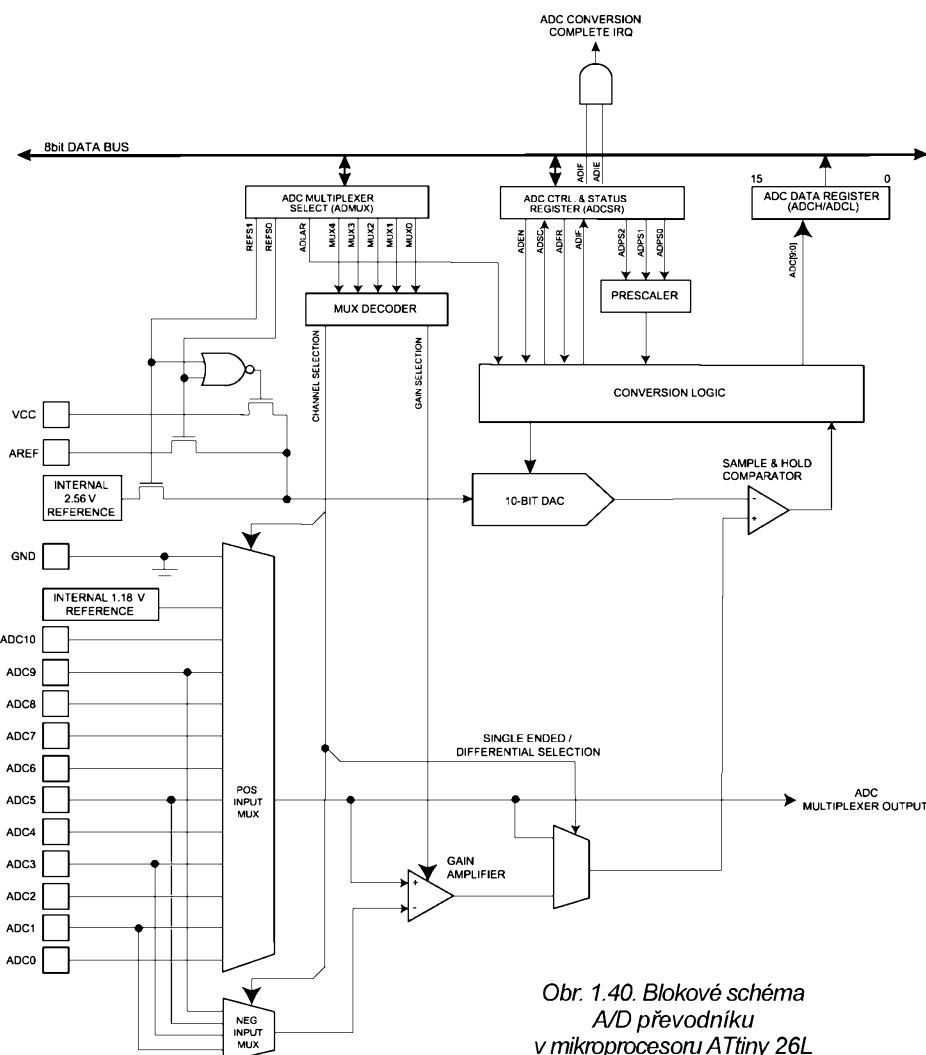
Jelikož v mnoha případech nevystačíme v aplikaci pouze s tím, co nám poskytuje vlastní mikroprocesor (mikrokontrolér), vyvstává problém, jak přídavné externí periferie připojit k mikroprocesoru. Takovou periferii může být paměť EEPROM, obvod RTC, jiný mikroprocesor apod. Pokud nepotřebujeme extrémní rychlost, zcela určitě je nejvhodnější připojit periferie prostřednictvím sériového rozhraní. Jelikož existuje mnoho různých norem sériového rozhraní, bývá někdy problém vybrat periferie tak, aby měly stejné komunikační rozhraní jako vlastní mikroprocesor. Proto výrobci vybavují mikroprocesor buď větším počtem různých rozhraní, nebo, jako v tomto případě, jedním, ale s možností jeho plné konfigurovatelnosti pro různé normy. Celkové blokové schéma synchronního sériového rozhraní, které je v mikroprocesoru implementováno, je na obr. 1.38. Uvedené rozhraní může pracovat jako dvoudrátové (I²C) nebo třídrátové (Microwire či SPI), v režimu Master či Slave. Velmi zajímavá je možnost vzbudit mikroprocesor z režimu se sníženou spotřebou tehdy, když začnou přicházet po tomto rozhraní data. V režimu dvoudrátového rozhraní se mikroprocesor dokáže vzbudit ze všech módů se sníženou spotřebou (včetně power-down módu) při příchodu dat po tomto rozhraní. Jako zdroj hodinového signálu pro toto sériové rozhraní je možné použít signál overflow čítače/časovače 0 nebo externí signál, nebo je možné řídit (taktovat) celý proces softwarově. Pokud není tato periferie využívána, lze její části využít i jiným způsobem, než předurčil výrobce. Např. lze tuto část využít pro konstrukci asynchronního rozhraní (UART). Vytvořené rozhraní je pouze half-duplex a od plně softwarového řešení je méně náročné na velikost kódu obsluhujícího programu. Čtyřbitový čítač lze využít k rozšíření čítače/časovače 0 na celkem 12 bitů nebo jako samostatný čítač, popř. jej lze využít jako další vstup externího přerušování (čítač je přednastaven na hodnotu 0xF). Pro detailní popis odkazují čtenáři na příslušný datasheet a tzv. „Application notes“. Obojí je dostupné na internetu na adrese www.atmel.com.



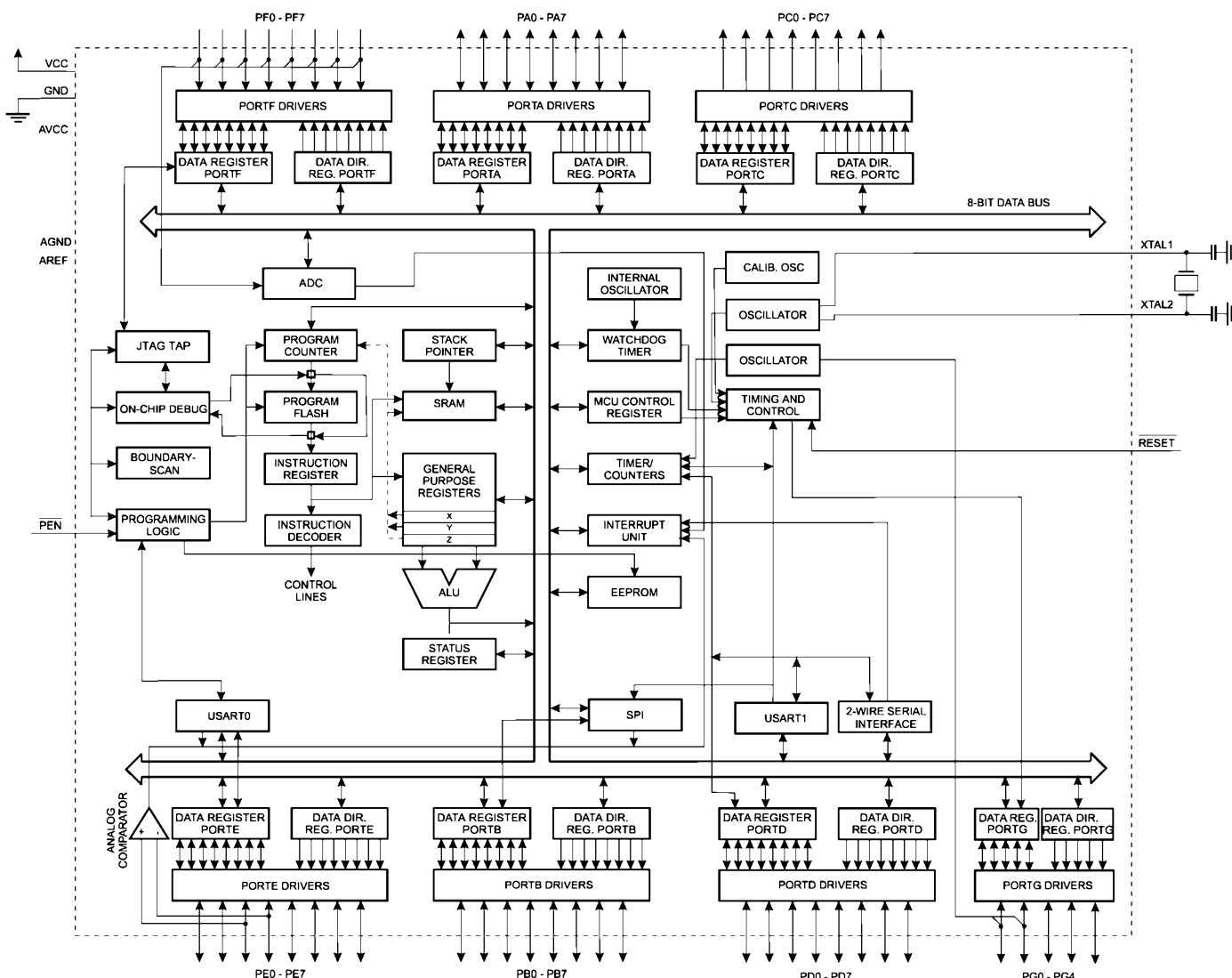
Obr. 1.38. Blokové schéma univerzálního sériového rozhraní mikroprocesoru ATtiny 26L



Obr. 1.39. Blokové schéma analogového komparátoru v mikroprocesoru ATtiny 26L



Obr. 1.40. Blokové schéma A/D převodníku v mikroprocesoru ATtiny 26L



Obr. 1.41. Blokové schéma mikroprocesoru ATmega 64

Analogový komparátor. Standardní součástí skoro každého mikroprocesoru se stala jednotka analogového komparátoru. Nejinak je tomu i v tomto případě. Blokové schéma jednotky analogového komparátoru je na obr. 1.39. Příjemnou skutečností je, že v jednotce najdeme zdroj referenčního napětí 1,25 V, takže není nutné zdroj referenčního napětí připojovat k mikroprocesoru ze vnějšku. Vlastností, která značně rozšiřuje rozsah použití analogového komparátoru, je možnost použít jako jeden ze vstupů výstup z analogového multiplexeru. Tím máme možnost porovnávat hodnoty jedenácti vstupních signálů.

A/D převodník. Poslední periferii, kterou nalezneme na čipu mikroprocesoru, je jednotka desetibitového A/D převodníku (obr. 1.40). Vlastností této jednotky předurčují použití mikroprocesoru pro aplikace, kde mikroprocesor zpracovává převážně analogová data. Převodník je založen na metodě postupné aproximace s dobou převodu 65 až 260 μ s. Výrobce zaručuje absolutní přesnost ± 2 LSB a integrální nelinearit $\pm 0,5$ LSB. Převodník může pracovat buď v režimu jednorázového spouštění, nebo ve volnoběžném režimu. Při ukončení A/D převodu je možné vyvolat přerušení.

Pro vlastní převod je vyžadován řídicí kmitočet v rozsahu 50 až 200 kHz. Tento řídicí kmitočet je možné získat vydělením řídicího kmitočtu mikroprocesoru pomocí předděličky, která je velmi podobná předděličce čítače/časovače 0.

Vlastnímu A/D převodníku je předřazen třináctivstupový analogový multiplexer, z něhož může uživatel použít 11 vstupů pro externí analogové signály, dvanáctý vstup je uzemněn a na třináctý je připojena napěťová reference 1,18 V. Tím výčet vlastností jednotky A/D převodníku nekončí, neboť ne zdaleka pro všechny aplikace je vhodná konfigurace „single-ended“, tj. stav, kdy měříme napětí proti společnému pólu (zemi). Proto byl vstupní díl jednotky A/D převodníku vybaven možností zkonfigurovat vstupy do módu Differential, kdy se měří rozdíl napětí mezi dvěma vodiči. Signál z diferenciálního vstupu lze ještě před vstupem do vlastního převodníku zesílit 20x. Aby se omezilo rušení z číslicové části mikroprocesoru, lze během vlastního převodu uvést digitální část mikroprocesoru do režimu Idle nebo do nově implementovaného režimu ADC noise reduction. Jak je z uvedeného popisu patrné, je jednot-

ka A/D převodníku schopna plnit i náročné úkoly.

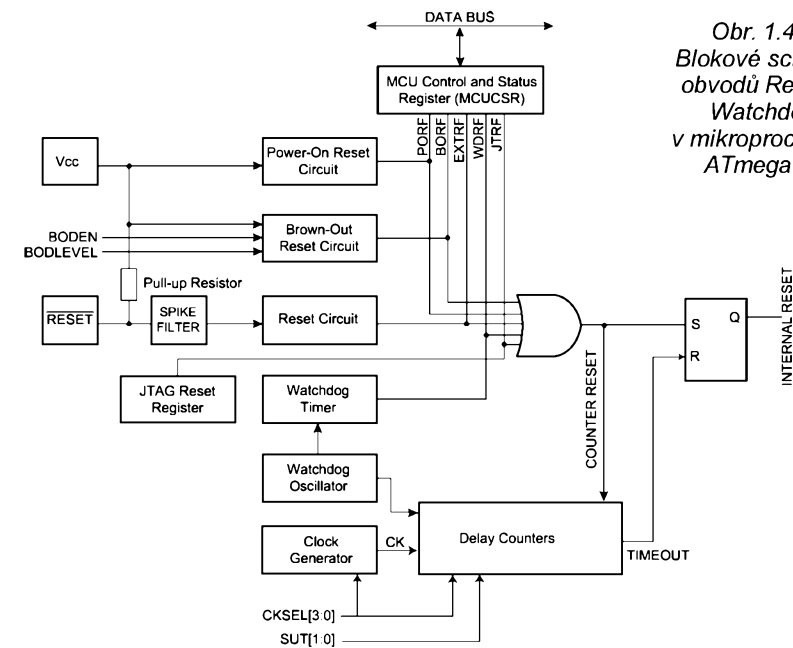
Závěrem lze konstatovat, že stejně jako v řadě mikroprocesorů ATtiny s osmi vývody vyčníval ATtiny 15L nad ostatními, je ATtiny 26L nejlépe vybaveným dvacetipinovým mikroprocesorem v rodině mikroprocesorů AVR. Stejně, nebo možná lépe vybavený periferiemi, je snad jediný mikroprocesor AT90233/4333 (28 pin). Vzhledem k tomu, že nová řada mikroprocesorů ATmega začíná právě s mikroprocesory v pouzdru s 28 piny, vypadá to tak, že firma ATMEL nebude dál rozvíjet řadu ATtiny (nebude zvětšovat pouzdro), ale bude pokračovat vývojem mikroprocesorů řady ATmega. Tomu nasvědčuje fakt, že mnoho novin, ať už nových typů mikroprocesorů nebo vývojových prostředků, je směřováno právě pro řadu ATmega.

Jednu novinku z oblasti ATmega uvedu již nyní: nové mikroprocesory ATmega, tj. ATmega16, ATmega32 atd. (nikoliv staré ATmega103 či ATmega161) jsou vybaveny rozhraním JTAG pro ladění sw přímo v aplikaci. Řečeno jinými slovy - výrobář již nepotřebuje drahý emulátor, neboť programy ladí přes jednoduché rozhraní JTAG přímo na reálném procesoru v aplikaci.

ATmega 64. Na rozdíl od mikroprocesoru ATmega 32, který byl pouze větším bratem ATmega 16, přináší typ ATmega 64 kromě dvojnásobných interních pamětí (programová paměť typu Flash má velikost 64 kB, paměť dat SRAM má velikost 4 kB a paměť EEPROM má velikost 2 kB) také rozšířené možnosti a nové vlastnosti. Že tento typ vyhoví i pro náročné aplikace, kde je třeba mnoho vstupních bran, čítačů/časovačů a dalších periférií, můžeme poznat z celkového blokového schématu na obr. 1.41.

Obvod Resetu. Že si výrobce uvědomil, že na dobrém ošetření různých nestandardních situací velmi záleží, potvrzuje velmi komplexní obvod Resetu, který je na obr. 1.42. Stejný obvod byl už u dvou předchozích typů ATmega 32 a ATmega16, a je velmi potěšující, že výrobce zachoval tento osvědčený obvod v plné konfiguraci. Dobrou vlastností obvodu je přístupnost jednotlivých stavových bitů PORF, BORF, EXTRF, WDRF a JTRF (stavový registr MCUCSR), neboť na základě informace z těchto registrů dokáže programátor zjistit, co vlastně vedlo k resetu mikroprocesoru a podle toho vhodně upravit chod programu. Jako příklad je možné uvést případ resetu vyvolaného rozhraním IEEE 1149.1, kdy mikroprocesor na základě otestování bitu JTRF přejde do režimu ladění programu. U obvodu Brown-out zůstala možnost volby napěťové úrovně 2,7 V (BODLEVEL = 1) nebo 4,0 V (BODLEVEL = 0), na kterou obvod reaguje. Zajímavostí je to, že výrobce se vrací k původní napěťové hysterzi 50 mV. Důležitou vlastností mikroprocesoru je možnost v nastavit dobu resetu podle použitého oscilátoru a doby náběhu napájecího zdroje (CKSEL a SUT).

Režimy se sníženou spotřebou. I když by se mohlo zdát, že tyto režimy najdou uplatnění pouze u zařízení na-



Obr. 1.42.
Blokové schéma
obvodu Reset a
Watchdog
v mikroprocesoru
ATmega 64

pájených z baterií, opak je pravdou. Režim se sníženou spotřebou je velmi vhodný v okamžiku, kdy potřebujeme dosáhnout maximální přesnosti A/D konverze při použití interního A/D převodníku. Malé rozměry čipu, a tím velmi malé vzdálenosti jednotlivých digitálních částí od obvodu A/D převodníku, spolu s relativně vysokými kmitočty se strmými hranami, to jsou ideální podmínky pro vznik přeslechů. Uvědomíme-li si, že desetibitový převodník se základním rozsahem 5 V má rozlišovací schopnost 4,88 mV, a že ve velmi malé vzdálenosti jsou signály o vysokém kmitočtu a se strmými hranami, dospějeme snadno ke stejnému závěru jako výrobce: po dobu převodu A/D převodníku je vhodné všechny periférie, pokud je to možné, tzv. odstavit. Mikroprocesor je na to vybaven celkem šesti režimy se sníženou spotřebou, kdy jednotlivé periférie nepracují (= mají pozastaven řídicí kmitočet). Blokové sché-

ma distribuce systémového (řídicího) kmitočtu je na obr. 1.43. V tab. 2 je uveden vztah mezi režimy se sníženou spotřebou a funkcí jednotlivých periférií. Pro bateriově napájené aplikace je důležité, že je možné některým perifériím odpojit napájení, pokud nejsou v dané aplikaci potřeba. Jedná se např. o analogový komparátor či zdroj referenčního napětí. Mohlo by se zdát, že asi 10 μ A, které odebírá zdroj referenčního napětí, je zanedbatelných, ale není to tak, neboť v režimu „Power-Save“ je odběr celého mikroprocesoru srovnatelný s odběrem zdroje referenčního napětí.

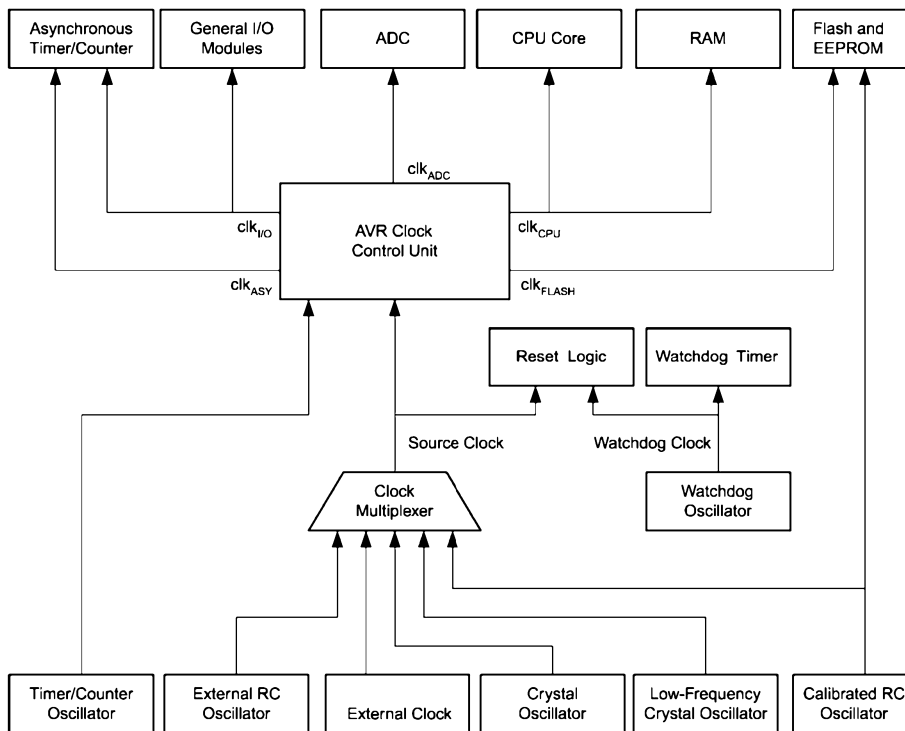
Dalším důležitým faktorem, kterým je možné snížit spotřebu, je správné ošetření vstupů mikroprocesoru. Je známým faktem, že spotřeba obvodu několikanásobně roste, když se napěťová úroveň jeho vstupu (vstupů) pohybuje mezi rozhodovacími úrovněmi (kolem $V_{cc}/2$). Proto je důležité správně ošetřit vstupní úrovně v režimu se sní-

Tab. 2. Režimy se sníženou spotřebou a možnosti, jak „vzbudit“ mikroprocesor

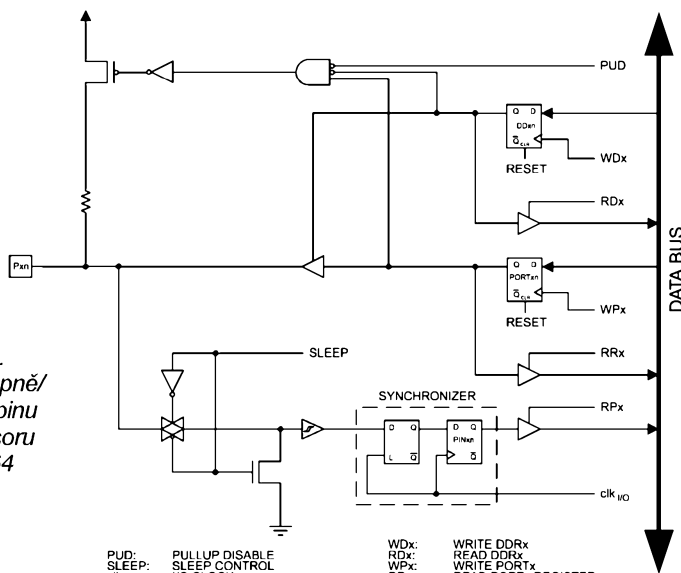
Sleep Mode	Aktivní periférie					Aktivní oscilátory		Ukončení úsporného režimu					
	clk _{CPU}	clk _{FLASH}	clk _{IO}	clk _{ADC}	clk _{ASY}	Main Clock Source Enabled	Timer Osc. Enabled	INT7 ÷ INT0	TWI Address Match	Timer 2	SPM / EEPROM Ready	ADC	Other I/O
Idle			X	X	X	X	X ⁽²⁾	X	X	X	X	X	X
ADC Noise Reduction				X	X	X	X ⁽²⁾	X ⁽³⁾	X	X	X	X	
Power Down								X ⁽³⁾	X				
Power Save					X ⁽²⁾		X ⁽²⁾	X ⁽³⁾	X	X ⁽²⁾			
Standby ⁽¹⁾						X		X ⁽³⁾	X				
Extended Standby ⁽¹⁾					X ⁽²⁾	X	X ⁽²⁾	X ⁽³⁾	X	X ⁽²⁾			

Poznámky:

1. V režimu externího krystalového nebo keramického rezonátoru
2. Je-li nastaven bit AS0 stavového slova ASSR na log.1
3. Pouze vstupy INT0..3 nebo INT4..7 s nastaveným přerušením od úrovně

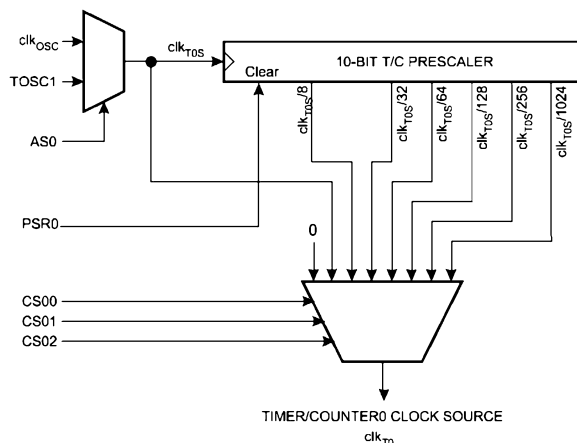


Obr. 1.43. Distribuce interního systémového kmitočtu v mikroprocesoru ATmega 64



Obr. 1.44. Schéma vstupně/výstupního pinu mikroprocesoru ATmega 64

Poznámky: 1. Signály WPx, WDx, RRx, RPx a RDx jsou společné všem pinům jednoho portu
2. Signály clk_{io}, SLEEP a PUD jsou společné všem pinům a portům.



Obr. 1.45. Blokové schéma předděličky čítače/časovače 0 v mikroprocesoru ATmega 64

ženou spotřebou (SLEEP). Na tuto situaci výrobce myslel, a umožňuje programově „přizemnit“ vstupy, které

nejdou určeny pro ukončení režimu se sníženou spotřebou (SLEEP). Principiální schéma jednoho vstup-

ně/výstupního pinu mikroprocesoru je na obr. 1.44.

Čítač/časovač 0. Důkazem, že ne vše se výrobci podaří na 100 %, je blok čítačů/časovačů, zvláště čítač/časovač 0 a čítač/časovač 2. Oba čítače/časovače jsou přítomny u všech zástupců rodiny ATmega (u ATmega 8 má čítač/časovač 0 méně funkcí), ale co je významnější, mezi typy ATmega 32 a ATmega 64 se prohodily oba čítače, přesněji čítač/časovač 0 u ATmega 64 (a vyšších typů) má shodnou konfiguraci jako čítač/časovač 2 u typů ATmega 16 a ATmega 32. Co vedlo výrobce k tomuto kroku nevím, ale obávám se, že uvedený fakt může způsobit komplikace při přechodu mezi uvedenými typy z toho důvodu, že priority přerušení zůstaly zachovány, a tudíž, pokud prohodíme v aplikaci oba čítače, změní se prioritizace přerušení, což může být na závadu. Čítač/časovač 0 může čítat buď kmitočty hlavního oscilátoru mikroprocesoru nebo kmitočty pomocného oscilátoru, který je navržen pro kmitočty 32768 Hz. Tento pomocný krystal se připojuje na vývody TOSC0 a TOSC1. Stejný kmitočt je používán mnoha obvody RTC. Je tedy zřejmé, že čítač/časovač 0 může snadno plnit jeho úlohu. Aby mohl čítač/časovač 0 pracovat i při zastaveném hlavním oscilátoru, disponuje možností pracovat v asynchronním režimu.

Protože čítač/časovač 0 je jen osmibitový, je mu předřazena deseti-bitová předdělička, z jejíchž výstupů je možné si vybrat nejvhodnější kmitočt. Blokové schéma předděličky je na obr. 1.45. Blokové schéma vlastní jednotky čítače/časovače 0 je na obr. 1.46. Z tohoto schématu je možné vysledovat základní možnosti. Jedná se o osmibitový čítač, u kterého je možné volit směr čítání a díky jednotce „compare“ je možné zkrátit cyklus čítače. Jednotka „compare“ umožňuje též generovat signál PWM („glitch-free, phase correct mode“). Od přetečení čítače a dosažení shody registru čítače TCNT0 s registrem OCR0 je možné generovat přerušení.

Čítač/časovač 1 a Čítač/časovač 3.

Že aplikace, kde jsou nasazovány mikroprocesory jsou stále komplexnější (složitější) jak na software, tak i na hardware, je vidět i z rostoucího počtu integrovaných periférií přímo na čipu mikroprocesoru. Jednou z těchto periférií jsou čítače/časovače. Proto také najdeme v mikroprocesoru celkem čtyři čítače/časovače, dva osmibitové a dva šestnáctibitové. Představme si nyní čítače/časovače 1 a 3, které jsou šestnáctibitové. Oba čítače jsou si co do možností rovnocenné. Celkové blokové schéma čítače/časovače 1 je na obr. 1.47. Stejně blokové schéma platí i pro čítač/časovač 3. Proto na blokovém schématu je v názvech registrů a signálů místo příslušného čísla čítače/časovače písmeno x. I když jsou zmiňované čítače/časovače šestnáctibitové, je nutné jim předřadit předděličky, které

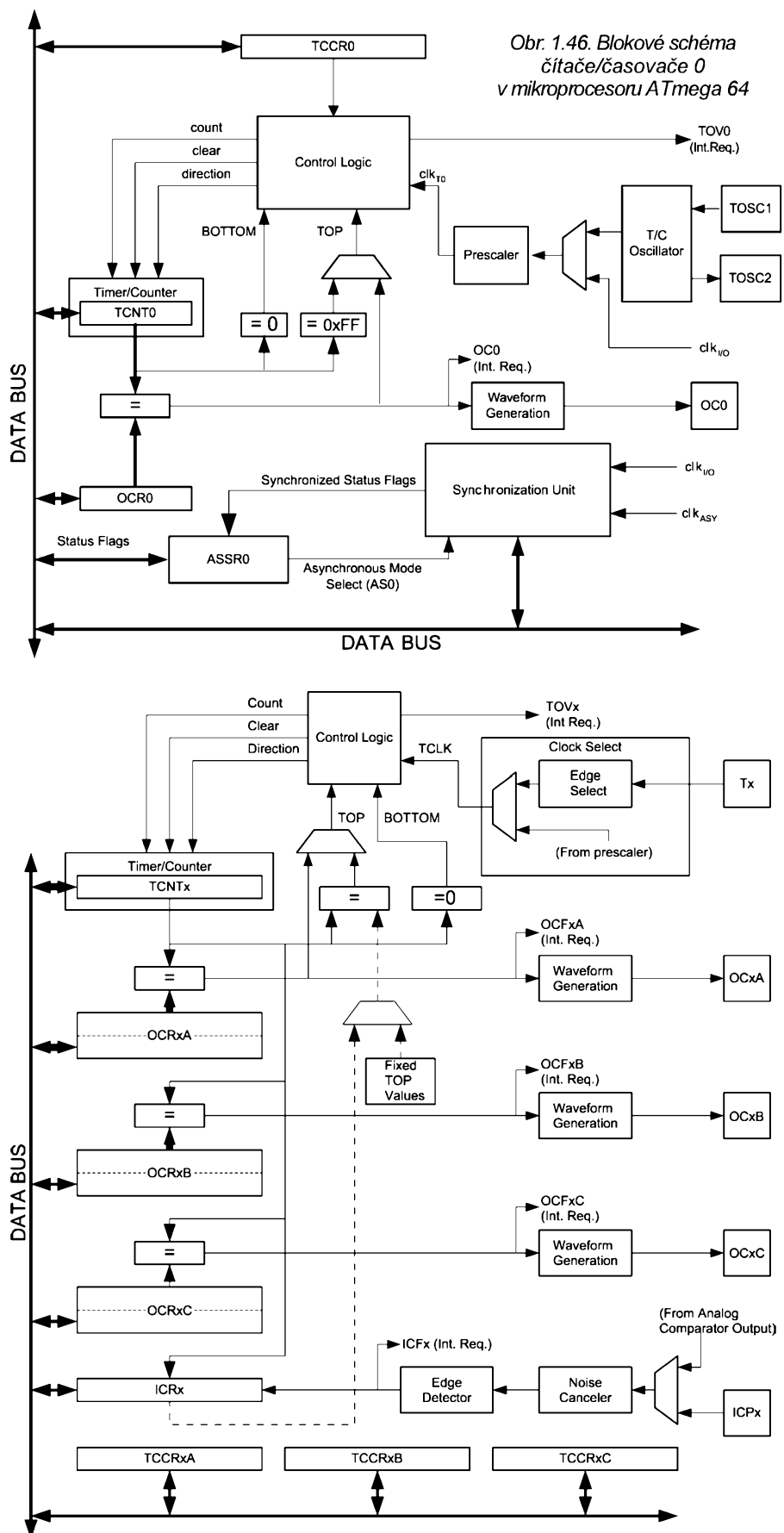
dokáží snížit interní systémový kmitočet na vhodnou velikost (viz obr. 1.48). Kromě čítání interního kmitočtu je možné čítat i externí kmitočty. Protože je tento externí kmitočty synchronizován s interním kmitočtem, přesněji řečeno, změna úrovně signálu (detekce hrany) je prováděna interním kmitočtem, je teoreticky maximální frekvence externího signálu jednou polovinou kmitočtu interního. Díky možným změnám jak interního, tak i externího kmitočtu, doporučuje výrobce zpracovávat externí kmitočty s frekvencí 2,5x nižší než interní. Velmi dobře propracovanou částí čítačů/časovačů 1 a 3 jsou jednotky Compare/PWM. Každý čítač/časovač obsahuje tyto jednotky tři. Při generování PWM signálu je možné si vybrat režimy „Fast-PWM“, „Phase-Correct PWM“ nebo „Phase&Frequency-Correct PWM“. První režim se vyznačuje vyšší (dvojnásobnou) frekvencí oproti ostatním režimům, neboť používá metody, kdy čítač čítá pouze jedním směrem (nahoru). Díky vyšší dosažitelné frekvenci je tento režim vhodný např. pro regulaci výkonu, pro D/A převodník apod. Další režimy používají, jak již bylo naznačeno, čítač v obousměrném módu, tj. čítač nejdříve čítá vzhůru, při dosažení maxima je směr čítání přepnut na sestupný a pak čítač čítá zpět do nuly. Po dosažení nuly čítá čítač opět vzhůru. Důsledkem použití tohoto tzv. „dual-slope“ módu čítačů je to, že PWM puls je jako by centrován okolo okamžiku, kdy čítač mění směr čítání při dosažení maximální hodnoty. Tyto režimy jsou vhodné např. pro aplikace řízení motorů.

Pokud nejsou potřeba pro generování signálu PWM všechny tři jednotky nebo je nevyužita jednotka „Input Capture“ (vstup ICPx), je možné nastavovat rozlišení libovolně v rozsahu 1 až 16 bitů. K řízení krácení cyklu čítače je totiž možné použít registr OCRxA nebo ICRx. Zkrácením cyklu je možné dosáhnout vyšších frekvencí PWM.

Novinkou, která se objevila v tomto mikroprocesoru, je jednotka „Output Compare Modulátor“, která umožňuje modulovat signál PWM generovaný modulem čítače/časovače 2 (tj. nosnou frekvenci) signálem, který je generován modulem čítače/časovače 1 (jednotka OCR1C).

Pro podrobnější popis metod generování signálu PWM bohužel zde není dostatek místa, a proto odkazují čtenáře na datasheety k jednotlivým mikroprocesorům, kde je podrobnější popis metod uveden. Taktéž v nich jsou uvedeny všechny možné režimy, které jsou pro daný mikroprocesor dostupné.

Čítač/časovač 2. Čítač/časovač 2 (obr. 1.49) je již standardní (v řadě mikroprocesorů AVR) osmibitový čítač/časovač s modulem PWM, který dokáže generovat signál v módech „Fast-PWM“ i „Phase-Correct PWM“. Na rozdíl od modulu čítačů/časovačů 1 a 3 nedisponuje tento čítač/časovač možností krátký cyklus, takže generovaný signál PWM bude mít vždy rozlišení 8 bitů. Jediným



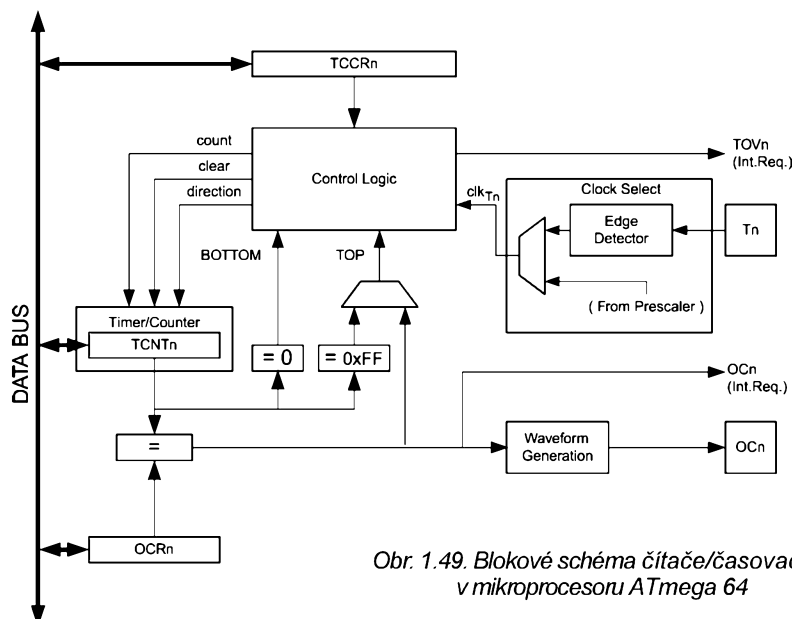
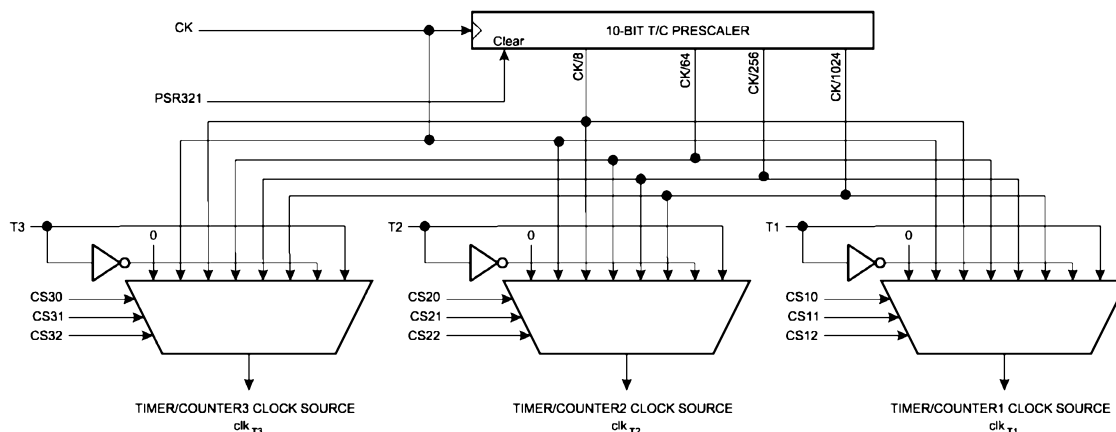
Obr. 1.47. Blokové schéma čítače/časovače 1 a 3 v mikroprocesoru ATmega 64

módem, kdy je možné krátký cyklus čítače/časovače, je prostý mód čítání, v originále nazvaný CTC (Clear Timer on Compare), kdy se při shodě hodnoty registru čítače s hodnotou v „compare“ registru vynuluje registr čítače. Přesný popis obou metod je uveden v data-

sheetu mikroprocesoru ATmega 64, který je možné najít např. na webových stránkách výrobce www.atmel.com.

Synchronní sériový port (SPI). Jelikož je škoda mít v mikroprocesoru téměř celý synchronní port (kanál) jen pro účely programování vnitřních pa-

Obr. 1.48.
Předděličky
čítačů/
časovačů
1, 2 a 3
v mikro-
procesoru
ATmega 64

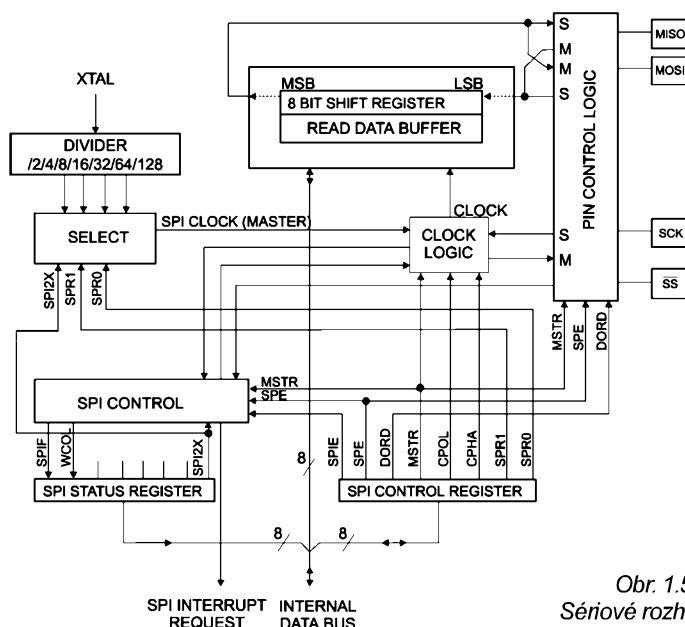


Obr. 1.49. Blokové schéma čítače/časovače 2 v mikroprocesoru ATmega 64

ho portu je na obr. 1.50. S výhodou lze toto rozhraní použít pro komunikaci s externí sériovou pamětí EEPROM či Flash, nebo s dalším mikroprocesorem. Vzhledem k tomu, že existuje více definic, tzv. módů, je nutno při použití nastavit jen správný mód.

Univerzální Synchronní/Asynchronní sériový kanál (USART). Kdo se alespoň chvíli pohybuje v oblasti mikroprocesorové techniky, tomu není nutno toto rozhraní ani představovat. Toto rozhraní je snad nejpoužívanějším rozhraním pro aplikace, které potřebují komunikovat s okolím, a kdy rychlost a objem dat nejsou určujícím faktorem. Od dob svého zrodu prošlo rozhraní obrovským vývojem. V současné době jsou možnosti rozhraní nesrovnatelné s původními. Z těch nejdůležitějších jmenujme alespoň ty nejdůležitější. Rozhraní implementované v mikroprocesorech ATmega 64 podporuje délku datového rámce 5, 6, 7, 8 i 9 bitů. Devítibitová komunikace je s výhodou používána v případech, kdy je na jedné sběrnici (např. RS-485) připojeno více zařízení, která je nutné adresovat (např. pro rozlišení stavu příkaz/data). Rozhraní má vestavěný generátor parity a je schopné přichází data na tuto paritu též kontrolovat („Parity Error“), dále je schopné detekovat chybné stavy sběrnice „Data Overrun“ a „Framing Error“. Díky jednoduché digitální filtraci dokáže přijímač rozpoznat chybný start-bit. Pro uživatele je jistě potěšující fakt, že i toto rozhraní má vestavěný vlastní generátor přenosových rychlostí (Baud rate generator), takže v případě použití tohoto rozhraní nepříjde programátor o drahocenný čítač/časovač. Díky faktu, že zdrojem řídícího kmitočtu pro generátor přenosových rychlostí je systémový takt, je možné dosáhnout velkých přenosových rychlostí i při nízkých kmitočtech hlavního oscilátoru mikroprocesoru. S krystalem 1,8432 MHz je maximální přenosová rychlost 230,4 kBd (dvojnásobek maximální rychlosti kanálu UART v PC), s krystalem 16 MHz je maximální přenosová rychlost dokonce 2 MBd. Blokové schéma asynchronního sériového rozhraní je možné vidět na obr. 1.51.

Synchronní sériový kanál - TWI. Pod tímto tajuplným názvem se skrývá rozhraní, které svůj původ a vzor roz-



Obr. 1.50.
Sériové rozhraní SPI

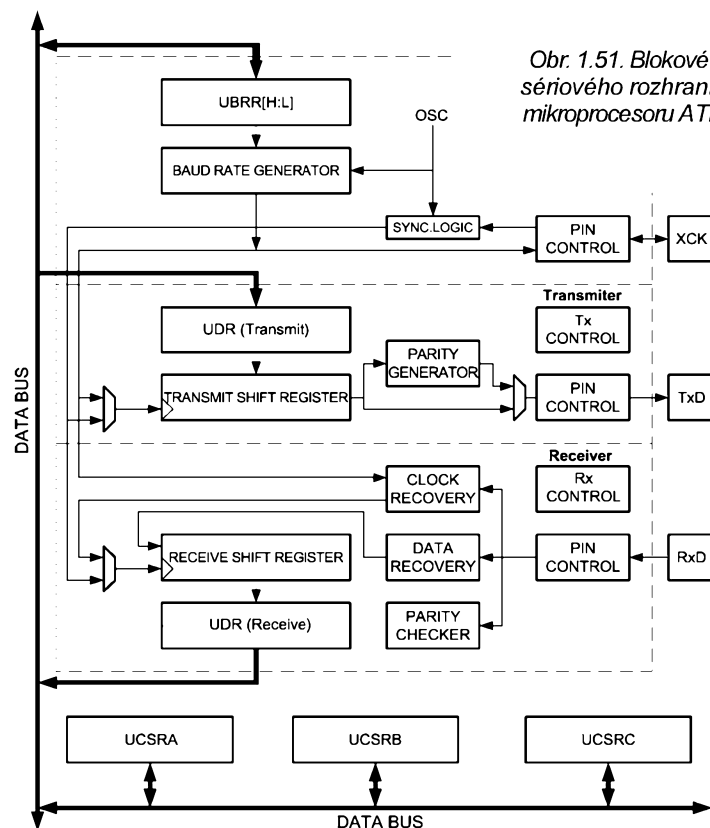
měti, dovybavili návrhářši tento mikroprocesor tak, aby synchronní sériový kanál, používaný při programování vnitřních pamětí, měl všechny potřebné části, a mohl být tak použit i pro komunikaci při běhu programu. To, že se jedná o plnohodnotný sériový kanál, můžeme poznat podle parametrů. Rozhraní SPI umožňuje nastavit typ zařízení (tj., zda je typu Master či Slave), lze na-

stavit který bit (MSB či LSB), který bude vyslán jako první, a pomocí vlastního generátoru přenosových rychlostí lze nastavit čtyři přenosové rychlosti, aniž by uživatel přišel o jediný čítač/časovač. Rozhraní je též schopno detekovat kolizi na sběrnici a v případě, že je v módu Slave, dokáže vzbudit celý mikroprocesor z Idle módu. Celkové blokové schéma synchronního sériové-

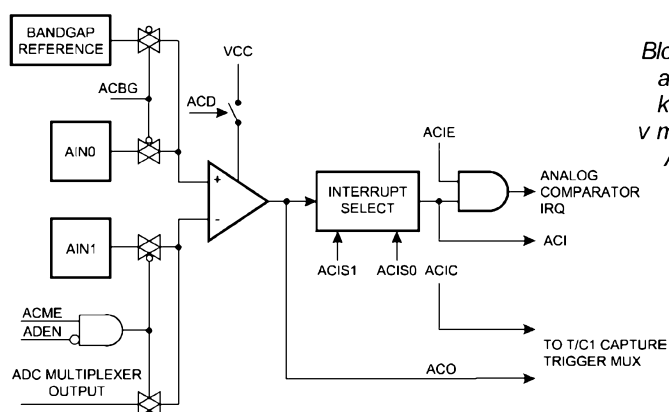
hodně nezapře - rozhraní I²C. Lze se jen domnívat, že firma ATMEL zřejmě neakceptovala licenční podmínky firmy Philips, která je autorem a držitelem všech licencí pro toto rozhraní včetně názvu I²C. V tomto článku se tímto rozhraním nebudu zabývat, neboť jednak je toto rozhraní velmi rozšířeno, jednak detailní popis všech možných způsobů (stavů) komunikace zabírá v manuálu přes 20 stran formátu A4 a není možné v tomto popise cokoliv „beztrestně“ zjednodušit či vypustit. Proto jen velmi stručně: rozhraní podporuje systémy až se 128 zařízeními (sedmibitová adresa) a umožňuje práci v Slave i Master módu včetně režimu Multi-Master. Maximální řídicí kmitočet sběrnice může být až 400 kHz.

Analogový komparátor. V mnoha případech potřebujeme pouze porovnávat, zda sledovaná veličina překročila určitý limit či ne. V takovém případě je použití A/D převodníku nepraktické. Protože se tato potřeba v praxi vyskytuje často, vybavili návrháři mikroprocesor analogovým komparátorem s velmi širokými možnostmi nastavení (přizpůsobení). Blokové schéma tohoto analogového komparátoru je na obr. 1.52. Ze schématu je vidět, že komparátor může navzájem porovnávat napětí přivedená na vstupy AIN0 a AIN1. Další možností je využít vnitřní referenci a porovnávat s ní napětí ze vstupu AIN1 nebo z některého vstupu analogového multiplexeru (původně příslušejícího A/D převodníku). Z dalších možností nastavení jmenujme možnost definovat stav (směr změny), kdy bude generováno přerušení a možnost zachytit při změně stavu komparátoru stav čítače /časovače 1 (capture). Pro případy, kdy není komparátor potřeba a je nutno během některého režimu snížené spotřeby snížit spotřebu mikroprocesoru na minimum, je možné úplně jednotku komparátoru interně odpojit od napájení. V případě, že ani A/D převodník není potřebný, je možné odpojit i vnitřní referenci. I když se to nemusí na první pohled zdát, je spotřeba mikroprocesoru v režimech se sníženou spotřebou (zvláště pak v režimech „Power Down“ a „Power Safe“) řádově srovnatelná se spotřebou napěťové reference a analogového komparátoru.

Analogově/digitální převodník. Jak jsem se již několikrát zmiňoval, stále častěji se objevují požadavky na to, aby mikroprocesor měřil analogové veličiny, a ty pak následně vyhodnocoval. Díky pokrokům v technologiích je možné integrovat potřebný A/D převodník přímo na čip samotného mikroprocesoru. Blokové schéma A/D převodníku je na obr. 1.53. Převodník pracuje na principu postupné aproximace s dobou převodu 50 až 260 μ s, kterou je možné nastavit vhodným výběrem dělicího poměru časové základny převodníku. Pohybuje-li se doba převodu v tomto rozmezí, může rozlišení převodníku dosáhnout inzero-



Obr. 1.51. Blokové schéma sériového rozhraní USART mikroprocesoru ATmega 64



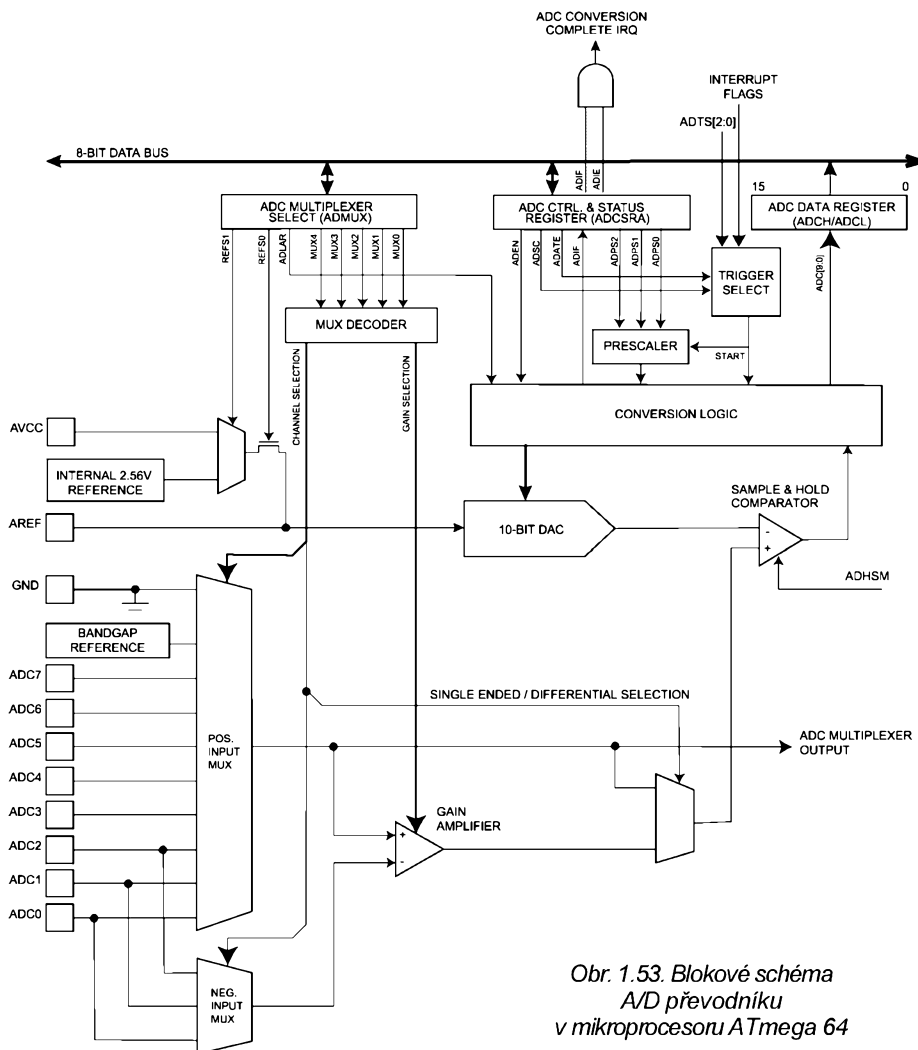
Obr. 1.52. Blokové schéma analogového komparátoru v mikroprocesoru ATmega 64

vaných 10 bitů, samozřejmě při dodržení mnoha podmínek, jako je např. dobrý návrh desky s plošnými spoji, dobře filtrované napájení atd. Převodník má maximální nelinearitu $\pm 0,5$ LSB a absolutní přesnost 2 LSB. Jelikož je většinou potřeba měřit napětí na více místech (ve více bodech), je před vlastní A/D převodník předřazen analogový multiplexer se šesti (osmi) vstupy typu SE (single-ended). Aby byl počet externích součástek redukován na minimum, má převodník integrován vlastní zdroj retenčního napětí.

Řadič přerušení. Dlouho jsem váhal, zda systém vektorových přerušení mám uvést jako periférii. Nakonec jsem se rozhodl napsat pár řádek. U současných mikroprocesorů a mikrokontrolérů se můžeme setkat se dvěma přístupy k řešení otázky žádosti periférii o obsluhu.

Prvním řešením je jeden pevný vektor a jedna adresa, kde začíná program obsluhy přerušení. Tento program musí projít všechna stavová slova periférii a

najít, která periférie vlastně o přerušení žádá a tu obsloužit. Typickým představitelem tohoto řešení jsou mikrokontroléry firmy MICROCHIP. Tento přístup má svá pozitiva i negativa. K pozitivním vlastnostem patří to, že vlastní systém přerušení je jednoduchý a tudíž nenáročný na výrobu (jednodušší čip), a záleží pouze na programátorovi, jaké „priority“ jednotlivým perifériím přidělí. Na druhé straně tento systém má též svoji negativní stránku v tom, že doba, která uplyne, než se příslušná periférie začne obsluhovat, je delší než u druhého řešení. Tato doba může být tak dlouhá, že pak není možné v některých situacích plně využít vlastností periférii. Jeden příklad - sériový kanál s rychlostí přenosu 1 MBd. Díky neexistenci většího vyrovnávacího registru (bufferu) než na jeden znak je nutné přijatý znak „uklidit“ z bufferu za dobu kratší než 10 μ s. Budeme-li počítat, že jedna instrukce mikroprocesoru trvá např. 200 ns, dokáže mikroprocesor mezi jednotlivými přijatými znaky (přerušeními) vykonat ne více než 50 instrukcí. Pokud ob-



Obr. 1.53. Blokové schéma
A/D převodníku
v mikroprocesoru ATmega 64

sluha přerušení zabere asi 25 až 40 instrukcí, tak to představuje 50 až 80 % výpočetního výkonu mikroprocesoru. A to jsme neuvažovali případná další přerušení! Z uvedeného je vidět, že zvláště pro situace, kdy je potřebná extrémně rychlá reakce na vzniklé přerušení, je tento systém nevýhodný.

Druhým řešením je plně vektorový systém, kdy každá periferie (nebo ještě lépe - každý stav jednotlivé periferie) má svůj vlastní vektor přerušení. Obslužný program pro obsluhu přerušení jsou vlastně samostatné programy, které obsluhují pouze danou periferii, resp. její stav, který vyvolal přerušení. Typickými představiteli tohoto řešení jsou mikroprocesory firmy ATMEL řady AT89C5x či AT90S, ATtiny nebo právě představované mikroprocesory ATmega. I tento přístup má svá pozitiva a negativa. K negativům patří složitější hw návrh samotného mikroprocesoru, zvláště, pokud má být řadič přerušení volně konfigurovatelný. Pokud není řadič přerušení plně konfigurovatelný, např. existují pouze pevné priority přerušení, mezi nevýhody počítáme i možné problémy s nevhodnou prioritou toho kterého přerušení v dané aplikaci, tj. situaci, kdy bychom potřebovali, aby priority jednotlivých přerušení byly jiné, než ve skutečnosti jsou. Této situaci se dá velmi často předejít vhodným návrhem vlastního hardwaru zařízení. K pozitivům tohoto systému přerušení

patří, jak již bylo výše uvedeno, rychlejší reakce na vzniklé přerušení a jednodušší obslužné programy.

Z uvedeného vyplývá, že každé řešení má své výhody i nevýhody. Pokud však o omezeních víme, je možné mnohým problémům předejít při vlastním návrhu zařízení tím, že řešení přizpůsobíme vlastnostem přerušovacího systému použitého mikroprocesoru.

Rozhraní IEEE 1149.1. S implementací tohoto rozhraní souvisí i podpora režimu „on-chip debug“, neboli podpora režimu odlaďování programu přímo na čipu mikroprocesoru. Pro vývoj aplikací to znamená, že jednak není potřebný velmi drahý emulátor, ale pouze převodník mezi sériovým kanálem RS232 (nebo USB) a rozhraním mikrokontroléru, a jednak je ladění prováděno přímo na reálném mikroprocesoru a ne jen na emulátoru mikroprocesoru, který se ve výjimečných situacích může chovat jinak než reálný mikroprocesor. Aby cena implementovaného rozhraní IEEE1149.1 výrazně neovlivňovala cenu mikroprocesoru, jsou možnosti ladění omezené, a to zejména co se týká počtu možných breakpointů. Ty mohou být celkem čtyři. Je možné nastavit jak přerušení od běhu programu (programový breakpoint), tak i datový breakpoint. Datové breakpointy mohou být maximálně dva, ale pak je maximální počet programových breakpointů též dva.

Rozhraní IEEE1149.1 neznamená pouze možnost ladit program na mikroprocesoru, ale i další možnosti. Díky tomu, že jsou dostupné všechny interní registry mikroprocesoru, je možné přes toto rozhraní též programovat interní paměti FLASH i EEPROM. Poslední možností, pro co lze toto rozhraní použít, je testování funkčnosti celého řídicího systému (řídící desky). Jelikož jsme, jak bylo napsáno výše, schopni nastavovat vnitřní registry, jsme schopni přes toto rozhraní též nastavit hodnoty na výstupech mikroprocesoru. Pokud budou mít i ostatní obvody v zapojení implementováno rozhraní IEEE1149.1, lze je zapojit do řetězce, kde výstup (TDO) z jednoho obvodu je zapojen do vstupu (TDI) dalšího. Rozhraní používá ještě další dva signály TMS a TRST a celý řetězec má společný řídicí signál TCK. Přes toto pětadrátové rozhraní jsme schopni otestovat celou desku s plošnými spoji, na které jsou použité obvody s rozhraním IEEE1149.1.

Přístup k šestnáctibitovým registrům. Při přístupu k šestnáctibitovým registrům je nutné zachovat doporučený postup, neboť vnitřní sběrnice je pouze osmibitová, a tudíž nelze zapsat či číst jednoduše šestnáctibitový registr v jediném okamžiku. Proto návrháři mikroprocesoru vybavili vyšší byte šestnáctibitového registru tzv. záchytným registrem. Při čtení nižšího byte šestnáctibitového registru se v okamžiku čtení zachytí stav vyššího byte šestnáctibitového registru do tohoto záchytného registru, takže programátor může přečíst obsah záchytného registru kdykoliv. Při zápisu do šestnáctibitového registru je postup přesně opačný. Nejříve je nutné zapsat osmibitovou hodnotu vyššího byte do záchytného registru a teprve pak zapsat hodnotu nižšího byte. Při zápisu do nižšího byte šestnáctibitového registru se současně provede zápis ze záchytného registru do vyššího byte registru. Protože nejen šestnáctibitové registry čítače/časovače 1 jsou vybavené těmito vyrovnávacími registry, je vhodné ke všem šestnáctibitovým registrům přistupovat výše popsáním způsobem. Samozřejmě existují výjimky (např. OCR1A, OCR1B atd.), ale na ty výrobce upozorňuje v datasheetech k daným mikroprocesorům.

I přes uvedený vyrovnávací registr existuje nebezpečí, že uvedená sekvence čtení může poskytnout chybné výsledky. Pro vysvětlení této situace je nutné si uvědomit, že instrukce čtoucí šestnáctibitový registr jsou samostatné instrukce, a je možné, aby přerušení přišlo právě mezi první a druhou instrukcí. Pokud v programu obsluhujícím přerušení jsou instrukce čtoucí stejný registr, bude obsah vyrovnávacího registru přepsán novou hodnotou. Po návratu z přerušení bude pak přečtena tato nová hodnota místo správné původní. Pokud tedy při obsluze přerušení má být čten či zapisován stejný šestnáctibitový registr, je vhodné na dobu

čtení či zápisu šestnáctibitové hodnoty z/do registru zakázat příslušné (příslušná) přerušení.

Závěr. Z uvedeného popisu typické-
ho zástupce mikroprocesorů nové rodiny ATmega je vidět, jakým směrem se bude ubírat další vývoj v mikroprocesorové technice. Je to nejen zvětšování schopnosti a výkonu mikroprocesorů, ale rozšíření možnosti testování, neboť některé systémy jsou natolik komplexní, že testovat je jako celek je velmi složité a nákladné. V takovém případě má šanci se uchytil rozhraní IEEE1149.1 (neboli JTAG), přes které dokážeme jednoduše otestovat jednotlivé desky s plošnými spoji ještě před sestavením celého zařízení. Tím, že zařízení sestavujeme z již předem otestovaných částí, omezuje se náročnost finálního testování.

Nyní si dovolím malou poznámku ohledně webových stránek. Občas se stává, že z adresy www.atmel.com není možné stáhnout ten či onen dokument. Uvedenou situaci se nepodařilo vyřešit ani ve spolupráci s lidmi z firmy ATMEL. Nejjednodušším řešením se ukázalo použít evropského mirroru s adresou www.eu.atmel.com, kde se problém se stahováním dokumentů nevyskytuje.

2. Texas Instruments

Cesta firmy Texas Instruments k mikroprocesorům řady MSP je velmi zajímavá. Firma byla kdysi činná v oblasti univerzálních mikrokontrolérů svými typy z řady TMS370. Firma, zřejmě v důsledku „opojení“ úspěchy na poli signálových procesorů dále tuto řadu nerozvíjela, a tak se nakonec stalo, že tyto mikrokontroléry upadly pomalu v zapomnění. Avšak rozvíjející se trh s univerzálními mikroprocesory/mikrokontroléry přiměl firmu Texas Instruments, aby se na tento trh vrátila. Učinila tak s úplně novou řadou mikrokontrolérů MSP, jejíž označení je zkratkou slov „Mixed Signal Processor“ (i když na datasheetech najdeme název Mixed Signal Microcontrollers).

Architektura řady MSP430xxx. Řada MSP430xxx nových mikrokontrolérů je založena na plnohodnotném šestnácti bitovém jádru. Instrukce jsou schopné pracovat jak nad slovem, tak i nad bytem. Na rozdíl od mikrokontrolérů AVR i Microchip jsou tyto mikrokontroléry typickým představitelem mikrokontrolérů orientovaných na zásobník („true stack microcontrollers“).

Orientace na zásobník přináší s sebou některé výhody. Jednou z nich je snadná realizace lokálních proměnných v podprogramech a z ní plynoucí snadná realizace reentrantních podprogramů (podprogram může volat sám sebe, aniž by došlo k chybné in-

terpretaci proměnných). Problém s implementací speciálních instrukcí pro operaci se zásobníkem vyřešili návrháři mikrokontroléru začleněním pointeru zásobníku do skupiny pracovních registrů, takže zásobník, resp. registr pointeru na zásobník, je registr jako každý jiný pracovní registr, takže následující dvě instrukce jsou si ekvivalentní:

```
POP    R5
MOV    @SP+, R5
```

(Pozn.: instrukce POP v instrukčním souboru mikrokontroléru neexistuje a překladač ji přeloží právě naznačeným způsobem - více dále). Stejně tak je vyřešen programový čítač a status registr.

Sada pracovních registrů je uvedena na obr. 2.1. Zadíváme-li se na tento obrázek pozorněji, najdeme zde ještě dva neobvyklé registry a to R2 a R3. Jsou to tzv. generátory konstant. Tyto registry dokáží generovat některé nejčastěji používané konstanty (fixní, výrobcem nastavené). Důvodem je redukce délky instrukce, neboť není potřeba další slovo pro konstantu a instrukce jsou tedy i rychlejší. Tento způsob generování konstant umožnil taktéž „vynachat“ některé instrukce v instrukčním souboru mikrokontroléru, který má pouhých 27 instrukcí, přesněji mnemotechnických názvů instrukcí.

Jako příklad si uvedme jednooperandovou instrukci CLR. V programu můžeme napsat:

```
CLR    dst
```

nebo:

```
MOV    #0, dst ,
```

překladač jazyka symbolických adres (assembler) však obě instrukce přeloží jako:

```
MOV    R3, dst
```

Výsledkem použití generátoru konstant je to, že výše uvedená instrukce je jednoslovná a je provedena v jednom taktu.

Vzhledem k popsanému chování assembleru je skutečný počet instruk-

Program counter (PC)	R0
Stack pointer (SP)	R1
Status register (SR)	R2
Constant generator (CG1)	
Constant generator (CG2)	R3
Working register R4	R4
Working register R5	R5
⋮	⋮
Working register R13	R13
Working register R14	R14
Working register R15	R15

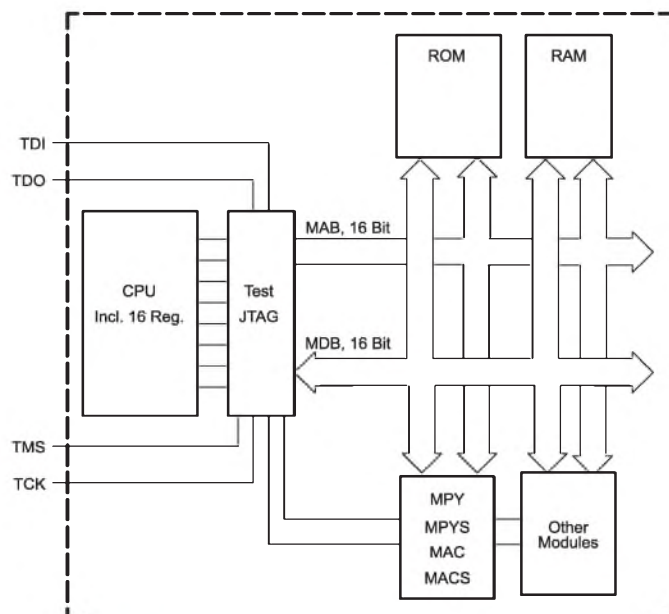
Obr. 2.1. Pracovní registry mikroprocesorů řady MSP430xxx

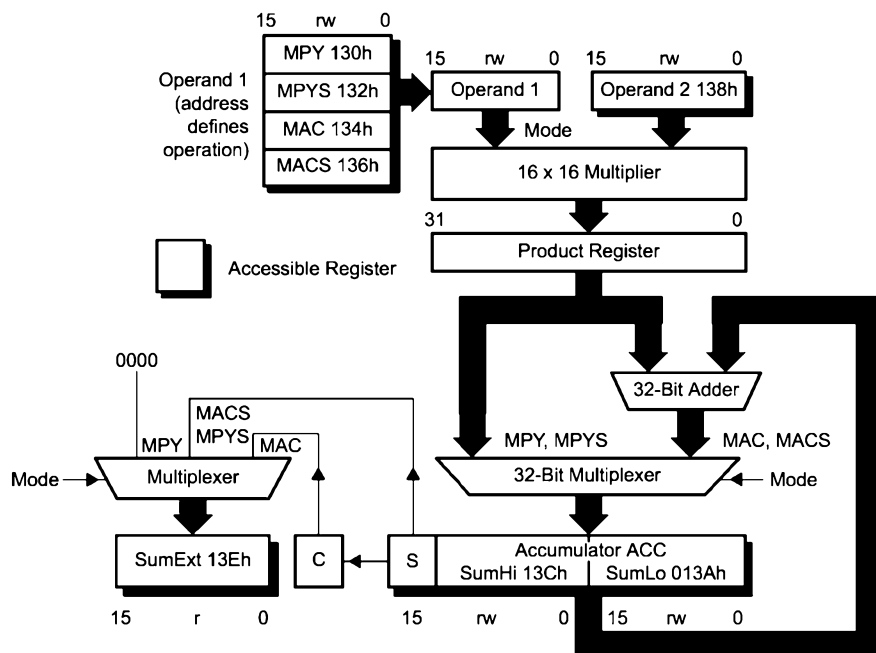
ci, které můžeme používat při psaní programu v jazyku symbolických adres, celkem 51. Pouze zmiňovaných 27 instrukcí však má svůj přesný ekvivalent, zbylých 24 je emulováno, resp. přeloženo assemblerem tak, aby bylo dosaženo potřebné funkce, a to způsobem naznačeným u instrukce CLR.

Výkonnost mikrokontroléru nezávisí pouze na počtu instrukcí, ale též na možných způsobech adresování, které dokáží podstatným způsobem ovlivnit efektivnost instrukcí. Mikrokontroléry řady MSP430 disponují celkem sedmi druhy adresování:

- Registrové - operand je registr.
- Nepřímé - obsah registru je chápán jako adresa operandu.
- Nepřímé s post autoinkrementací - stejné jako předchozí, ale obsah registru je nakonec inkrementován.
- Indexové s posunutím - obsah registru je přičten k offsetu a výsledek je použit jako adresa operandu.
- Immediate - druhé slovo je chápáno jako hodnota operandu.
- Absolutní - druhé slovo instrukce je chápáno jako absolutní adresa operandu.
- Symbolické - jako předchozí, ale registrem je PC.

Obr. 2.2. Připojení HW násobičky v mikrokontrolérech MSP430xx4x





Obr. 2.3. Blokové schéma HW násobičky v mikrokontrolérech MSP430xx4x

Další zajímavostí je způsob implementace hardwarové násobičky do těchto mikrokontrolérů.

Výrobce nezačlenil násobičku jako standardní člen do systému a ani v instrukčním souboru nenajdeme instrukce pro násobení.

Násobička je připojena jako každá jiná periférie a to na šestnáctibitové systémové sběrnice MAB a MDB (Microcontroller Address Bus a Microcontroller Data Bus). Blokové schéma

začlenění násobičky do systému je na obr. 2.2.

Z tohoto způsobu připojení plyne i způsob práce s touto násobičkou - parametry se předávají do určených registrů a z dalších podobných se vyzvedají. Přesto jsou možnosti násobičky pozoruhodné, neboť nejde o pouhou násobičku, ale o celý blok, který je schopen realizovat operace typu MAC, neboli Multiple and Accumulate. Tyto operace jsou nutné pro efektivní imple-

mentaci algoritmů zabývajících se číselným zpracováním signálů, jako např. číselná filtrace, FFT (rychlá Fourierova transformace) a další. Blokové schéma násobičky je na obr. 2.3. Další zajímavostí je fakt, že instrukce pro násobičku jsou dány adresou, na kterou se uloží první operand, a to, že je násobička schopna násobit jak čísla bez znaménka, tak i se znaménkem. Mikrokontrolér je tedy schopen tyto algoritmy realizovat efektivněji než dosud představené mikrokontroléry (vyjma mikrokontrolérů dsPIC, které jsou pro oblast zpracování signálů vybaveny podstatně dokonaleji).

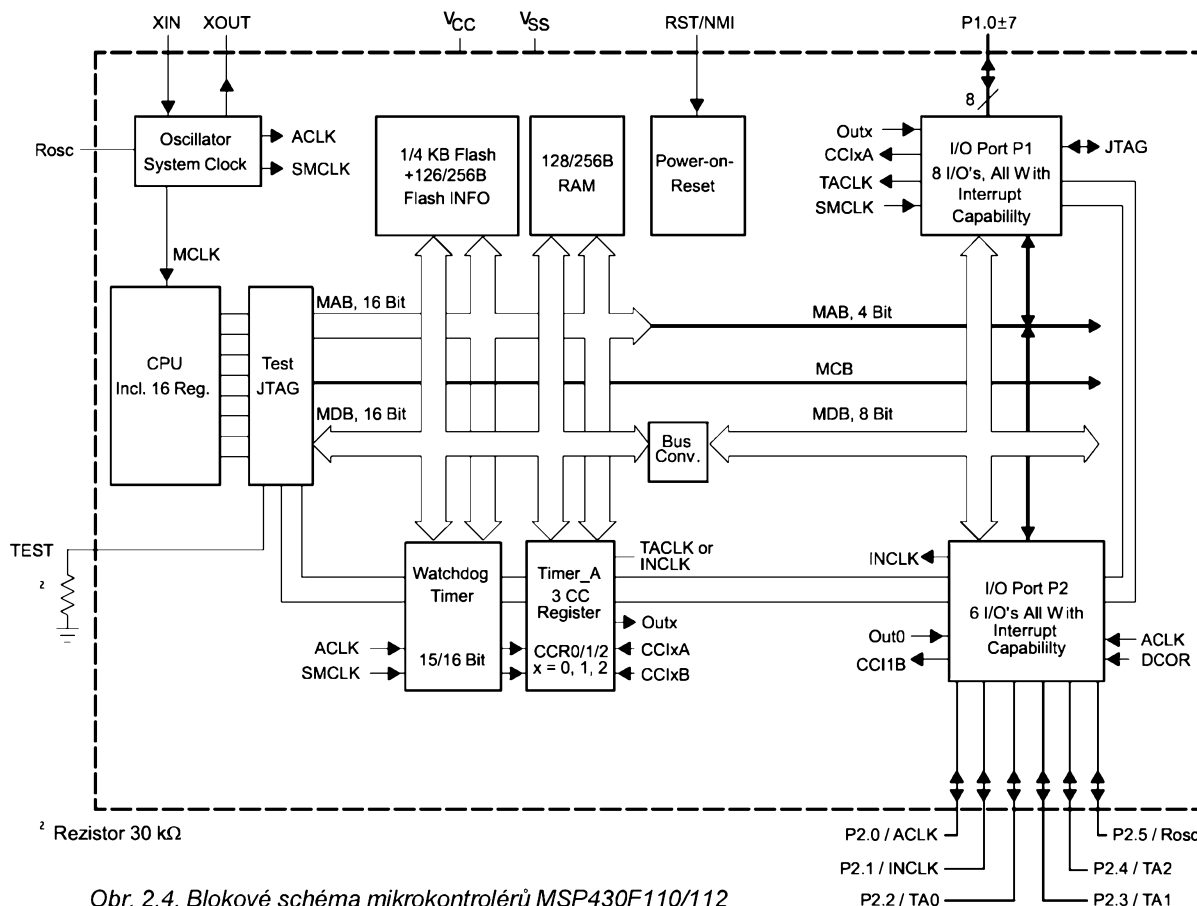
Pojďme si představit některé zástupce této rodiny mikrokontrolérů.

Vzhledem ke všeobecnému trendu přechodu od paměti OTP na typ FLASH, vybral jsem dva zástupce s touto pamětí. První je jeden z nejmenších typů, druhý představovaný bude z opačného konce.

Jako první jsem vybral mikrokontroléry typu **MSP430F110/112**, což jsou nejmenší představitelé rodiny MSP430.

MSP430F110 má 1 kB + 128 byte programové paměti typu FLASH a 128 byte paměti RAM pro data.

MSP430F112 se od MSP430F110 odlišuje pouze větší pamětí programu, která má 4 kB + 256 byte, a dvojnásobnou pamětí RAM, která má tedy 256 byte. „Nekulatá“ velikost paměti FLASH (hodnota za znakem +) je způsobena přidáním bloku paměti FLASH určeného pro úschovu informací o programu. Sám výrobce nazývá tuto paměť INFO

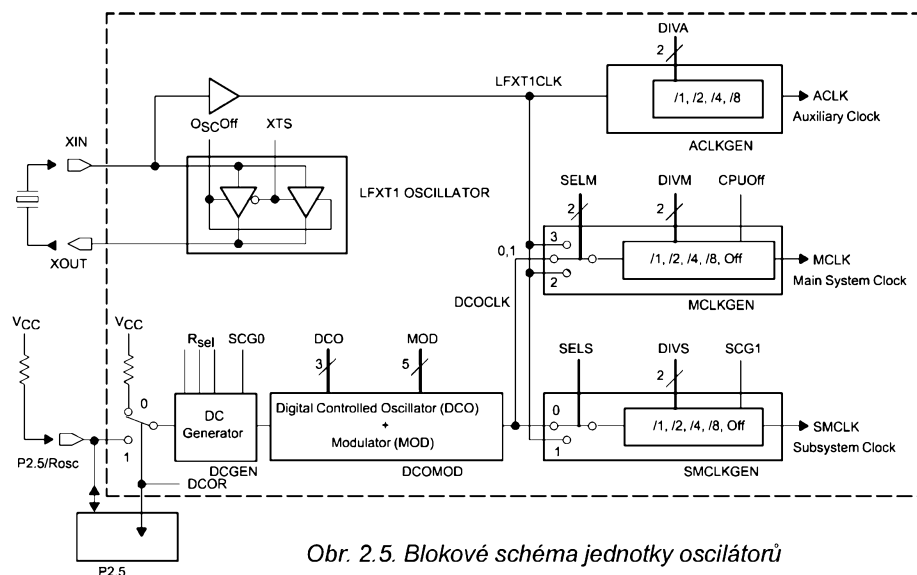


Obr. 2.4. Blokové schéma mikrokontrolérů MSP430F110/112

Blokové schéma mikrokontrolérů je na obr. 2.4. Jak je z blokového schématu vidět, mikrokontrolér neoplyývá periferiemi. Má „pouze“ watchdog a čítač/časovač A. Slovo pouze jsem do uvozovek dal proto, že schopnosti čítače/časovače jsou široké, neboť tento čítač/časovač obsahuje též tři capture/compare jednotky. Pojdme si jednotlivé vybrané části mikrokontroléru představit trochu podrobněji.

Watchdog je v podstatě vzhůru čítající volně běžící čítač, který lze softwarově resetovat (nulovat). Pokud se čítač nevynuluje včas, přeplní se a následně vynuluje celý mikrokontrolér. V souvislosti s obvody watchdog jsem se vždy zmiňoval i o dalších obvodech zajišťujících (resp. hlídajících) korektní podmínky pro běh mikrokontrolérů. Nejlépe vybavenými mikrokontroléry z tohoto hlediska jsou mikrokontroléry PIC firmy Microchip. Firma Texas Instruments vybavila svůj mikrokontrolér pouze obvodem hlídajícím náběh napájecího napětí (Power-On Reset) s hysterezí, takže tento obvod dokáže nahradit i obvody brown-out u zmiňovaných konkurenčních mikrokontrolérů. Náhrada je však neadekvátní, ale jak se říká, lepší něco, nežli nic. Proti nesprávnému resetování obvodu watchdog je nutné při zápisu do jeho registru použít heslo. Toto heslo je uschováno v horním byte registru, jehož hodnota je zapisována do registru obvodu watchdog. Zvláštností tohoto obvodu je, že pokud jej v aplikaci nepožadujeme, je možné ho využít jako generátor intervalu (čili pro periodické přerušování běhu programu), což je využitelné např. pro spouštění programu pro čtení tlačítek, obsluhu displeje či jiné děje, které je nutné periodicky (opakovaně) provádět. U watchdogu je možné si vybrat z celkem osmi dob. Jako zdroj signálu pro čítač obvodu watchdog je možné využít buď signál ACLK, nebo SMCLK.

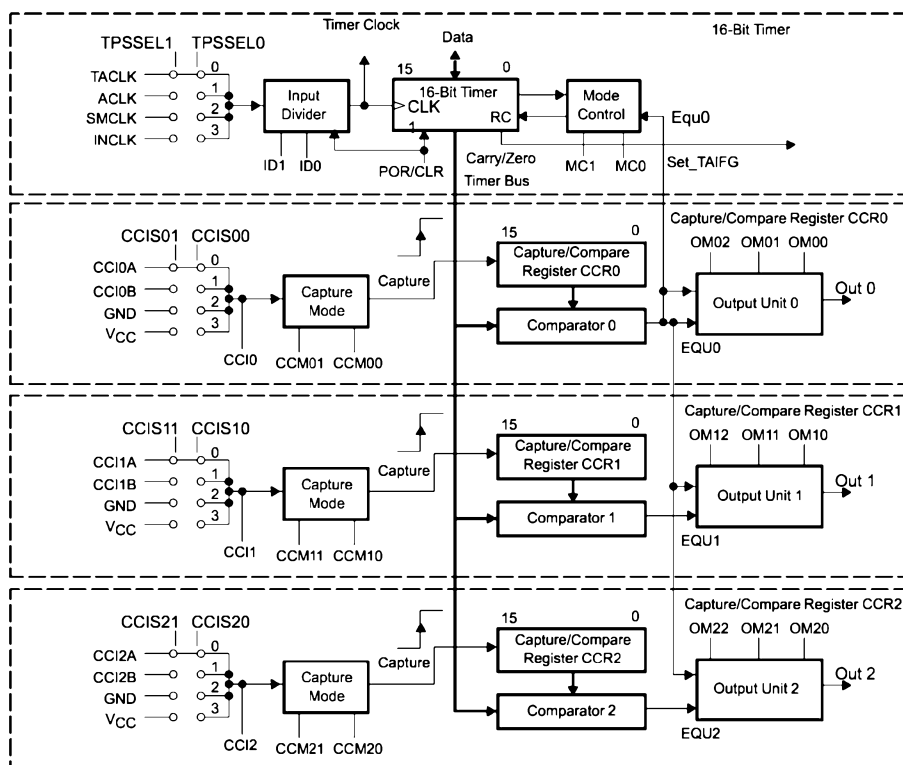
Timer_A. I když by se mohlo zdát, že mikrokontrolér nemá kromě jedno-



Obr. 2.5. Blokové schéma jednotky oscilátorů

Prvním módem je režim, kdy čítač/časovač stojí (tj. nečítá). Druhým režimem je kontinuální mód, kdy čítač stále čítá vzhůru, bez ohledu na přeplnění. Další dva módy souvisí s třemi jednotkami compare/capture, které jsou součástí popisovaného čítače/časovače.

Třetím režimem je mód, kdy je cyklus čítače krácen, tj. čítač se vynuluje v okamžiku, kdy dosáhne stejné hodnoty, jaká je v registru CCR0 (compare/capture register 0). Po vynulování čítá čítač opět vzhůru. Posledním, čtvrtým módem, je režim, který se podobá předchozímu módu s tím rozdílem, že čítač není při dosažení shody s registrem CCR0 vynulován, ale je změněn jeho směr čítání, tj. po dosažení shody začne čítač čítat směrem dolů až k hodnotě 0. Tuto informaci doplním ještě o údaj, že každá ze tří jednotek má tzv. výstupní jednotku, která je schopna pracovat celkem v omi módech, z nichž čtyři jsou určeny na podporu generování signálu PWM. Z uvedeného plyne, že i tento nejmenší mikrokontrolér je schopen generovat dva signály PWM, a to jak „fast PWM“ (čítač čítá pouze vzhůru), tak i „Phase Correct“ (čítač je



Obr. 2.6. Blokové schéma jednotky Timer A

v módu up/down). Pro označení módů PWM jsem si dovolil použít značení firmy ATMEL.

Zajímavá je možnost generovat signál pro tzv. Half-Bridge, kdy mezi deaktivací (vypnutím) jednoho tranzistoru a aktivací (zapnutím) druhého je nutné ponechat potřebnou dobu pro skutečné vypnutí tranzistoru (t_{off}).

Jak je i z krátkého popisu vidět, možnosti této jednotky jsou velmi široké a nelze je v krátkosti ani popsat, neboť v originále je této periférii věnováno celkem 35 stránek. Odkazují proto čtenáře na firemní literaturu firmy Texas Instruments, kterou lze najít na webových stránkách www.ti.com.

Možnosti (či chcete-li schopnosti) nejmenšího mikrokontroléru jsou umocněny dobře řešeným systémem přerušení, velmi podobným řešení, které mají mikrokontroléry AVR, tj. každá periferie či její část (např. compare/capture jednotka) má svůj přerušovací vektor, což zrychluje podprogramy obsluhující přerušování od těchto periférií.

Z hlediska konstruktérského je zajímavá též spotřeba mikrokontroléru, která činí maximálně 350 μ A při systémovém kmitočtu 1 MHz a napájecím napětí 3 V. Pokud oželíme (nebo ji nepotřebujeme) možnost programovat interní paměť FLASH v systému a snížíme napájecí napětí na 2,2 V, klesne spotřeba na max. 250 μ A, tj. mikrokontrolér v tomto režimu spotřebovává pouhých 0,55 mW!!! Snížením kmitočtu na 4096 Hz (32768 Hz/8) lze dále snížit spotřebu na 3 μ A (režim běhu!!!), což činí neuvěřitelných 6,6 μ W (mikrowattu). I když rychlost vykonávání instrukcí není velká (takt trvá asi 244 μ s), nesmíme zapomenout, že se jedná o šestnáctibitový mikrokontrolér. Maximální frekvence, s kterou je mikrokontrolér schopen pracovat, je 8 MHz při napáje-

cím napětí 3,6 V. Při této frekvenci a napětí by jeho odběr neměl překročit 3,4 mA, tj. mikrokontrolér spotřebovuje maximálně 12,24 mW.

Jako protipól popsaného nejmenšího mikrokontroléru si představme prozatím nejlépe vybaveného „jedince“ ze série řady MSP430F1xx.

Tím je **MSP430F16x**. Stejně, jako v přecházejícím případě, i zde nalezneme zástupce, lišící se velikostmi pamětí. „Nejmenší“ z nich disponuje pamětí programu o velikosti 32 kB + 256 B a pamětí pro data 1 kB, prostřední má paměť programu o velikosti 48 kB + 256 B a paměť pro data 2 kB. Poslední z nich má velikost paměti programu dokonce 60 kB, přičemž paměť pro data je stejná jako u předchozího modelu, tj. 2 kB. Blokové schéma těchto mikrokontrolérů je na obr. 2.7.

Jak je ze schématu vidět, disponují tyto mikrokontroléry mnoha perifériemi. Pojďme si jednotlivé periferie, které jsou v porovnání s předchozím popsaným typem nové, krátce představit.

Reset/BrownOut. Výtýkal-li jsem výrobci, že v obvodech hlídajících regulérní běh mikrokontrolérů chybí obvod detekující krátkodobé poklesy napájecího napětí, zde ho již najdeme. Blokové schéma tohoto obvodu je na obr. 2.8. Obvod je schopen hlídat krátkodobé poklesy napájecího napětí i pokles napětí pod určitou nastavitelnou úroveň, a to díky analogovému komparátoru a internímu zdroji referenčního napětí. Hlídané může být buď interní napájecí napětí $AVCC$ nebo externí napětí přivedené na pin P6.7. V porovnání s nejmenším typem disponuje tento mikrokontrolér vším potřebným. Malá poznámka ohledně konstrukce: Prohlédneme-li si blokové schéma podrobněji, zjistíme, že některé části obvodu hlídajícího pokles

napětí připomínají tentýž obvod mikrokontrolérů PIC.

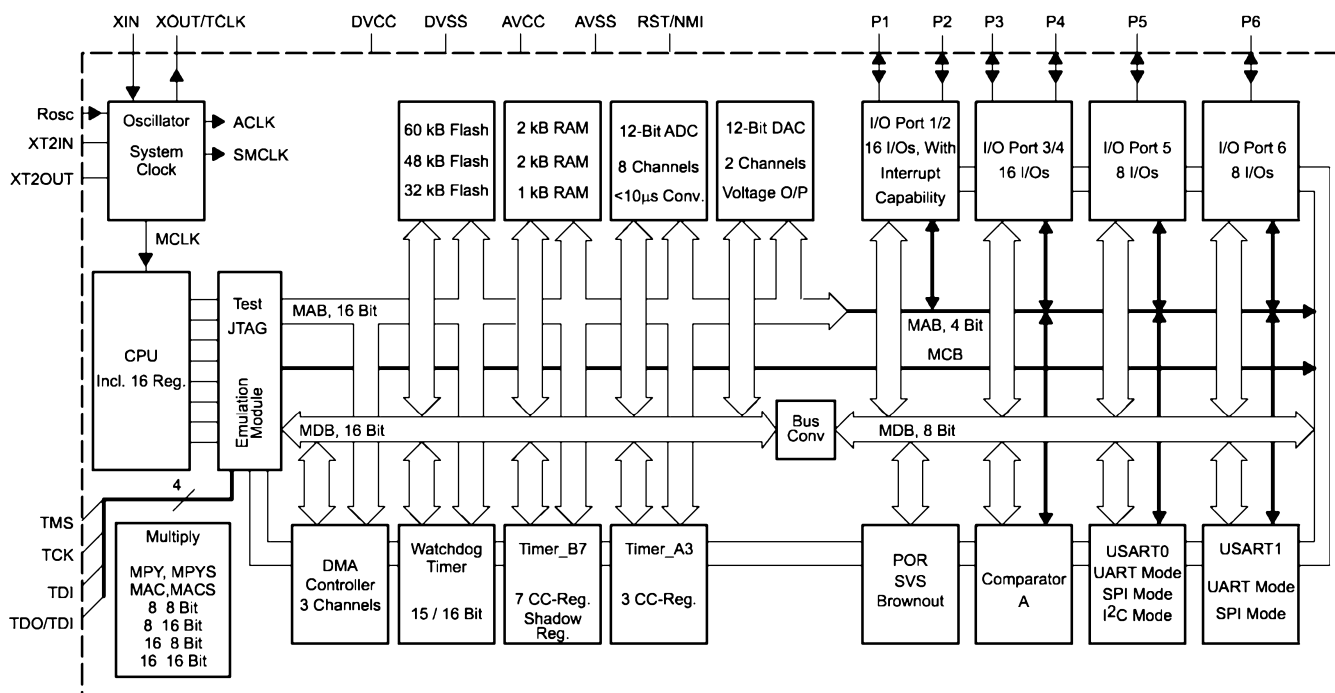
Timer_B7. Tato jednotka čítače/časovače je velmi podobná jednotce Timer_A popsané u minulého typu mikrokontroléru. Zaměříme se tedy proto na rozdíly.

Prvním rozdílem je možnost nastavit „délku“ Timeru_B7 na 8, 10, 12 či plných 16 bitů. Možnosti zdrojů kmitočtů pro čítání, schopnosti předděličky i režimy vlastního čítače jsou shodné s jednotkou Timer_A. Jednotky Compare/Capture jsou shodné s jedním rozdílem, a tím jsou compare latch registry. Důvodem zavedení těchto registrů je celkový počet Compare/Capture jednotek. Těch je sedm, což znamená, že mikrokontrolér je schopen generovat až šest PWM signálů najednou! Při tomto počtu by mohlo být problém přepsat najednou všech šest registrů. Na tuto situaci výrobce pamatoval a vyřešil ji přidáním zmiňovaných vyrovnávacích registrů (latch registrů). Compare/Capture jednotky v režimu PWM jsou schopné při vzniku události automaticky „updatovat“ obsah latch registrů obsahem Compare registru. Hodnoty se tudíž přepíší v jediném okamžiku. Pokud si to uživatel nepřeje, je možné tuto funkci vypnout.

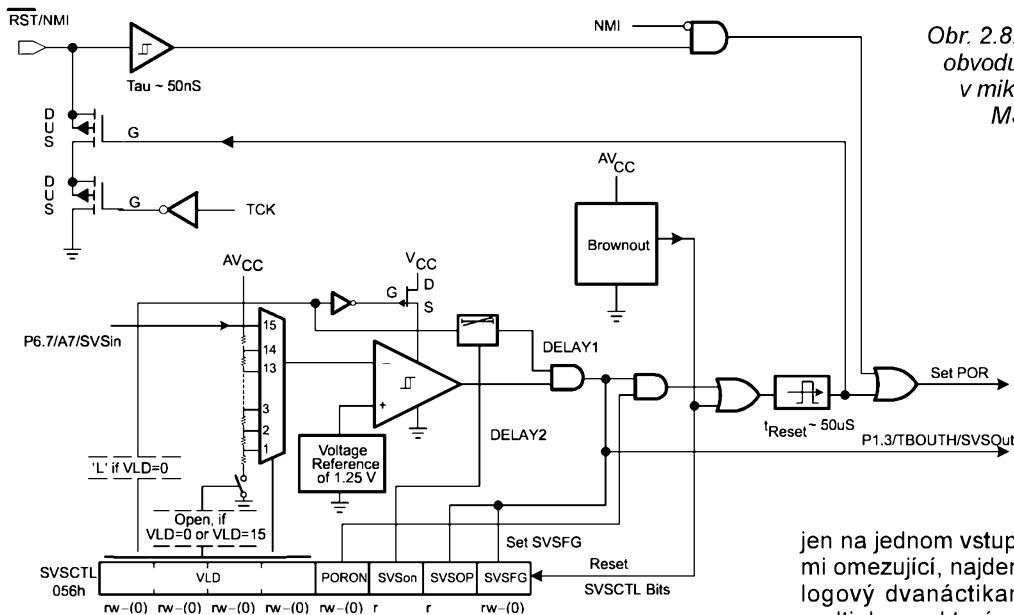
DMA. I když by se mohlo zdát, že obvod přímého přístupu do paměti je u takto malého mikrokontroléru zbytečností, já si toto nemyslím. Vedou mne k tomu jednak možnosti uvedené periferie, jednak implementovaný počet kanálů (celkem tři). Všechny kanály jsou si rovnocenné s jednou výjimkou, a tou je priorita přerušování, kde DMA s nižším číslem má vyšší prioritu než kanál s vyšším číslem.

DMA kanál může pracovat v jednom z celkem čtyř módů:

- Přenos z fixní adresy na fixní adresu.



Obr. 2.7. Blokové schéma mikrokontrolérů MSP430F16x



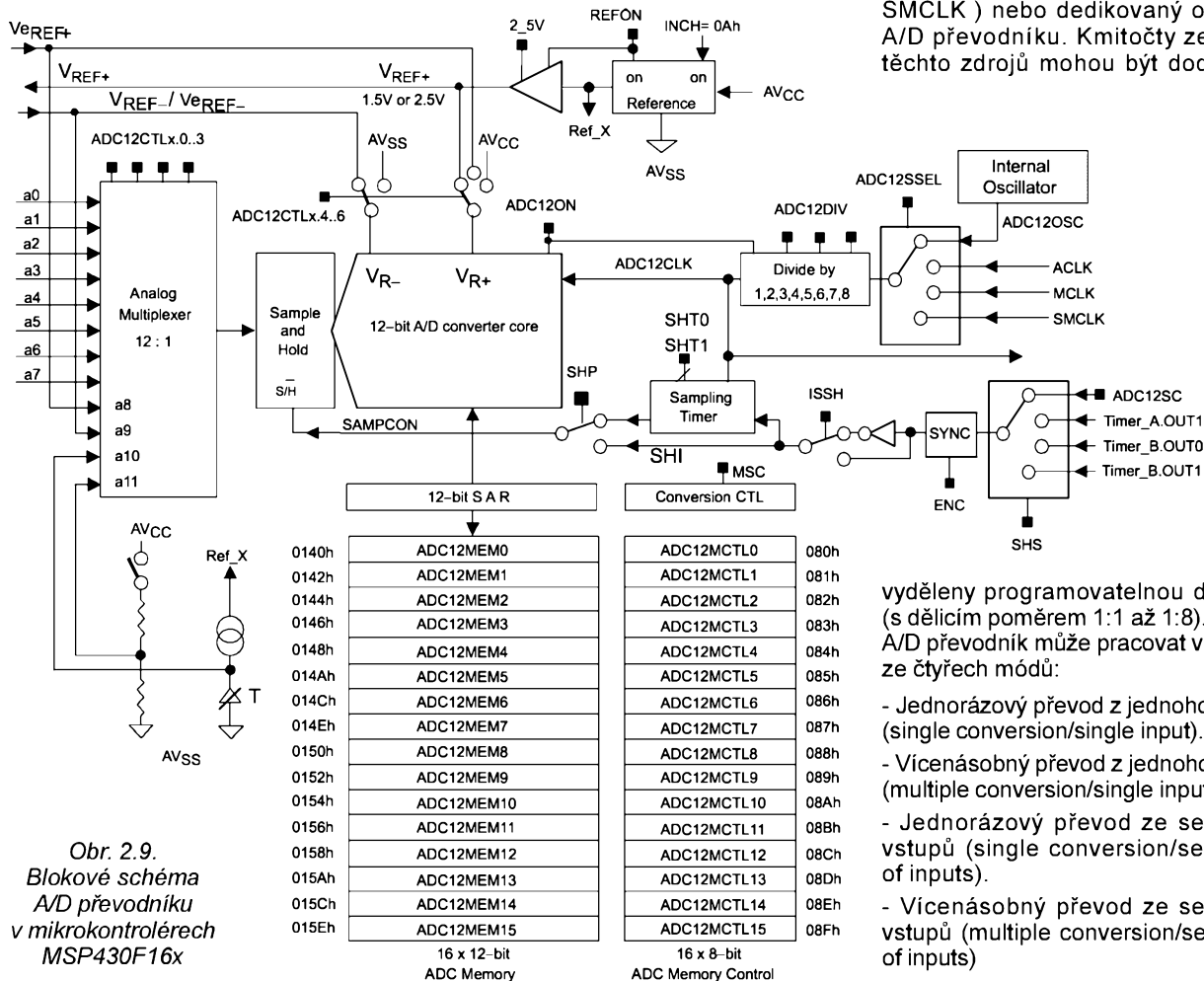
Obr. 2.8. Blokové schéma obvodu reset/watchdog v mikrokontrolérech MSP430F16x

- Přenos z fixní adresy do „pole“. Tento mód je možné využít pro čtení dat z jedné periférie (např. A/D převodníku) do bloku v paměti pro další zpracování.
- Přenos z bloku v paměti na fixní adresu (např. D/A převodník).
- Přenos z bloku v paměti do bloku v paměti, což je případ přesunu dat.

Vhodným využitím DMA kanálů je možné snížit spotřebu mikrokontroléru, neboť CPU může po dobu přenosu stále zůstat v režimu nízké spotřeby.

A/D převodník. A/D převodník je jednou z velmi dobře propracovaných periférií s velmi bohatými možnostmi. Jeho blokové schéma je na obr. 2.9. Převodník je, jako mnoho převodníků implementovaných v různých mikrokontrolérech, založen na metodě postupné aproximace. Proto je vlastního převodníku předřazen vzorkovací obvod typu S/H (Sample & Hold), který podrží vzorek napětí na vstupu A/D převodníku konstantní po celou dobu převodu. Protože by možnost měřit napětí

jen na jednom vstupu (místě) bylo velmi omezující, najdeme na vstupu analogový dvanáctikanálový analogový multiplexer, který rozšiřuje možnosti převodníku. Role některých vstupů výrobce předem určil, takže můžeme měřit vnitřní teplotu mikrokontroléru, jeho napájecí napětí, a na dvou vstupech i napětí externího referenčního zdroje. Jelikož nutit uživatele používat jen externí referenční zdroj by bylo nepřijemné, implementoval výrobce do mikrokontroléru i interní referenční zdroj, a to dokonce s nastavitelným napětím. Uživatel si může vybrat napětí 1,5 nebo 2,5 V. Maximální rychlost převodu je 200 kps, přičemž za řídicí kmitočet může být použit kterýkoli ze tří interních kmitočtů (ACLK, MCLK nebo SMCLK) nebo dedikovaný oscilátor A/D převodníku. Kmitočty ze všech těchto zdrojů mohou být dodatečně



Obr. 2.9. Blokové schéma A/D převodníku v mikrokontrolérech MSP430F16x

vyděleny programovatelnou děličkou (s dělicím poměrem 1:1 až 1:8). Vlastní A/D převodník může pracovat v jednom ze čtyřech módů:

- Jednorázový převod z jednoho vstupu (single conversion/single input).
- Vícenásobný převod z jednoho vstupu (multiple conversion/single input).
- Jednorázový převod ze sekvence vstupů (single conversion/sequence of inputs).
- Vícenásobný převod ze sekvence vstupů (multiple conversion/sequence of inputs).

K uvedeným režimům není snad zapotřebí nic dodávat, kromě vysvětlení pojmu sekvence vstupů. Prohlédneme-li si obr. 2.9 pozorně, najdeme tam registrové pole ADC12MEMx, kde x je číslo v rozsahu 0 až 15. S každým ze zmíněných registrů je svázán jeden řídicí registr, který určuje, který vstup a jaká reference budou použity při měření. Tímto způsobem je dána programátorovi možnost provést sérii měření z nastavené sekvence vstupů bez jakékoliv programové intervence mikrokontroléru! Tímto způsobem je redukováno zatížení mikrokontroléru, spojené s obsluhou A/D převodníku. Konec převodů lze provést buď programově nebo automaticky nastavením příslušného bitu v příslušném řídicím registru.

Z předchozího, byť jen krátkého výčtu možností implementovaného A/D převodníku vyplývá, že tato periferie převyšuje ostatní dosud zde uvedené. Vzhledem k omezenému místu není možné zde uvést detailní popis, neboť ten zabírá v originálním manuálu více než 40 stran. Dovolím si upozornit ještě na jednu, a to podstatnou, věc, a tou je nutnost správně použít vzorkovací obvod (dostatečně dlouhá doba vzorkování), jak bude naznačeno např. u mikrokontrolérů řady PIC16F87x, neboť sama existence dvanáctibitového převodníku automaticky nezaručuje, že budeme s tímto rozlišením skutečně měřit. Neméně významnou skutečností je rušení interního A/D převodníku z digitální části. Proto stojí za úvahu, zda během měření není možné vlastní jádro mikrokontroléru uvést do úsporného režimu, kdy je toto rušení menší.

D/A převodník. Další periférii, kterou najdeme na čipu mikrokontrolérů řady MSP430F16x, je dvojitý dvanáctibitový D/A převodník (obr. 2.10). Převodník je založen na odporové síti R-2R. Jako reference je zde použita interní re-

ference z A/D převodníku. Převodník může být použit pro generování periodického signálu, a to dokonce dvoufázového, neboť v mikrokontrolérech MSP430F16x jsou k dispozici dva samostatné D/A převodníky. Aby mezi oběma generovanými fázemi nebyl nedefinovaný fázový posun, způsobený rozdílnou dobou aktualizace hodnoty v registrech D/A převodníků, disponuje blok převodníků možností společné (simultánní) aktualizace hodnot v registrech D/A převodníku (Group Load Logic). Jinými možnostmi řízení aktualizace obsahu registru D/A převodníku jsou výstupy z Timeru_A nebo Timeru_B, nebo je zde možnost okamžité aktualizace při zápisu do registru D/A převodníku. Při výčtu vlastností řízení aktualizace hodnot D/A převodníku pomocí DMA, tudíž bez nutnosti programové podpory, což stejně jako v případě A/D převodníku zmenšuje zatížení mikrokontroléru, a to zejména při velmi častých změnách hodnot.

USART0, USART1. Dalšími perifériemi, které jsou na čipu této řady mikrokontrolérů, jsou sériová rozhraní. Málokterá aplikace se v současnosti obejde bez komunikace s okolím. Další situací, kdy je třeba komunikovat, je komunikace s dalšími částmi téhož zařízení, jako jsou paměti kalibračních či měřených dat. Sériová komunikace se často používá kvůli malému počtu vodičů a relativně jednoduchým protokolům. I přes jednoduchost protokolů je programová realizace sériových rozhraní velmi náročná, a to jak z programátorského hlediska, tak i z hlediska zatížení vlastního jádra mikrokontroléru. Z tohoto důvodu je potěšující, že výrobce tohoto mikrokontroléru neponechal tuto těžkou práci na uživateli, a implementoval do mikrokontrolérů hned dvě multifunkční sériová rozhraní. Multi-

funkční z toho důvodu, neboť obě rozhraní jsou schopna pracovat v různých módech.

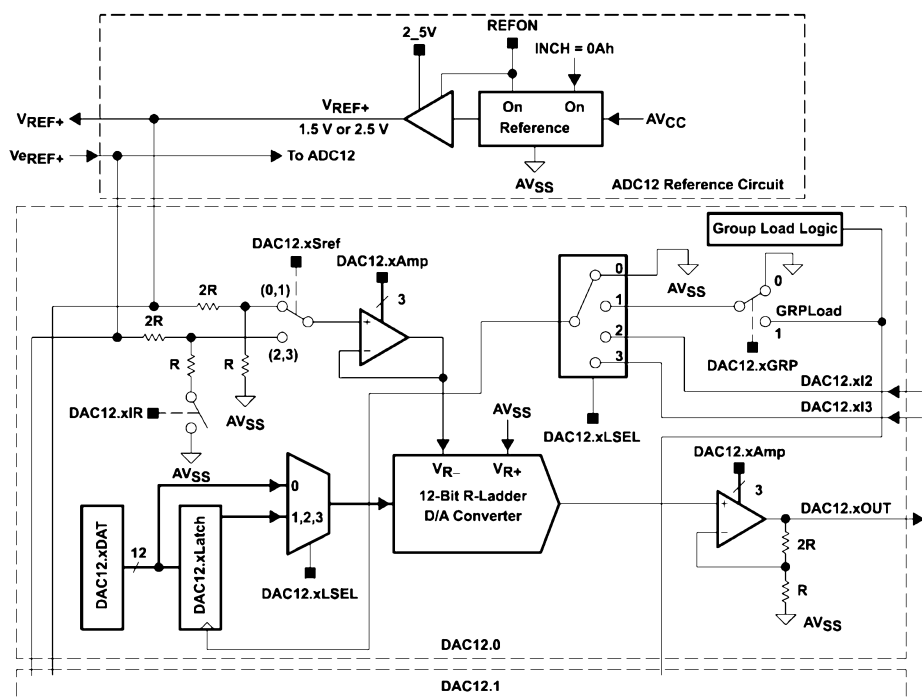
Prvním z nich je asynchronní režim, který umožňuje spojení aplikace např. s nadřazeným počítačem typu PC. Na rozdíl od asynchronního portu v PC je implementace sériového portu v mikrokontroléru mnohem dokonalejší. Vedle standardního režimu se sedmi či osmi datovými bity, paritou a jedním či dvěma stop bity, podporuje tento port i režim s devátým bitem, nazývaným adresový, který slouží pro rozlišení přenášených dat (adresa/data). Tento formát není jediný, který řeší podporu rozlišení adresy/data.

Druhým režimem je tzv. idle-line režim. V tomto režimu jsou jednotlivé bloky dat od sebe odděleny „dlouhou“ mezerou, výrobcem nazvanou idle-line state. Pokud je mezera mezi dvěma znaky delší než 10 (11) bitů, je znak za touto mezerou chápán jako adresa (příkaz).

Další zajímavostí je možnost používat vysoké přenosové rychlosti i při nízkém hodinovém kmitočtu. Mikroprocesor je schopen přenášet data rychlostí 19200 Bd i v případě, že jeho činnost je řízena hodinovým kmitočtem 32768 Hz. Problém generování vhodného řídicího kmitočtu pro sériový port se skládá ze dvou podproblémů. Prvním z nich je dostatečně vysoký řídicí kmitočet. Tento je získán pomocí interního obvodu fázového závěsu ve spolupráci s interním VCO. Tím je získán kmitočet 1,049 MHz (32x32768 Hz). Bohužel požadovaný dělicí poměr pro získání správného řídicího kmitočtu pro sériový port je 54,61. Tento problém řeší blok nazvaný „modulator“. V podstatě se jedná o šestnáctibitový posuvný registr, který spolupracuje s děličkou schopnou měnit naprogramovaný dělicí poměr o 1, tj. dělička je schopna dělit např. poměrem 54/55 podle stavu řídicího bitu. V našem případě to znamená relaizovat sekvenci dělicích poměrů: 55; 54; 55; 54; 55; 54; 55; 55. Výsledný poměr je pak 54,625, což je dostatečně blízko potřebnému dělicímu poměru 54,613 (chyba jen 0,023 %!).

Kromě právě popsaného módu jsou obě rozhraní schopna pracovat i v módu SPI, který se často používá např. u sériových pamětí, např. u sériových pamětí AT45DB161 (kapacita 16 Mb!). Podporovány jsou režimy master/slave, tří- nebo čtyřvodičové rozhraní i všechny čtyři režimy tohoto rozhraní.

Posledním režimem, které zde nalezneme, je rozhraní I²C. Toto rozhraní je však podporováno pouze jedním rozhraním (USART0). Rozhraní plně odpovídá specifikaci Phillips. Proto jsou podporovány jak oba režimy rychlosti přenosu (standard - 100 kHz i fast - 400 kHz), tak i sedmibitový i desítibitový adresový mód. Rozhraní je schopné pracovat v režimu master i slave. Podporován je i šestnáctibitový režim přenosu dat. Aby se zmenšilo zatížení jádra mikrokontroléru, je možné využít pro přenos dat z/do paměti mikrokontroléru kanály DMA.



Obr. 2.10. Blokové schéma D/A převodníku v mikrokontrolérech MSP430F16x

HW Násobička. Ačkoliv je to ne-
typické (jak již bylo řečeno v úvodu),
implementoval výrobce v této řadě mikro-
kontrolérů násobičku jako periferní
obvod. I když práce s touto násobič-
kou je komplikovanější, než kdyby
byla implementována přímo do struktury
jádra mikrokontroléru, umožnila vý-
robci zachovat velmi jednoduchý in-
strukční soubor. Druhým faktem je, že
se nejedná o pouhou hw násobičku, ale
o jednotku MAC, umožňující snadněji a
hlavně efektivněji implementaci potřeb-
ných algoritmů pro zpracování signálů
(číslicová filtrace, FFT atd.)

Comparator_A. Je poslední perife-
rií, kterou je možné nalézt na čipu mik-
rokontroléru. Jedná se o klasický analo-
gový komparátor. Je možné ho využít
pro konstrukci integračních A/D převod-
níků, které někdy mají pro danou aplikaci
vhodnější vlastnosti než vzorkovací A/D
převodník s postupnou aproximací.

Ostatní. Pod pojem ostatní lze zahr-
nout i vstupní/výstupní brány P1 a P2. Je
to proto, že každý pin těchto bran je scho-
pen vyvolat přerušení, a každá z těchto
bran má vlastní vektor přerušení.

Co říci na závěr o mikrokontrolé-
rech firmy Texas Instruments? Snad
jen to, že i po letech se firma dokázala
vrátit na trh s velmi dobře propracova-
nou řadou mikrokontrolérů, které mají
široké spektrum periférií. Jejich velkou
výhodou je šestnáctibitová architektu-
ra a přitom i extrémně nízká spotřeba,
která může být ještě redukována vyu-
žitím mnoha módů snížené spotřeby.

3. STMicroelectronics

Firma STMicroelectronics má dlo-
holetou tradici ve výrobě polovodičo-
vých součástek, a tak v jejím výrobním
programu nalezneme i mnoho rodin
mikrokontrolérů.

Pojďme si některé z nich ve struč-
nosti představit.

ST62 & ST63. Jedná se o osmibi-
tové mikrokontroléry s harwardskou ar-
chitekturou, zaměřené na ty nejed-
nodušší, a tím i nejlacinější aplikace.
Tomu je vše podřízeno, od architektury
s hw zásobníkem, až po instrukční
soubor, kde např. nenalezneme in-
strukci rotace doprava, či aritmetické
operace podporující práci s Carry bi-
tem. V této řadě bohužel nenalezneme
jediného zástupce s Flash pamětí.

ST7. Tato řada je již mnohem vyba-
venější po všech stránkách, počínaje
architekturou se sw zásobníkem, přes
bohatý instrukční soubor, který je pod-
porován mnoha adresovacími módy, a
konče mnoha perifériemi.

ST9/ST9+. Tato řada výkonných
mikrokontrolérů svými schopnostmi
vypĺňuje mezeru mezi typickými os-
mibitovými a šestnáctibitovými mikro-
kontroléry. Struktura mikrokontrolérů je
navržena tak, aby poskytovala maxi-
mální možný výpočetní výkon, a aby
odezvy na přerušení byly co nejkratší.

ST10. Je typický představitel šest-
náctibitových výkonných mikrokontrolé-
rů navržených pro real-time řídicí apli-
kace, kde je požadován velmi vysoký
výpočetní výkon a minimální doba reak-
ce na přerušení. Svými parametry a cí-
lovým segmentem se však vymyká za-
měření našeho „povídání“.

Z předchozího přehledu vyplývá, že
v tomto okamžiku nejzajímavější rodi-
nou, porovnatelnou s dříve uvedenými
zástupci mikrokontrolérů jiných výro-
ců, jsou **mikrokontroléry řady ST7**.

Architektura ST7xxxx. Mikrokont-
roléry řady ST7 jsou založeny na von
Neumannově architektuře, tj. mají spo-
lečný adresní prostor jak pro program,
tak i pro data.

Na rozdíl od dříve představených
mikrokontrolérů rodiny MSP430 firmy
Texas Instruments používá jádro mik-
rokontrolérů ST7 jinou filozofii - filozofii
jednoho akumulátoru. Nevýhodou mode-
lu s jedním akumulátorem částečně
kompenzuje bohatý instrukční soubor
(celkem 63 instrukcí), široké možnosti
adresování a možnost využít dvou in-
dex registrů. Celkem je k dispozici se-
dmnáct adresovacích módů.

Programátorský model CPU je na
obrázku 3.1. Z modelu je též vidět, že mikro-
kontrolér je orientován na softwarový
zásobník návratových adres, který
může sloužit jednak pro předávání pa-
rametrů podprogramům, a též pro tvorbu
lokálních proměnných v těchto pod-
programech. O tom, jaké toto řešení
přináší výhody, jsme mluvili v kapitole
o mikrokontrolérech MSP430. Nyní si

představme vybrané zástupce této
rodiny.

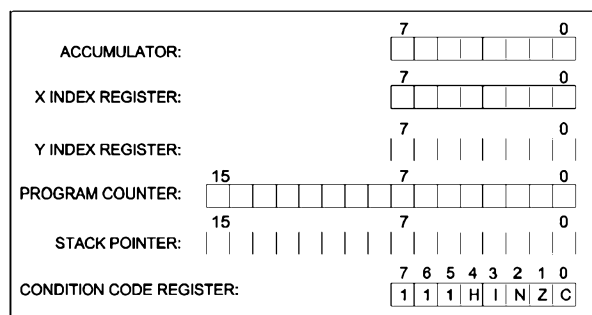
ST72254G. Přestože tyto mikro-
kontroléry patří k nejmenším v rodině,
jsou poměrně dobře vybaveny periférie-
mi (obrázku 3.2). Disponují programovou
pamětí FLASH o kapacitě 4 nebo 8 kB
a mají celkem 256 byte datové paměti.
To, že firma STMicroelectronics ví, jak
je důležité udržet mikrokontrolér ve
funkci i při ztížených podmínkách, je vi-
dět z toho, že mikrokontroléry jsou vy-
baveny jak klasickým časovým watch-
dogem, tak i detektorem podpětí, zde
nazvaným LVD (Low Voltage Detector).

Jak již bylo též několikrát řečeno,
mikrokontroléry málokdy vystačí bez
styku s nadřazeným (řídícím) počíta-
čem, či bez styku s ostatními částmi
většího systému. Proto je potěšující, že
mezi perifériemi najdeme hned dvě sé-
riová rozhraní. Kromě uvedených peri-
ferií disponují tyto mikrokontroléry též
dvěma šestnáctibitovými čítači/časova-
či a A/D převodníkem.

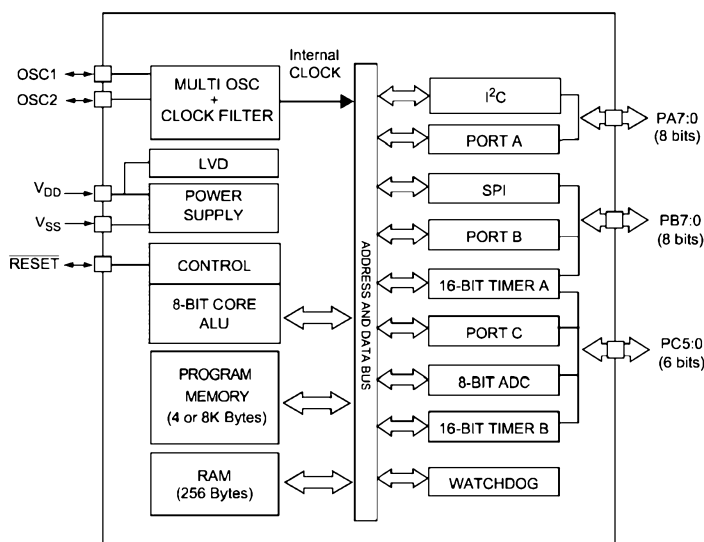
Pojďme si jednotlivé periférie před-
stavit trochu důkladněji.

Watchdog. Je to sedmibitový čí-
tač, který čítá frekvenci CPU vydělenou
číslem 12288. U čítače můžeme vybrat
konkrétní bit, který způsobí reset. To
dává možnost nastavit časový interval
obvodu watchdog v rozmezí 1,536 až
98,304 ms (pro $f_{CPU} = 8$ MHz), během
kterého musí být čítač inicializován pro-
gramem, aby neresetoval mikrokontro-
lér. Zajímavostí je, že pokud je obvod
watchdog jednou uvolněn, nedá se jeho
funkce zakázat jinak, než resetem.

Obr. 3.1.
Programátorský
model CPU
rodiny
mikrokontrolérů
ST7

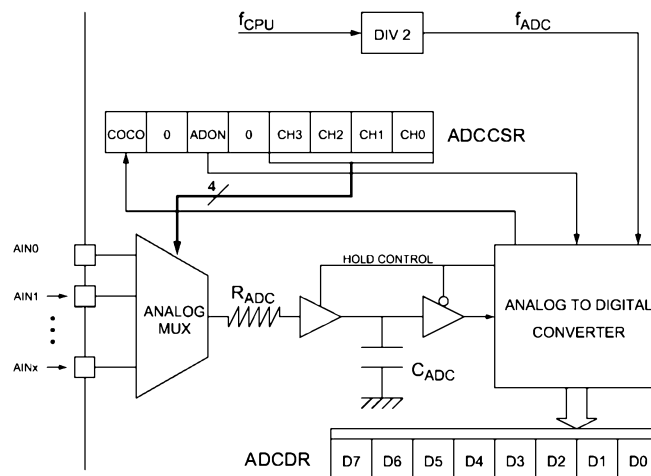
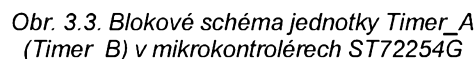


Obr. 3.2.
Blokové
schéma
mikro-
kontrolérů
ST72254G



Timer_A (Timer_B). Oba čítače/časovače jsou si co do funkci ekvivalentní. Jak je vidět z blokového schématu na obr. 3.3, čítač/časovač může čítat interní taktovací frekvenci mikrokontroléru (vydělenou 2x, 4x nebo 8x) nebo externí frekvenci. Externí frekvence musí být menší nebo maximálně rovna jedné čtvrtině systémového kmitočtu. Podstaté je, že se jedná o volně běžící čítač, jehož registr lze pouze číst, nikoliv zapisovat! I když se to nemusí na první pohled zdát, nejedná se o velké omezení, neboť periodické intervaly, kdy je přerušení vyvoláno vždy po stejné době (realizace systémového času či obsluha periférií) je možné realizovat pomocí jednotky compare. Tyto jednotky nalezneme v jednom bloku čítače celkem dvě. Kromě generování periodického přerušení je možné jednotky compare použít pro generování signálu PWM. V tomto případě hodnota v registru OCR2 definuje periodu signálu PWM, zatímco hodnota v registru OCR1 definuje délku trvání pulsu PWM signálu. Z hlediska typu jde o generování signálu PWM typu „fast PWM“ (použijeme-li stejné terminologie jako v případě ATtiny26L). Pro měření doby mezi jednotlivými událostmi je blok čítače mikrokontroléru vybaven celkem dvěma jednotkami capture. Při čtení registrů, které jsou delší než 8 bitů, postupujeme stejným způsobem jako u jiných osmibitových mikrokontrolérů. Nejdříve je nutné přečíst vyšší byte registru. Zároveň s tím to čtením je „odchyten“ okamžitý stav nižšího byte do pomocného registru. Hodnotu z tohoto pomocného registru je pak možné si přečíst kdykoliv později.

Z hlediska styku s okolím jsou tyto mikrokontroléry vybaveny velmi dobře, i když u představovaného typu nenajdeme snad nejrozšířenější rozhraní typu UART, ale pouze dvě synchronní sériová rozhraní SPI a I²C. V případě potřeby rozhraní typu UART je nutné buď zvolit jiný typ mikrokontrolerů či simulovat toto rozhraní programově.



Sériové rozhraní I2C. Implementované rozhraní je schopno pracovat jak ve standardním režimu (100 kHz), tak i v režimu fast (400 kHz). Jsou podporovány režimy se sedmibitovou i desetibitovou adresou. Z dalších vlastností jmenujme alespoň schopnost detekovat vlastní adresu a pracovat v režimu multi-master.

(Dokončení v KE3/2003)

ZAJÍMAVÁ A PRAKTICKÁ ZAPOJENÍ

V této kapitole jsou uvedeny dva světelné efekty - elektronický obličej a barevná hudba, a dále ní výkonový zesilovač 50 W a aktivní mikrofon.

Uvedená zapojení je vhodné brát především jako podnět a inspiraci k další tvůrčí činnosti a je možné s nimi dále laborovat.

Elektronický obličej

Na obr. 2 je schéma jednoduché světelné hříčky, která je v původním prameni nazývána „LED-Head“ (hlava s LED). Diody LED (celkem 36 kusů) tvoří obrysy úst, očí a obočí lidského obličeje a některé se periodicky střídavě rozsvěčují tak, aby obličej vyjadřoval různé nálady (ústa nabývají tvaru písmene U nebo podkovy, oči se mohou jednotlivě dívat doleva nebo doprava, obočí mohou být jednotlivě skloněna zleva doprava nebo zprava doleva).

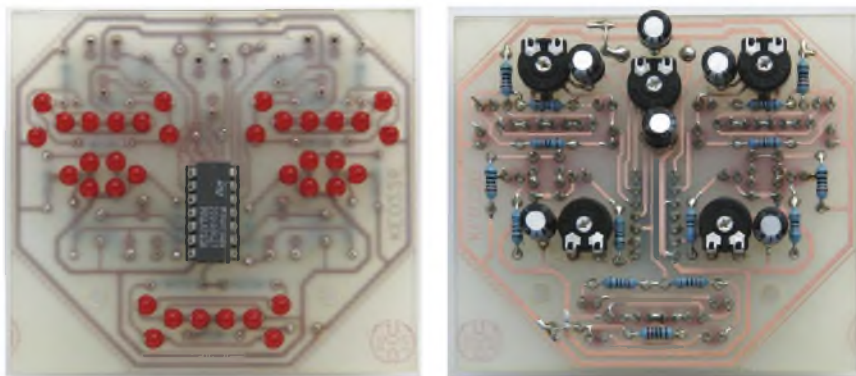
Použité LED jsou červené o průměru 3 mm a jsou tzv. dvoumiliampérové, tj. mají velkou účinnost a výrazně svítí již při proudu 2 mA.

Většina LED svítí trvale a jejich proud je určen rezistory R2, R3, R6, R8 a R12. Zbývající LED jsou buzeny přes další rezistory (R1, R5, R4, R7 atd.) napětím obdélníkového průběhu z výstupů pěti nezávislých astabilních multivibrátorů. Jako aktivní prvky jsou v multivibrátorech použity invertory se Schmittovým klopným obvodem, které jsou obsaženy v IO1 typu 74HC14. Technologie HC byla zvolena proto, aby invertory měly dostatečně malý výstupní odpor. Šestý inverter IO1B není využit a jeho vstup je uzemněn, aby se nemohl dostat do nebezpečného stavu. Multivibrátory kmitají se střídou 1:1. Kmitočet každého multivibrátoru je určen elektrolytickým kondenzátorem o kapacitě 47 μ F (C1 až C5) a trimrem o maximálním odporu 1 M Ω (R16 až R20). Při nastaveném maximálním odporu trimru je perioda kmitů asi 40 s.

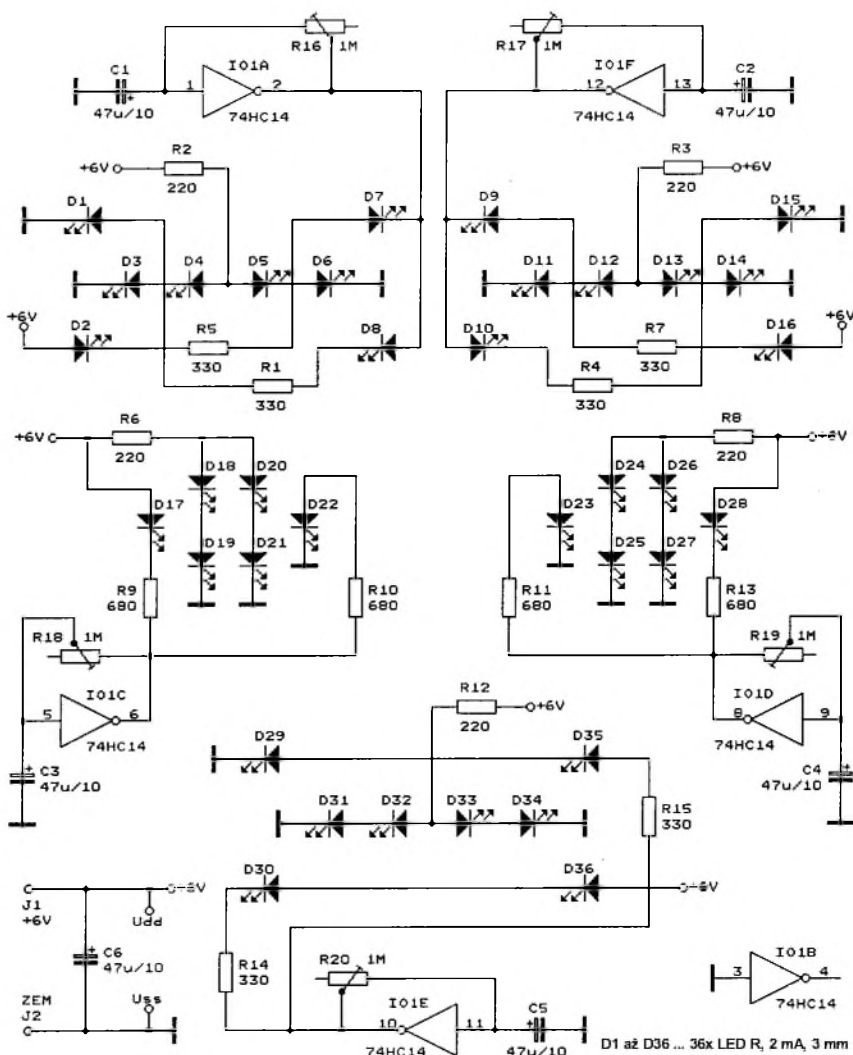
Elektronický obličej je napájen stabilizovaným napětím 6 V ze síťového adaptéru, napájecí proud je asi 100 mA.

Všechny součástky elektronického obličeje jsou připojené na desce s jednostrannými plošnými spoji. LED a IO1 (nos) jsou umístěny na straně součástek, ostatní součástky (rezistory, trimry, kondenzátory) a drátové propojky jsou umístěny na straně pájení, aby nerušily vzhled obličeje. Obrázec spojů je na obr. 5, rozmístění součástek na obou stranách desky je na obr. 3 a obr. 4.

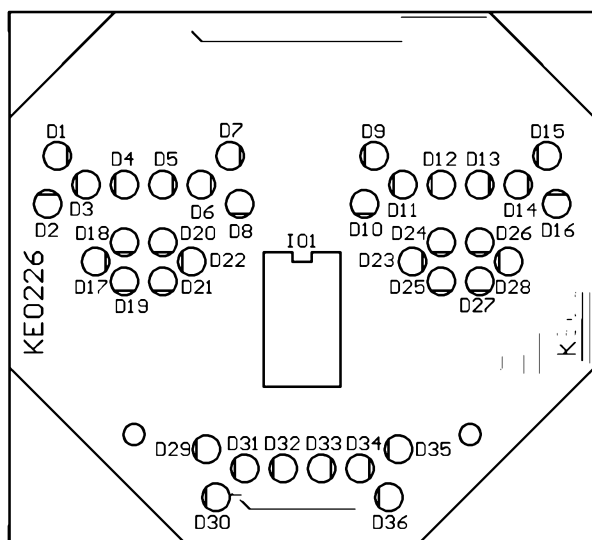
Na desku nejprve připojíme všechny LED a IO1 (pozor na správnou orienta-



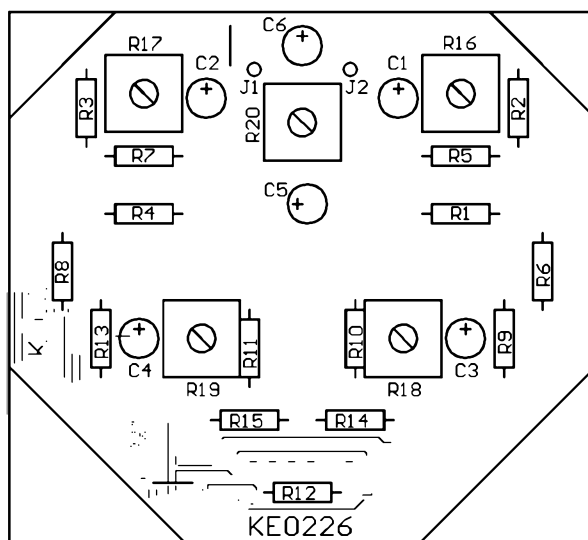
Obr. 1. Elektronický obličej zepředu a zezadu



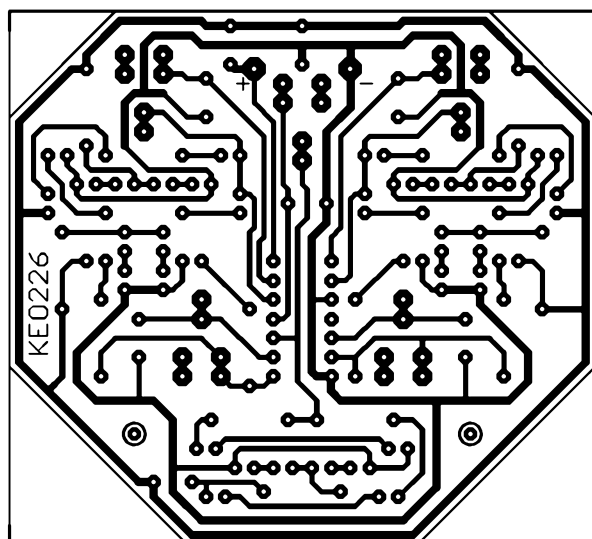
Obr. 2. Elektronický obličej →



Obr. 3. Rozmístění součástek na straně součástek na desce elektronického obličej



Obr. 4. Rozmístění součástek na straně pájení na desce elektronického obličej



Obr. 5. Obrázek plošných spojů elektronického obličej (měř: 1 : 1)

ci LED!). Nejjednodušší je připájet LED tak, aby jejich pouzdra dosedala na desku. V tom případě nemůžeme pro IO1 použít objímku, protože by pak IO1 převyšoval LED.

Chceme-li být k LED šetrnější, připájíme je tak, aby mezi jejich pouzdry a deskou byla mezera 5 až 10 mm. Je však velmi obtížné přidržovat během pájení LED tak, aby jejich podélné osy byly kolmé k desce a čela jejich pouzder ležela v jedné rovině.

Nejjednodušší je fixovat LED během pájení pomocí šablony s dírami, do kterých zasuneme pouzdra LED. Šablonu připevníme distančními sloupky do vhodné vzdálenosti před desku s plošnými spoji. Distanční sloupky se přišroubují do montážních děr o průměru 3,2 mm, které jsou v dolní části desky poblíž LED D29 a D35.

Šablonu zhotovíme z laminátové desky. S použitím obrazce plošných spojů (obr. 5) na ni důlkem vyznačíme středy montážních děr a všech LED. Ve vyznačených místech pak vrtákem o průměru 3,2 mm vyvrtáme montážní díry a díry pro zasunutí pouzder LED.

Pokud jsou pozdra LED dostatečně vzdálená od desky, je výhodné použít pro IO1 objímku.

Po osazení LED a IO1 pak na straně spojů připájíme nejprve všechny odporové trimry, pak rezistory a nakonec kondenzátory a propojky. Na propojky buď navlékneme izolační trubičku, nebo je prohneme do tvaru oblouku, aby se nemohly dotknout spoje, který prochází pod nimi. Pájíme opatrně, abychom nepoškodili termoplastové pouzdra trimrů a elektrolytických kondenzátorů.

Protože jsme považovali tuto konstrukci za zajímavou, ověřili jsme její funkčnost v redakci. Pohledy na desku osazenou součástkami jsou na obr. 1.

Zapojená deska (s trimry nastavenými do středních poloh) nám po přivedení napájecího napětí fungovala okamžitě. Pokud by snad nepracovala, je nutné zkontrolovat plošné spoje (vodivost, zkrat) a správnost orientace všech součástek.

Po ověření funkce nastavíme vhodnou periodu blikání LED u jednotlivých orgánů. Periodu měříme pomocí vterinové ručičky na hodinkách. Doporučené časy, po kterých se přepíná svět LED

(tj. polovina periody), jsou 2 až 3 s u očí, 4 až 10 s u obočí a 8 až 15 s u úst. Tyto časy můžeme podle vkusu upravit a případně je podstatně prodloužit zvětšením kapacit kondenzátorů C1 až C5.

Abychom mohli elektronický obličej použít jako vkusnou dekoraci, vestavíme desku se součástkami do ploché dřevěné skříňky (z ušlechtilého dřeva) ve tvaru lidské hlavy, kterou lze postavit navýšku. Na zadní stěnu skříňky připevníme napájecí konektor a spínač napájení. Do zadní stěny je též vhodné vyvrtat díry pro dodatečné nastavování trimrů. Přední stěnu skříňky zhotovíme z desky z červeného organického skla, které bude působit jako světelný filtr a zvětší kontrast svitu LED obličej. Pokud nemáme možnost obstarat dřevěnou skříňku, postačí i plastová, popř. žádná.

V původním prameni jsou též doporučeny různé způsoby využití elektronického obličej - jako dekorace v bytě, jako reklamní poutač v obchodě nebo ve výloze, jako noční světlo v dětském pokoji, jako světeční ornamet zavěšený na zdi nebo na vánočním stromku, jako přidavné brzdové světlo za zadním okénkem automobilu (nutno vyřešit napájení z palubní sítě o napětí 13,8 V).

Seznam součástek

R1, R4, R5,	
R7, R14,	
R15	330 Ω, miniaturní
R2, R3, R6,	
R8, R12	220 Ω, miniaturní
R9, R10,	
R11, R13	680 Ω, miniaturní
R16 až R20	1 MΩ, trimr PT10V
C1 až C6	47 μF/10 V, radiální, subminiaturní
D1 až D36	LED, červená, 2 mA, 3 mm
IO1	74HC14
deska s plošnými spoji č.: KE0226	

Electronics Now, červenec 1994

Barevná hudba

Na obr. 6 je schéma světelného efektového zařízení, známého pod názvem barevná hudba. Zařízení převádí hudební signál na proměnlivé světlo tří žárovek (nebo skupin žárovek) různých barev, které dotvářejí atmosféru při poslechu hudby doma, v klubu nebo na diskotéce. Signály pro ovládání jednotlivých žárovek se získávají rozdělením kmitočtového spektra hudebního signálu do tří pásem kmitočtů (nízkých, středních a vysokých). Popisované zařízení se vyznačuje tím, že pro napájení žárovek je použito bezpečné střídavé napětí 24 V, které se ovládá triaky.

Hudební nf signál se přivádí na vstupní svorky J1 a J2 a přes trimr P1 pro ovládání citlivosti se vede do vstupního zesilovače s IO1. Jeho zesílení je přibližně dáno poměrem rezistorů R5 a R4 a je asi 100. Stejnosemenná složka výstupního napětí zesilovače je určena děličem R1, R2 a je rovna polovině napájecího napětí. Maximální mezivrcholový rozkmit nf signálu na výstupu zesilovače má být asi 11 V.

Z výstupu zesilovače se nf signál vede do tří filtrů - propustí. Dolní propust s tranzistorem T1 odděluje z nf signálu pásmo nízkých kmitočtů, pásmová propust tvořená kaskádou dolní propusti s T3 a horní propustí s T4 odděluje pásmo středních kmitočtů a horní propust s T6 odděluje pásmo vysokých kmitočtů.

Odfiltrované nf signály se dále usměrňují diodami D1 až D3 a proměnlivými (podle obsahu hudby) usměrněnými napětími se přes převodníky impedance (emitorové sledovače T2, T5 a T7) budí hradla triaků TC1 až TC3.

Triaky spínají střídavé napětí 24 V ze síťového transformátoru TR1 do žárovek Z1 až Z3, které pak různě blikají podle rytmu a obsahu kmitočtových složek v hudebním nf signálu. Maximální spínaný proud uvedených triaků je 6 A, každá žárovka tedy může mít příkon maximálně 120 W. Pokud použijeme žárovky s příkonem menším než 120 W, můžeme přiměřeně zmenšit výkon síťového transformátoru TR1. Není vhodné používat jednotlivé žárovky o příkonu 40 W a větším, protože mají velkou tepelnou setrvačnost vlákn. Místo jedné silné žárovky je lepší použít skupinu paralelně zapojených slabších žárovek (o příkonech menších než 40 W), jejich blikání je pak výraznější.

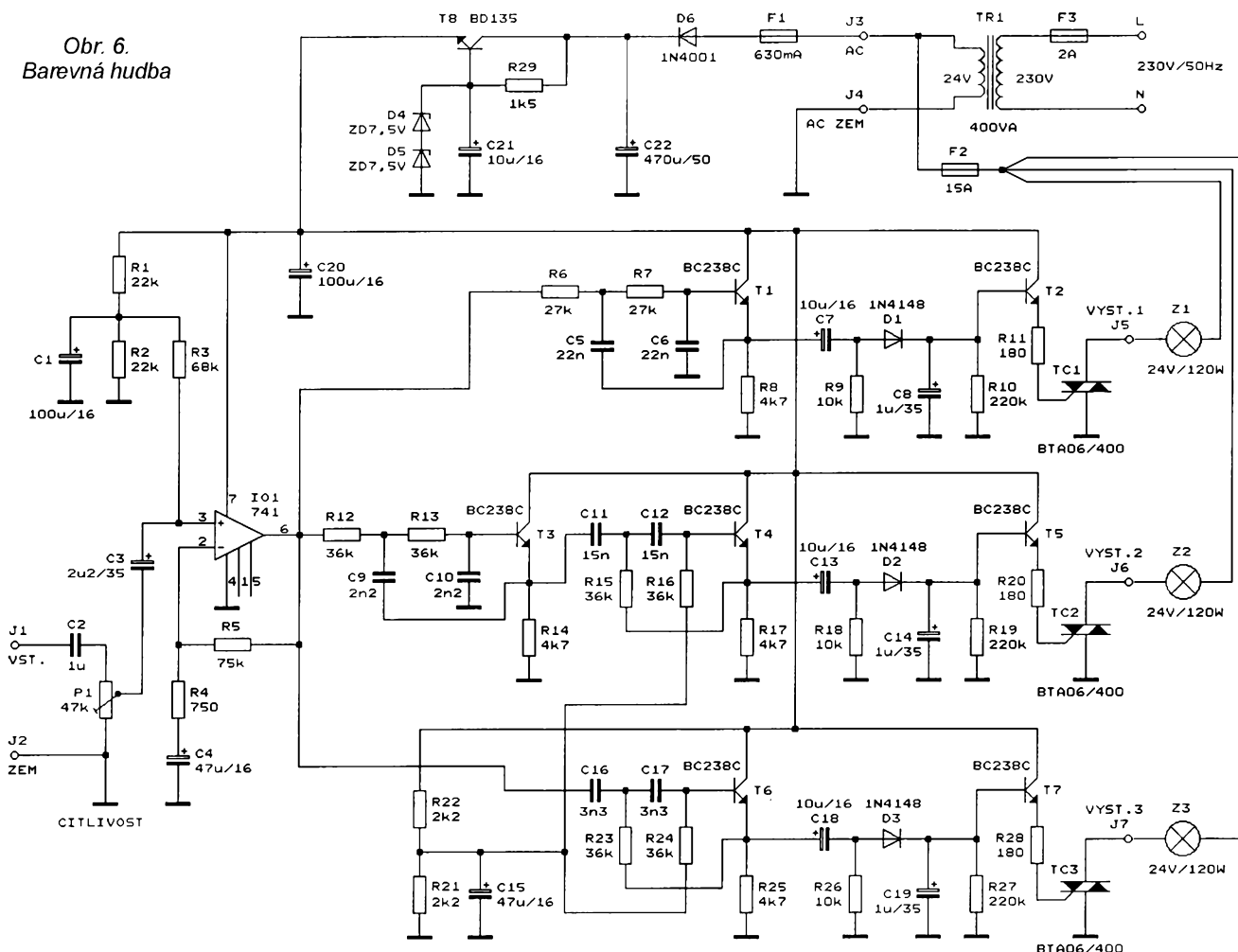
Celá barevná hudba je napájena síťovým transformátorem TR1 (230 V / 24 V), který musí být při maximálním výkonu žárovek (3x 120 W) dimenzován na 400 VA. Síťový přívod k TR1 je jištěn pojistkou F3, vývod sekundárního napětí k žárovkám je jištěn automobilovou pojistkou F2. Vnitřní obvody barevné hudby jsou napájeny napětím asi 15 V, které je získáno jednocestným usměrněním sekundárního napětí transformátoru TR1 a následnou stabilizací usměrněného napětí jednoduchým ob-

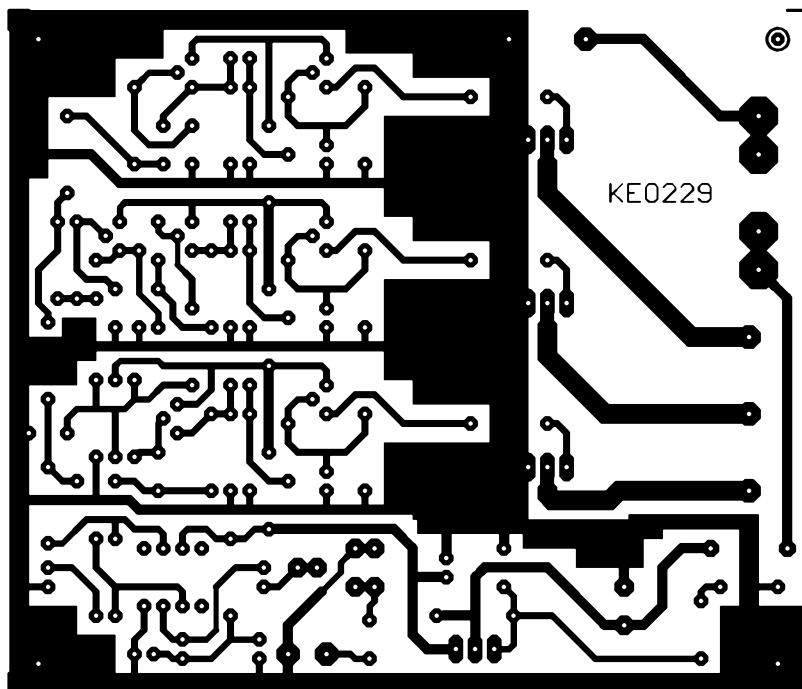
vodem s tranzistorem T8 a Zenerovými diodami D4 a D5. Usměrňovač je jištěn pojistkou F1.

Všechny součástky barevné hudby jsou umístěny na desce s jednostrannými plošnými spoji. Obrazec spojů je na obr. 7, rozmístění součástek na desce je na obr. 8. Oba obrázky byly s drobnými úpravami co nejpečlivěji překresleny z původního pramene, zařízení však nebylo vyzkoušeno!

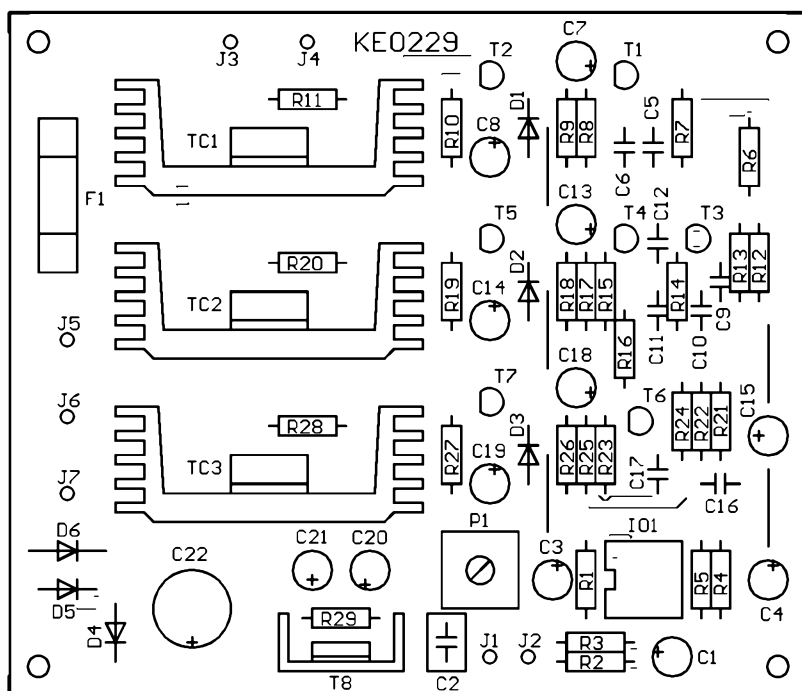
Na desce je pět drátových propojek. Obvod IO1 je umístěn v objímce. Tranzistor T8 je opatřen malým chladičem s tepelným odporem asi 22 K/W. Triaky TC1 až TC3 jsou opatřeny jednotlivými chladiči, jejichž tepelný odpor závisí na příkonu žárovek. Orientačně lze uvést, že na každý ampér proudu teokoucího do žárovky připadá ztrátový výkon triaku 1,5 W a že teplota pouzdra triaku by neměla překročit 70 °C. Např. do žárovky o příkonu 120 W teče proud asi 5 A a ztrátový výkon triaku je asi 7,5 W. Při teplotě okolí 40 °C a požadované teplotě pouzdra triaku 70 °C smí být na chladiči spád teploty 30 °C (= 30 K), chladič tedy musí mít tepelný odpor $30/7,5 = 4$ K/W. Pokud by se potřebný chladič nevešel přímo na desku, jak je naznačeno na obr. 8, je možné použít větší společný chladič a triaky propojit s deskou vodiči. Triaky mají elektrodu A2 spojenou s chladičem křídélkem, proto musí být od společného chladiče izolovány! Chlazení závisí také na proudění vzduchu apod., proto je nutné zkontro-

Obr. 6
Barevná hudba





Obr. 7. Obrazec plošných spojů barevné hudby (měř.: 1 : 1)



Obr. 8. Rozmístění součástek na desce barevné hudby

lovat teplotu triků při plném zatížení, a chladiče popř. upravit.

Jako zdroj nf signálu pro buzení barevné hudby je vhodný např. magnetofonový výstup nf zesilovače, na němž je signál s vhodnou úrovní a nezávislý na nastavení ovládacích prvků zesilovače. Podle použitého zdroje nf signálu přizpůsobíme citlivost barevné hudby trimrem P1.

Seznam součástek

R1, R2	22 k Ω , miniaturní
R3	68 k Ω , miniaturní
R4	750 Ω , miniaturní
R5	75 k Ω , miniaturní
R6, R7	27 k Ω , miniaturní

R8, R14,	
R17, R25	4,7 k Ω , miniaturní
R9, R18,	
R26	10 k Ω , miniaturní
R10	220 k Ω , miniaturní
R11, R20,	
R28	180 Ω , miniaturní
R12, R13,	
R15, R16,	
R23, R24	36 k Ω , miniaturní
R10, R19,	
R27	220 k Ω , miniaturní
R21, R22	2,2 k Ω , miniaturní
R29	1,5 k Ω , miniaturní
P1	47 k Ω , trimr PT10V
C1	100 μ F/16 V, rad.
C2	1 μ F/63 V, fólový (CF1)

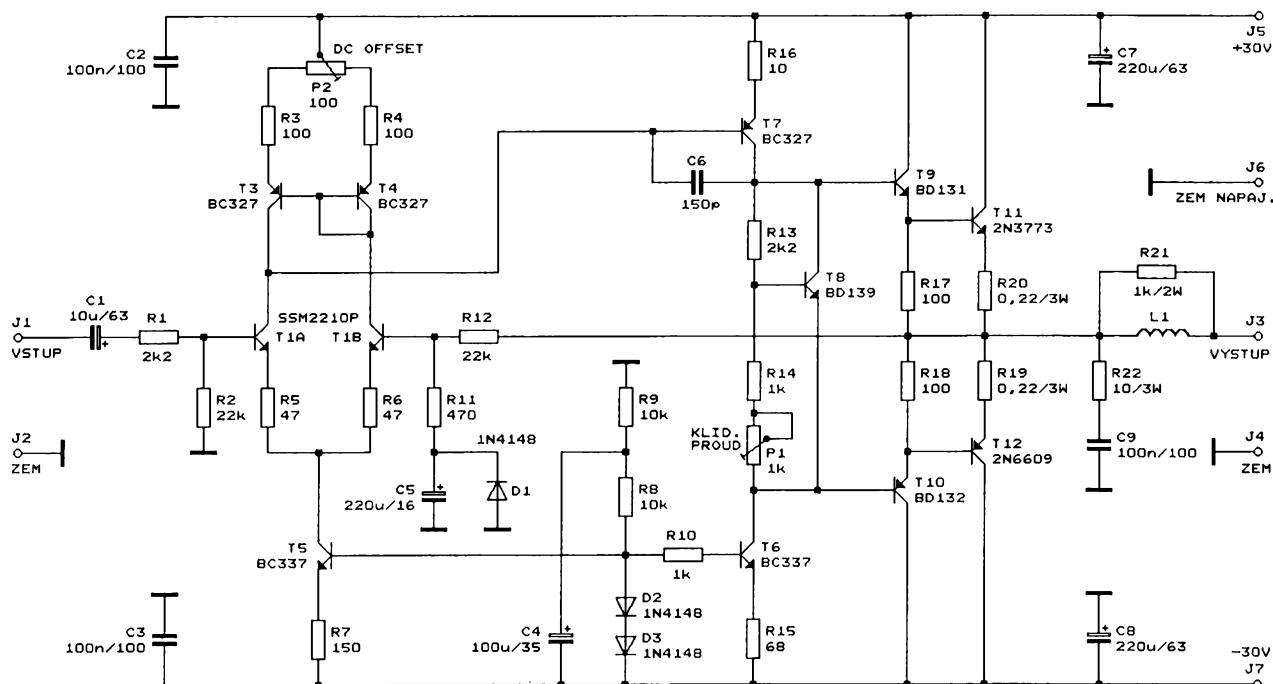
C3	2,2 μ F/35 V, rad.
C4, C15	47 μ F/16 V, rad.
C5, C6	22 nF/100 V, fólový (CF2)
C7, C13,	
C18, C21	10 μ F/16 V, rad.
C8, C14,	
C19	1 μ F/35 V, rad.
C9, C10	2,2 nF/100 V, fólový (CF2)
C11, C12	15 nF/100 V, fólový (CF2)
C16, C17	3,3 nF/100 V, fólový (CF2)
C22	470 μ F/50 V, rad.
D1, D2, D3	1N4148
D4, D5	Zenerova dioda 7,5 V/0,5 W (BZX83)
D6	1N4001 (1N4007)
T1 až T7	BC238C (BC548C)
T8	BD135
TC1 až TC3	BTA06/400 (.../600T)
IO1	741, pouzdro DIP8
F1	pojistka pomalá 630 mA, 20 mm
F2	pojistka 15 A, automobilová
F3	pojistka pomalá 2 A, 20 mm
TR1	síťový transformátor toroidní, 230 V/24 V/400 VA
Z1, Z2, Z3	žárovka 24 V/120 W max. objímka pro DIP8, obyčejná
pojistkový držák SHH1 (2 ks) pro F1	
chladiče pro TC1 až TC3 (3 ks), viz text	
chladič pro T8 (např. DO2 ... 22 K/W)	
deska s plošnými spoji č.: KE0229	

Radioelektronik Audio-HiFi-Video, 8/2000

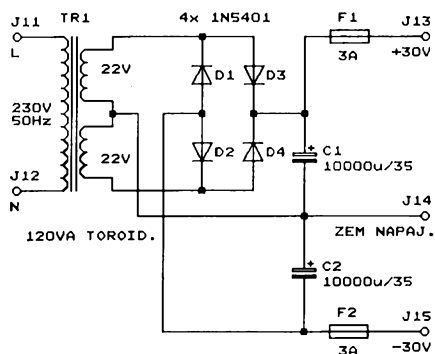
Nízkofrekvenční výkonový zesilovač 50 W

Na obr. 9 je schéma nf výkonového zesilovače, který je zkonstruován z běžných součástek a přitom má vynikající parametry. Zesilovač pracuje ve třídě AB, má kmitočtový rozsah 10 Hz až 100 kHz, zkreslení asi 0,005 %, odstup rušivých signálů větší než 100 dB a do zátěže o impedanci 8 Ω je schopen dodávat sinusový výkon 50 W. Ze dvou takových zesilovačů je možné sestavit kvalitní stereofonní zařízení.

Na vstupu zesilovače je diferenční stupeň s nízkoušumovým dvojitým tranzistorem SSM2210P (T1A, T1B), který je napájený ze dvou zdrojů proudu (T3, T4 a T5). Vstupní napěťová nesymetrie diferenčního stupně se kompenzuje víceotáčkovým trimrem P2. Dvojitý tranzistor je použit proto, aby vstupní napěťová nesymetrie byla co nejmenší a teplotně stálá. V nouzi je však možné použít i dvou samostatných tranzistorů (např. BC550C nebo BC547C), které se vyberou tak, aby se při střední poloze trimru P2 blížila stejnosměrná složka výstupního napětí celého výkonového zesilovače co nejvíce nule. Samostatné tranzistory T1A a T1B je vhodné teplotně svázat - např. přitisknout navzájem k sobě jejich pouzdra pomocí pružné plechové svorky. Rezistorem R11 ve zpětnovazebním děliči je nastaveno takové zesílení, že pro plné vybudování postačí vstupní napětí (efektivní) 350 mV.



Obr. 9. Nízkofrekvenční výkonový zesilovač 50 W



Obr. 10. Napájecí zdroj pro nf výkonový zesilovač 50 W

Tranzistory T6 a T7 pracují jako rozkmitový stupeň. Kondenzátor C6 upravuje kmitočtovou charakteristiku rozkmitového stupně v oblasti vyšších kmitočtů a zajišťuje jeho stabilitu.

Za rozkmitovým stupněm následuje koncový stupeň s komplementárními Darlingtonovými páry T9, T11 a T10, T12. Tranzistory T9 až T12 jsou namontovány na přiměřený chladič, který není v původním prameni blíže specifikován. Klidový proud koncového stupně je určen předpětím, které se vytváří na tranzistoru T8. Velikost klidového proudu se nastavuje víceotáčkovým trimrem P1. Kvůli teplotní stabilitě klidového proudu musí být T8 teplotně svázan s koncovými tranzistory - musí být připevněn na jejich chladič.

O stabilitu celého zesilovače se stará obvyklý Boucherotův člen R22, C9 a cívka L1, zapojená v sérii se zátěží. Cívka L1 má 15 závitů měděného drátu o průměru 0,56 mm s lakovou izolací a je navinuta na tělísko rezistoru R21 o zatížitelnosti 2 W.

Z důvodu jednoduchosti není zesilovač opatřen obvodem pro ochranu reproduktoru, ochranný obvod je však možné doplnit.

Zesilovač je napájen symetrickým napětím ± 30 V ze síťového zdroje, jehož schéma je na obr. 10. Síťový transformátor je toroidní a má výkon 120 VA.

Při oživování zesilovače nejprve osadíme jako F1 a F2 pojistky o jmenovitém proudu 1 A a do kladného napájecího přívodu zesilovače zapojíme stejnosměrný ampérmetr s rozsahem 2 A. Trimr P1 nastavíme tak, aby měl co největší odpor a trimr P2 natočíme do střední polohy. Pak zapneme napájecí zdroj a trimrem P1 nastavíme klidový proud zesilovače 20 mA. Je-li vše v pořádku, vypneme napájecí zdroj a vložíme pojistky se správnou hodnotou 3 A. Pak opět zapneme napájení, zesilovač necháme asi 15 minut zahřát a znovu nastavíme klidový proud 20 mA. Nakonec k výstupu zesilovače připojíme stejnosměrný voltmetr s rozsahem 200 mV a trimrem P2 nastavíme přibližně nulovou velikost ss složky výstupního napětí (velikost ss složky kolísá s teplotou a časem a neměla by přesáhnout několik desítek mV).

Obrazec plošných spojů není v původním prameni uveden.

Aktivní mikrofon

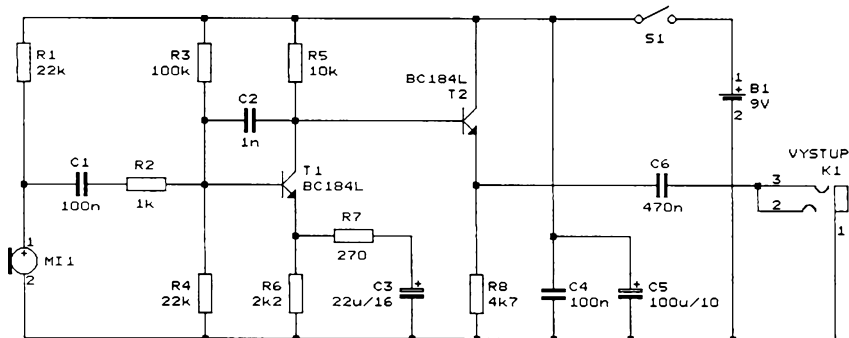
Jedná se o elektretový mikrofon, který je s předzesilovačem a napájecí baterií vestaven do malé kovové (stínící) krabičky a který lze pomocí dlouhého kabelu připojit k jakémukoliv magnetofonu opatřenému mikrofonním vstupem. Aktivním mikrofonem lze snadno a kvalitně nahrávat řeč mluvenou ve větší vzdálenosti, např. přednášky, diskuse, zvuky zvířat apod.

Schéma přístroje je na obr. 11. Elektretový mikrofon je napájen přes R1, tranzistor T1 zesiluje nf signál asi 22x a emitorový sledovač T2 zajišťuje nízkou výstupní impedanci, která je nutná, aby kapacita propojovacího kabelu „nepožírala“ vysoké kmitočty. Přenášené pásmo je asi 100 Hz až 5 kHz, jeho dolní a horní mez určují kapacity kondenzátorů C3 a C2.

K napájení je použita destičková baterie o napětí 9 V, odebraný proud je asi 2 mA. Zapnuté napájení je možné indikovat diodou LED, ta však musí být supersvitivá s proudem okolo 1 mA, aby podstatněji nezvětšovala spotřebu.

Everyday Practical Electronics,
červen 1997

Everyday Practical Electronics,
prosinec 1997



Obr. 11. Aktivní mikrofon