

ŘADA B
PRO KONSTRUKTÉRY
ČASOPIS
PRO RADIOTECHNIKU
A AMATÉRSKÉ VYSÍLÁNÍ
ROČNÍK XXVII/1978 ČÍSLO 2

V TOMTO SEŠITĚ

Votčí VI. sjezdu Svazarmu	81
Displeje pro číslicovou techniku	
Zobrazovací panely – displeje	82
Afnumerická indikace	92
Používané kódy	92
Generování znaků	96
Generátory znaků	105
Generátory dvou hodnotných kmitočtů	108
Napájecí transformátor pro napájení obvodů MOS	108
Zkoušečka integrovaných obvodů se světelnou indikací stavů	108
Zkoušečka s akusticko-optickou indikací	109
Omniskop – sonda pro ověřování činnosti IO	110
Logický analyzátor – zkoušeč kombinací IO	111
Adapter k osciloskopu pro dynamické zkoušení IO v zařízení	112
Generátor impulsů s proměnnou střídou i kmitočtem	113
Univerzální časová základna	114
Generátor hodinových impulsů	115
Osmikanalový přepínač vstupních signálů k osciloskopu	116
Elektronický zámek	117
Zobrazení čísla přijímaného kanálu na obrazovce TVP	118
Literatura	119

AMATÉRSKÉ RADIO ŘADA B

Vydává ÚV Svazarmu ve vydavatelsví Magnet, Vladislavova 26, PSČ 113 66 Praha 1, telefon 26 06 57-1. Šéfredaktor ing. F. Smolik, zástupce Luboš Kalousek. Redakční rada: K. Bartoš, V. Brzák, K. Donát, A. Glanc, I. Harminc, L. Hlinský, P. Horák, Z. Hradský, ing. J. T. Hyán, ing. J. Jaroš, doc. ing. dr. M. Joachim, ing. Jan Klabal, ing. F. Králík, RNDr. L. Kryška, PhDr. E. Křížek, ing. I. Lubomirský, K. Novák, ing. O. Petráček, ing. J. Vackář, CSc., laureát st. ceny KG, ing. J. Zima, J. Ženíšek, laureát st. ceny KG. Redakce Jungmannova 24, PSČ 113 66 Praha 1, telefon 26 06 51-7, šéfred. linka 354, redaktor I. 353. Ročně vyjde 6 čísel. Cena výtisku 5 Kčs, celoroční předplatné 30 Kčs. Rozšiřuje PNS, v jednotlivých ozbrojených sil vydavatelsví Magnet, administrace Vladislavova 26, Praha 1. Objednávky přijímá každá pošta i doručovatel. Dohledací pošta Praha 07. Objednávky do zahraničí vyřizuje PNS, vývoz tisku, Jindřišská 14, Praha 1. Tiskne Naše vojsko, n. p., závod 08, 162 00 Praha 6-Liboc, Vlastina 710. Inzerce přijímá vydavatelsví Magnet, Vladislavova 26, PSČ 113 66 Praha 1, telefon 26 06 51-7, linka 294. Za původnost a správnost příspěvků ručí autor. Redakce rukopis vrátí, bude-li vyžádán a bude-li připojena frankovaná obálka se zpětnou adresou. Návštěvy v redakci a telefonické dotazy pouze po 14. hodině. Číslo indexu 46044.

Toto číslo mělo vyjít podle plánu 22. 3. 1978.
© Vydavatelství MAGNET, Praha

VSTŘIC VI. SJEZDU SVAZARMU

Pod vedením KSČ

za další úspěchy Svazarmu při budování a obraně socialistické vlasti

Svaz pro spolupráci s armádou vstoupil v druhé polovině minulého roku do období příprav svého VI. sjezdu. Sjezd se v souladu se stanovami uskuteční v prosinci letošního roku.

Svaz pro spolupráci s armádou se jako organizace Národní fronty podílí na plnění závěrů XV. sjezdu KSČ, na budování a obraně naší socialistické společnosti. Vede své členy i ostatní pracující k realizaci branné politiky KSČ a přispívá k posilování všelidové obrany země. Usiluje o masový rozvoj branné výchovy obyvatelstva, zejména mládeže a napomáhá tomu, aby se obrana vlasti stala věcí každého občana. Cílevědomě plní úkoly vyplývající z usnesení PUV KSČ o jednotném systému branné výchovy obyvatelstva, o úkolech Svazarmu a směrech jeho dalšího rozvoje, zakotvených v rezoluci V. sjezdu Svazarmu (s plánem rozvoje radistické činnosti ve Svazarmu jsme naše čtenáře seznamovali ve všech loňských číslech radia

pro konstruktéry, v nichž byly jeden po druhém probírány jednotlivé body návrhu rozvoje radistické činnosti do dalších let. Návrh byl schválen ÚV KSČ v minulém roce).

Výsledky Svazarmu dosažené při naplňování linie strany a úkolů státních orgánů napomáhaly a napomáhají dalšímu posílení obrany naší socialistické společnosti, prohlubování komunistické výchovy občanů, naplňování požadavků vědeckotechnického rozvoje a dalšímu rozvíjení politické aktivity a angažovanosti.

Dobrych výsledků bylo dosaženo v politickovychovném působení na členy Svazarmu i propagaci Svazarmu a branné výchovy v široké veřejnosti. Byla přijata a realizují se závažná opatření k zdokonalení přípravy branců, vojáků v záloze i obyvatelstva k civilní obraně. Značného rozmachu doznala branná se i branná technická činnost. Svazarmovští sportovci se úspěšně podíleli na úkolech státní reprezentace ČSSR – mezi ně se úspěšně zařadili i přední čl. radioamatéři – vysíláči a přední závodníci radioamatérských sportů. Ze všech ukazatelů je zřejmé, že po celé období od V. sjezdu narůstala branná výchova a společenská angažovanost členů Svazarmu.

Uvědomělý a odpovědný přístup k realizaci politiky KSČ a aktivní podíl členů Svazarmu na plnění celospolečenských úkolů vedl k dalšímu prohlubování socialistického charakteru celé organizace. To vše pomohlo upevnit společenské postavení Svazarmu a zvětšit jeho vliv na široké vrstvy občanů a mládeže. Svazarm se stal aktivní složkou Národní fronty a jeho přínos v rámci branného systému státu se stále zvětšuje.

Před sjezdem je však třeba zamyslet se i nad tím, že porovnání dosažených výsledků s požadavky XV. sjezdu KSČ ukazuje, že v činnosti Svazarmu je nutno ještě mnohé zlepšovat. Na všech organizačních stupních jsou rezervy v ideové výchovné i organizační práci, kvalitě a účinnosti branné výchov-

ných činností. Jako potřebné se jeví především prohlubovat branné vlastenecké a internacionální prvky výchovy, zvyšovat účinnost branné propagandy a agitace. Pozornost je rovněž třeba věnovat nedostatkům ve stylu práce, kvalifikaci a přípravě kádru a v materiálně technickém zabezpečení činnosti, což je jednou z překážek ještě úspěšnějšího rozvoje především radistických a radistických sportů.

Velké rozdíly jsou dosud i v rozsahu a obsahu činnosti jednotlivých svazarmovských organizací. Kvalita mnohých svazarmovských organizací dosud zaostává za dosahovaným průměrem. Jejich činnost není rozvíjena s žádoucím politickým přístupem a s cílevědomostí zvyšovat úroveň ideové výchovného působení tak, aby morálně politická výchova byla dominující složkou i všech zájmových, odborně technických a branně sportovních činností. Výchovný proces, příprava branců, vojáků v záloze a příprava obyvatelstva k civilní obraně nedosahují přes dosažená zlepšení požadovaných výsledků a potřebné kvality. Také rozvoj technických činností ve Svazarmu ještě neodpovídá rychlému postupu vědeckotechnického rozvoje.

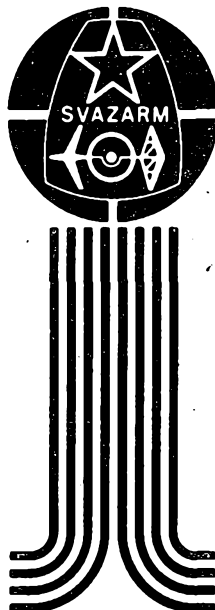
Přípravy na VI. sjezd Svazarmu umožňují vytvořit předpoklady pro vyšší kvalitu a větší a lepší výsledky branné výchovné práce Svazu pro spolupráci s armádou. Je to příležitost k novému rozvoji aktivity a iniciativy při plnění úkolů, vytyčených XV. sjezdem KSČ. Napomoci k tomu může i co nejdříve účast na soutěži, o níž jsme své čtenáře informovali v minulém čísle Amatérského radia řady B pro konstruktéry (AR B1/78).

Za hlavní cíl předsjezdové aktivity a iniciativy je z uvedených důvodů třeba považovat dosažení kvality, lepších výsledků a žádoucí komplexnosti v obsahu i formách naplňování funkce Svazarmu jako dobrovolné branné společenské organizace Národní fronty. Jde o to plnit společensko-politické poslání Svazarmu a v tomto smyslu zvýšit

v předsjezdovém období jeho podíl na budování i obraně naší socialistické společnosti, důsledně naplňovat závěry XV. sjezdu KSČ.

Ukolem předsjezdové aktivity členů Svazarmu je působit k zapojení co nejširšího aktivu dobrovolných branné výchovných pracovníků do příprav sjezdu a k mobilizaci všech členů a orgánů za plnění závěrů XV. sjezdu v podmínkách Svazarmu.

Dále bude vhodné, bude-li předsjezdová aktivita a iniciativa probíhat v těsném sepětí s celkovou společenskou, politickou a pracovní aktivitou ve spojitosti s významnými ideově politickými událostmi tohoto roku (především 30. výročí únorových událostí, 30. výročí znárodnění atd.). Všechny těchto skutečností je třeba využít k znášení akti-



vity a iniciativy členů Svazarmu v branné výchovné oblasti, v plnění výchovných úkolů a v účasti Svazarmu na uskutečňování volebních programů národních výborů.

Nedílnou součástí předsjezdového období by měla být kromě zvýšení společenské aktivity a iniciativy členstva i aktivita v branné technické a branné sportovních činnostech, dobré plnění všech výchovných plánů, pravidelnější organizování výchovných a sportovních činností (a to zejména v základních organizacích a jejich klubech) a zapojování

širokého okruhu zájemců do všech branné sportovních akcí. Nemělo by se zapomínat ani na ty, co stojí dosud mimo organizaci a mají zájem o některou z činností, které jsou organizovány ve Svazarmu – předsjezdovou aktivitu by měla provázet i snaha přivést tyto zájemce do našich řad, neboť je jim co nabídnout z široké palety činností a je k tomu mimořádně vhodná příležitost.

Předsjezdová kampaň by se tak měla stát školou pro funkcionářský aktiv při plnění branné politiky KSČ, při prohlubování

společenského poslání Svazarmu a principů jeho výstavby, při prohlubování tvůrčího úsilí a všestranného rozvoje vnitrosvazové demokracie a organizační práce v masách.

V souladu s úkoly vyplývajícími ze závěrů XV. sjezdu KSČ pro naši brannou organizaci doporučuje předsednictvo ÚV Svazarmu zaměřit rozvoj iniciativy a aktivity členů a organizací před nastávajícím VI. sjezdem Svazarmu k několika hlavním úkolům, o nichž si povíme příště.

—ou—

Ing. J. T. Hyan

DISPLEJE PRO ČÍSLICOVOU TECHNIKU

V průběhu tisíciletí se tzv. „homo sapiens“ naučil počítat. Primitivními pomůckami mu byly kousky dřev, stébla slámy – a abychom nezapomněli – samozřejmě prsty ruky. Za posledních 350 let pak byly objeveny např. logaritmy, logaritmické pravítok, diferenciální a integrální počet, mechanická počítačka – kalkulačka atd.

Jistý pan Cantor přišel na ideu zkoumat, zda je náš způsob počítání vůbec správný. Zjistil totiž, že správnost základních úkonů a jejich pravidel (tehdy) nebyla řádně prokázána a že prokázána být musí. Proto vynalezl operace s množinami předmětů, které nejprve neměly se systémem čísel nic společného – a dokázal ostrovtipným způsobem pomocí „nauky o množinách“ správnost tisíce let starých a používaných základů počítání.

Již před několika desetiletími se studující matematiky dozvěděl, že mimo desítkovou soustavu jsou možné i soustavy jiné, především soustava dvojková a oktálová. Po ukončení studia byly však tehdejší teoretické novosti většinou zapomenuty. Jakmile však bylo nutné v nedávných letech zkonstruovat dnes již běžný počítač a realizovat jej s tenkrát nepředstavitelnou pracovní rychlostí – mechanickými prostředky neuskutečnitelnou – přišel k uplatnění dvojkový systém a jeho základní elektronický stavební prvek – klopový obvod.

A jakmile bylo potřebné sestavit číslcové počítače, které – v další vývojové etapě – měly navíc sloužit i k řízení výrobních pochodů, ukázaly se principy výrokové logiky jako výjimečně plodné a ulehčující řešení komplikovaných úloh. Za použití Booleovy algebry se pak již téměř samozřejmě při konstrukci regulačních, automatizačních a jiných přístrojů vyšší složitosti dospělo k optimálnímu řešení; v některých případech by řešení bez teoretických znalostí zákonů logické algebry – tedy bez znalostí „nového druhu“ nebyla vůbec možná.

Soubor nejrůznějších aplikací dvojkové soustavy v číslcové technice, který je obsahem tohoto čísla AR-B, vychází z předpokladu minimálních znalostí logické algebry.

Zobrazovací panely – displeje

Stávající prostředky

Využívání polovodičových integrovaných obvodů, zvláště pak číslcových, vyžaduje indikační zařízení, ukazující uživateli či technikovi jejich funkci. Tyto indikátory tedy znázorňují buď stavy na vstupech či výstupech IO (pak slouží pouze ke kontrole při

oživování), nebo přenášenou informaci (po dekódování). Rozeznáváme tedy dva druhy indikačních zařízení:

- pro kontrolu stavů a tím i činnosti,
- pro indikaci výsledků.

Zařízení první skupiny patří do oblasti více či méně dokonalých pracovních pomůcek – testerů. Naproti tomu zařízení skupiny druhé spadají do oblasti displejů (= zobrazovacích panelů) k vyjádření číselné informace (tzv. číselníky), popřípadě informace alfanumerické, abecedně číslcové (tzv. obrazovkové displeje a displeje maticové).

Číselné displeje jsou tvořeny zpravidla řadou číslcových doutnavek (dekatronů, či vývojově mladších digitronů), řadou číslcových jednotek sedmisegmentových digitronů, či vláknových „žárovek“ nebo řadou jednotek z galium-arsenid-fosfidových světloemittujících diod (LED-light emitting diode), rozložených sedmisegmentově či bodově v matici, popřípadě řadou sedmisegmentových čísel na bázi tekutých (nematických) krystalů, a posléze řadou bodové nebo sedmisegmentově vytvářených čísel na obrazovkách.

Rozeznáváme tedy displeje:

- doutnavkové,
- vláknové,
- ze svítivých diod,
- na bázi tekutých krystalů,
- obrazovkové.

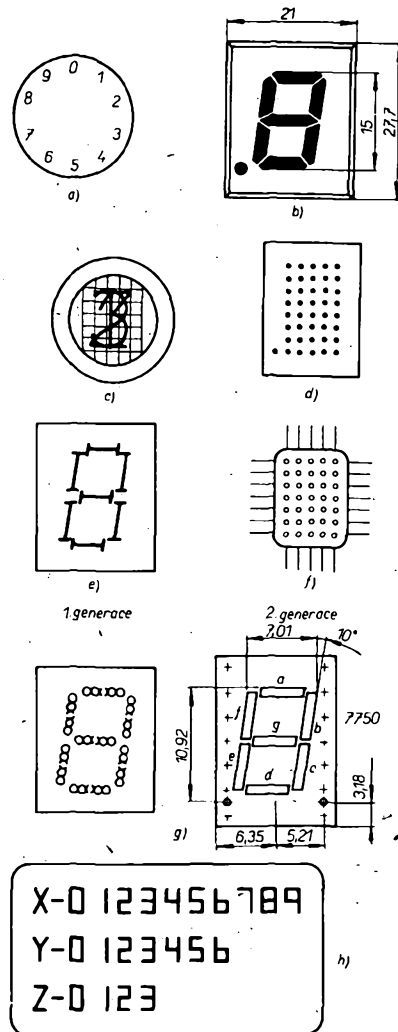
Pokud se týká rozdělení na číslcové a písmenové, jsou mezi uvedenými druhy speciální typy (s výjimkou b) a c)), které jsou uzpůsobeny pro vytváření nejen čísel, ale i znaků. Znaky jsou vytvářeny z úplných bodových matic (5 × 7 nebo 7 × 9 bodů – např. speciální neonová doutnavka fy Valvo či Philips s maticí bodových elektrod 7 × 9). Mimo to existují ovšem i displeje všech uvedených druhů, které jsou určeny pouze pro vytváření čísel. Vláknové displeje nejsou zřejmě perspektivní, neboť jednotlivá vlákna ve tvaru segmentů jsou choulostivá na ořezy, i když výrobci (např. fa Numitron) udávají dobu života až 10 000 hod. Pokud se týká displejů z tekutých krystalů (LC, liquid crystal), tak se zatím používají jen pro segmentově vytvářené číslice a znaménka, třebaže by nečinilo obtíží vytvořit z nich i bodové matice pro znaky.

Na obr. 1 je přehled představitelů uvedených druhů displejových jednotek.

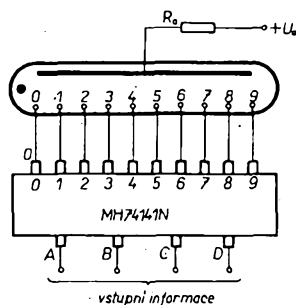
Způsoby číslcové nebo alfanumerické indikace

Plynem plněné indikátory (číslcovky, číslcové jednotky) dosáhly v digitálních přístrojích největšího uplatnění. Proto je vyrábí většina výrobců v širokém sortimentu, v různých tvarech, velikostech a provedeních.

Řízení těchto elektronek nečiní žádných obtíží, používá-li se k němu speciálně vyvinutý integrovaný obvod typu MH74141. V tomto obvodu se vstupní informace (ve tvaru dvojkově desítkového čísla) transformuje a dekóduje v kódu „1 z 10“, čímž je spínán vždy jeden z deseti výstupních tranzistorů. Ten pak uzemňuje příslušnou elektrodu



Obr. 1. Představitelé číslcových a abecedně-číslcových (alfanumerických) jednotek (a – dekatron, čelní projekce, b – sedmisegmentová číslcová jednotka, c – digitron, d – alfanumerická jednotka LED 5 × 7, e – sedmisegmentová vláknová číslcová jednotka, f – alfanumerická jednotka doutnavková 5 × 7, g – číslcová jednotka LED, h – vícemístný alfanumerický displej 3 × 16)



Obr. 2. Typické zapojení doutnavkové číslicovky s integrovaným dekodérem – budičem MH74141

doutnavkové číslicovky, která se rozsvítí. A protože jednotlivé elektrody mají tvar číslic 0 až 9, je tímto způsobem zakódovaná vstupní informace zviditelněna. Na obr. 2 je typické zapojení doutnavkové číslicovky, které je použitelné prakticky pro všechny elektronky tohoto druhu.

Pokud se týká anodového napětí U_a a předřadného odporu R_a , volí se podle použitého typu číslicovky, digitronu. Proud protékající číslicovkou nepřesahuje obvykle 1 mA.

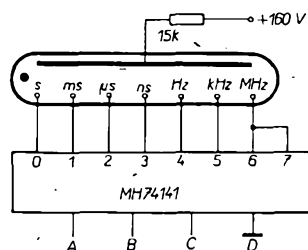
Doutnavkovými indikátory lze znázorňovat i druh měřené veličiny, tab. 1. V tomto

Tab. 1.

Vstupy A B C	Indikovaný znak
0 0 0	s
1 0 0	ms
0 1 0	μs
1 1 0	ns
0 0 1	Hz
1 0 1	kHz
0 1 1	MHz

případě se využívá pochopitelně speciálních typů, např. ZM1024 pro sedm znaků (s, ms, μs, ns, Hz, kHz, MHz). To je zvláště potřebné v univerzálních měřicích přístrojích, u nichž bývá měřená veličina někdy též zakódována.

Používá-li se jen část možných vstupních kombinací (nejsou využity všechny výstupy), je třeba zajistit, aby ve všech provozních stavech byla vždy propojena jedna katoda doutnavkové elektronky. Kdyby tomu totiž tak nebylo, tj. kdyby při uzavřených všech výstupních tranzistorech přesto nastal v elektronce výboj, její proud by tek l přes výstupní zachytné diody IO, ty by se mohly tepelně přetížít, což by vedlo současně k zničení IO. V zapojení na obr. 3 je tomuto nežádoucímu

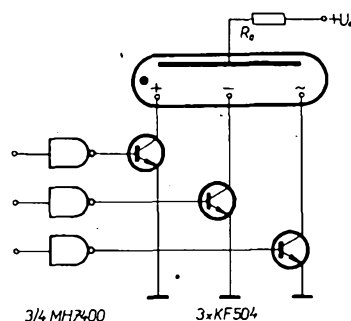


Obr. 3. Zapojení sedmiznakového indikátoru

provoznímu stavu zabráněno tím, že vývody 6 a 7 integrovaného obvodu budiče jsou spolu spojeny.

Je-li třeba indikovat jen několik číslic či jen znaménka polarity, je výhodnější spínat je pouze tranzistory (se závěrným napětím min. 65 V), obr. 4.

Uspořádají-li se svítivé diody do segmentů či do tzv. bodové matice (obr. 1), pak obdržíme číslicovou „jednotku“ displeje. Jednotlivé jednotky lze pochopitelně řadit za



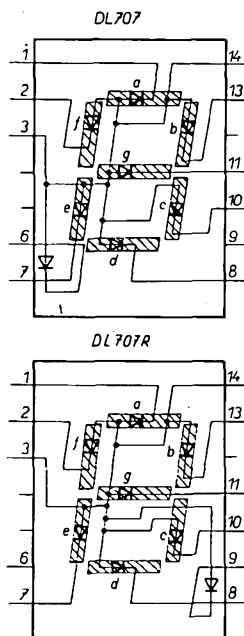
Obr. 4. Zapojení indikátoru polarity

sebou podle potřeby. (Obdobné standardní „jednotky“ existují však i u číslicovek s plynovou náplní, např. výrobek fy Sperry, typ 352 apod.).

Tyto polovodičové číslicovky tvarově během doby vykrystalizovaly ve dvě zásadní formy:

- a) sedmisegmentové
- b) maticové.

Symbol, který se skládá ze segmentů uspořádaných ve tvaru číslice 8 (obr. 5),



Obr. 5. Uspořádání a značení vývodů sedmisegmentové číslicovky s levo či pravostrannou tečkou

dovoluje znázornit všechny číslice (1, 2, 3, 4, 5, 6, 7, 8, 9, 0) i některé písmenové (velké)

Tab. 2.

Desítkové	Tetradicky	Desetibitové slovo (dekodér M. 74141)	Sedmibitové slovo (dekodér typu SN7448N)
	A B C D	0 1 2 3 4 5 6 7 8 9	a b c d e f g
0	L L L L	L H H H H H H H H H	H H H H H H L
1	H L L L	H L H H H H H H H H	L H H H L L L
2	L H L L	H H L H H H H H H H	H H L H L L H
3	H H L L	H H H L H H H H H H	H H H L L L H
4	L L H L	H H H H L H H H H H	L H H L L H H
5	H L H L	H H H H H L H H H H	H L H L L H H
6	L H H L	H H H H H H L H H H	L L H H H H H
7	H H H L	H H H H H H H L H H	H H H L L L L
8	L L L H	H H H H H H H H L H	H H H H H H H
9	H L L H	H H H H H H H H H L	H H H L L H H

Pozn. sedmibitová slova u dekodéru typu SN7447 jsou inverzní ke slovním dekodéru SN7448N.

znaky (A, C, E, F, H, I, L, O, P, S, U, J – znaky I a O se zpravidla nepoužívají, neboť mohou vést k záměně s číslicemi). Pozorovatel se musí ovšem smířit s poněkud „hrana-



Obr. 6. Sedmisegmentové tvary číslic 0 až 9

tu“ formou, která je dána počtem použitých segmentů, obr. 6. Mimo tyto číslicové a písmenové znaky dovoluje sedmisegmentová forma vytvářet znaky neběžné, obr. 7. Naproti tomu hranatá forma sedmisegmentových znaků je vykoupena poměrnou jednoduchostí obvodů vytvářejících tyto znaky.



Obr. 7. Sedmisegmentové tvary pseudotetrád (10 až 15)

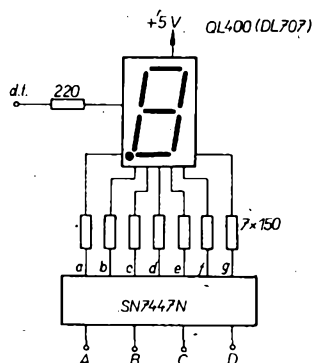
Každý segment číslicovky může být pokládán za jednu diodu; přitom je lhostejné, zda jde skutečně o jednu diodu, či je-li složen z více diod. (První číslicovky tohoto druhu měly skutečně segmenty z diodového „hřebínku“ z minimálně dvou diod. Teprve světloemitující diodové číslicovky tzv. druhé generace používají pro jeden každý segment jednu diodu, přičemž úsečkového, pokud možno homogenně prosvětleného tvaru segmentu se dosahuje využitím tzv. techniky světelných kanálů).

Vzhledem k tomu, že segmentová číslicovka je vytvořena ze sedmi segmentů, je každý znak dán sedmibitovým slovem, v němž počet bitů s úrovní H (high = log. 1) se pohybuje od jedné do sedmi. To je zásadní rozdíl proti číslicovce doutnavkové, u níž je v desetibitovém slově pro každý numerický znak vždy pouze – jeden bit s úrovní L (low = log. 0). Proto je pro ně nutno používat jiný typ dekodéru, a sice SN7447 nebo SN7448, který převádí a dekoduje vstupní informace ze čtyřbitového slova v kódu BCD, obr. 8.

Vztahy mezi vstupní informací pro desítkové vyjádření, odpovídající tetradu a desetibitové a sedmibitové slovo obou typů dekodérů jsou v tab. 2.

Zvláštní formou sedmisegmentové číslicovky je tzv. hexadecimální číslicová jednotka, které – speciálně v hybridním provedení – (viz např. dále popisovanou číslicovku HP 5082-7340) sdružuje integrovaný dekodér a budič. Mimo číslice 0 až 9 znázorňuje písmena A až P (popř. i jiné) podle kódu v tab. 3.

Jsou-li přípustné tzv. pseudotetrády (tj. čtyřbitová slova pro desítková čísla 10 až 15), pak dekodér typu SN7447N pracuje podle tab. 4 a sedmisegmentová číslicovka na něj připojená indikuje znaky podle obr. 7.



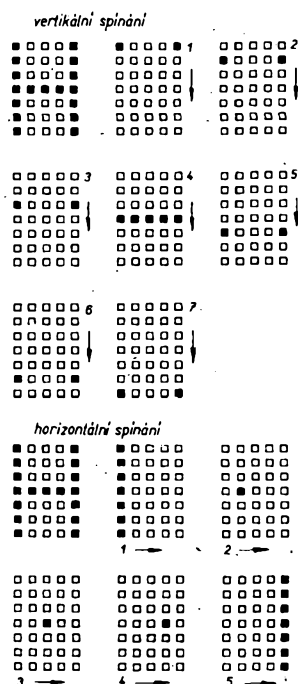
Obr. 8. Typické zapojení sedmissegmentové číslicovky LED s integrovaným dekodérem-budičem MH7447

Tab. 3.

Desítkové	Tetradicky	Znak	Sedmibitové slovo
	A B C D		a b c d e f g
10	L H L H	A	L L L H L L L
11	H H L H	[	L H H L L L H
12	L L H H	E	L H H L L L L
13	H L H H	F	L H H L L L L
14	L H H H	H	H L L H L L L
15	H H H H	P	L L H H L L L

Tab. 4.

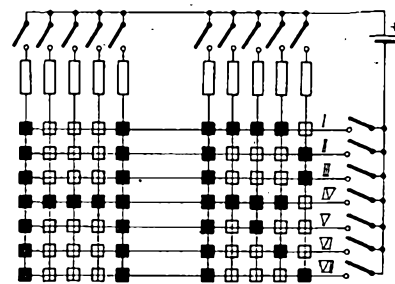
Desítkové	Tetradicky	Znak	Sedmibitové slovo
	A B C D		a b c d e f g
10	L H L H		H H H L L H L
11	H H L H		H H L L H H L
12	L L H H		H L H H H L L
13	H L H H		L H H H L L L
14	L H H H		H H H L L L L
15	H H H H	žádný	H H H H H H H



Obr. 9. Způsoby spínání sloupců či řádků diod maticových znakovek LED

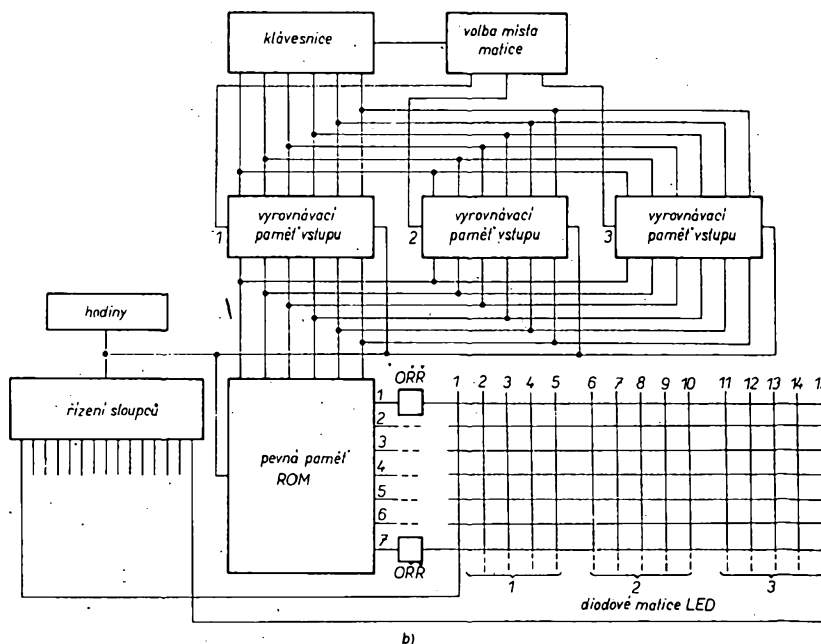
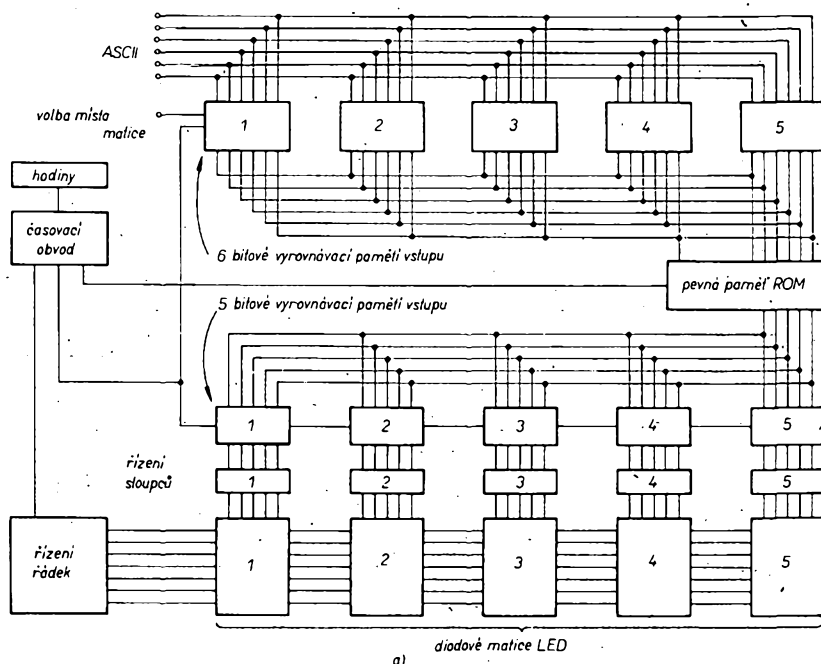
Z uvedeného je tedy patrné, že tvar znaků pro pseudotetrady závisí na použitém druhu dekodéru. Naproti tomu dekodéry typu 9368 pro pseudotetrady generují šestnáctkové znaky A, b, C, d, E a F.

Alfanumerické číslicovky se skládají obvykle z matice 5×7 (případně 7×9). Úplný rastr tvoří 35 svítivých diod. Počet sedmi řad a pěti sloupců se ukázal jako optimální jak z hlediska nákladů, tak i z hlediska čitelnosti. Ovšem řízení jedné takové alfanumerické jednotky je pochopitelně značně složitější. Zásadně se zde používá pro vytváření jednotlivých znaků multiplex – postupné časové spínání, a navíc ještě dvojité. Vlastní multiplex je buď vertikální, či horizontální, obr. 9, a to podle toho, jakým směrem postupuje synchronizační (strobovací) signál. Vytváření libovolného znaku je patrné ze schématu na obr. 10. Je zřejmé, že spínače musí být spínány postupně, buď po sloupcích nebo po řádcích. Aby však toto postupné spínání nebylo lidskému oku patrné, probíhá tak rychle, aby kmitočtem změn byl nad hranici setrvačnosti vjemu lidského oka (50 Hz). Protože jsou postupně spínány i jednotlivé

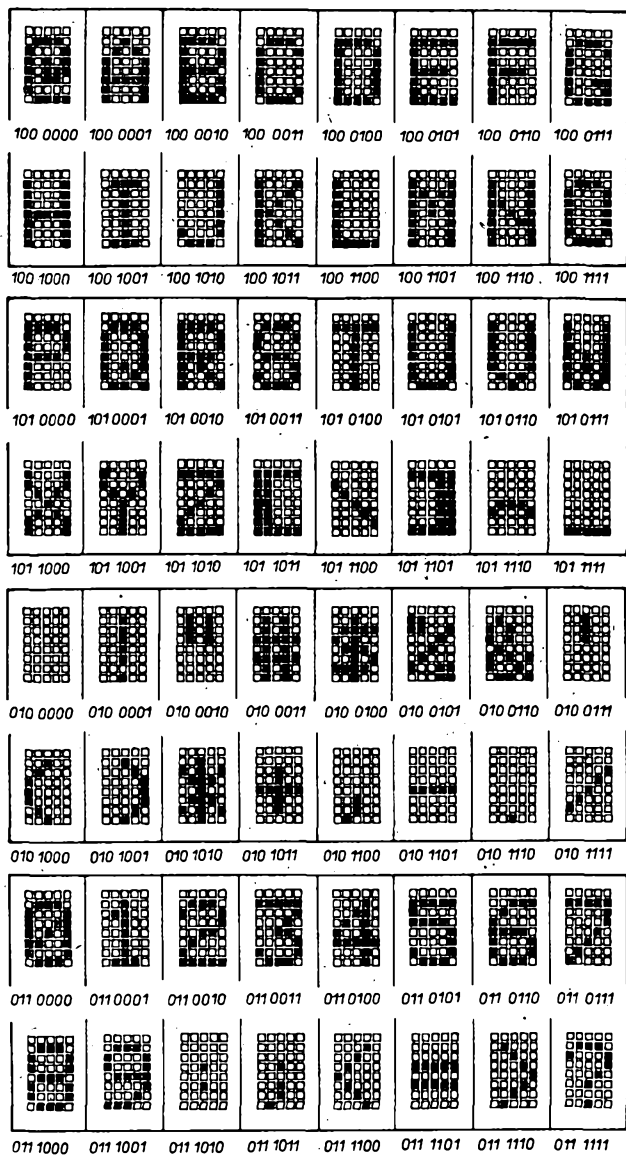


Obr. 10. Princip vytvoření libovolného znaku u maticového indikátoru 5×7

znaky, což jasně vyplývá ze zapojení, bývá přepínací kmitočty řádu minimálně desítek kHz. Tak je zajištěno, že údaj na displeji se jeví pozorovateli jako jediná souvislá informace. Blokové zapojení pro tento dvojitý rozklad s využitím nedestruktivních pamětí ROM jako generátoru znaků je na obr. 11 (pro oba dva zmíněné způsoby). Pro úplnost a získání představy o tvaru znaků jsou na obr.



Obr. 11. Základní zapojení soustav pro alfanumerickou integraci



Obr. 12. Tvar 64 znaků v rastru 5 × 7 a jemu odpovídající vyjádření v kódu ASCII

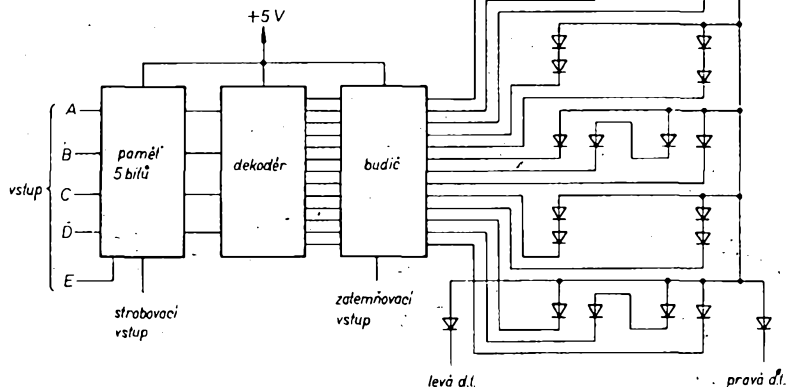
12 všechny běžně používané znaky (64 typů) spolu s je vyvolávajícím šestibitovým mezinárodně používaným kódem ASCII.

Pevná paměť generuje pro každý znak (zakódovaný šestibitovou informací) při horizontálním strobování pět sedmibitových slov, nebo při vertikálním strobování sedm pětibitových slov. Časový průběh všech jednotlivých pochodů (operací) řídí generátor hodinových impulsů, přičemž budiče přispívají proudové a napěťové výstup z generátoru znaků použitým indikačním maticím (z diod LED či z doutnavkových výbojek, popřípadě obrazovkovým displejům).

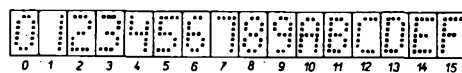
Typem pevné paměti (ROM), popř. jejím bitovým obsahem, je dán v zásadě druh a počet představovaných symbolů – znaků. Běžně používané paměti s kapacitou 2240 bitů umožňují vytvořit šedesát čtyři znaky podle obr. 12.

Typem navazujícím na alfanumerické jednotky jsou numerické maticové číslicovky, skládající se z neúplné matice, tj. pouze z 27 (20) diod při zachování obrysů matice 5 × 7 (4 × 7). Jejich předností proti sedmissegmentovým je, že sledování znaků je pro pozorovatele příjemnější. Navíc pak při poruše jedné z diod ještě zůstává celý znak čitelný, čímž je zamezeno chybnému čtení. To se bohužel nedá tvrdit o indikaci sedmissegmentové, u níž jedna vadná dioda zavání chybnou indikací (např. vada diody segmentu A způsobí při zakódování číslice 7 chybnou indika-

ci – číslici 1 atd.). Na posledním způsobem indikace číslicové, popřípadě znakové, o němž se pro úplnost zmiňujeme, je tzv. obrazovkový displej. Existuje celá řada metod, jak znázorňovat (simulovat) obecné znaky na stínítku obrazovky. Pro nás nejzajímavější je pochopitelně vytváření číslicových znaků. Z nejdůležitějších metod třeba vyjmenovat maskování, maticový rozklad (bodové znaky v rastru 5 × 7 či 7 × 9) a kombinace Lissajousových obrazců.



Obr. 14. Hybridní maticová číslicovka neúplného rastru 4 × 7 (Hewlett-Packard 5082-7300)



Obr. 13. Tvary číslic a některých znaků v neúplném rastru 4 × 7

ci – číslici 1 atd.). Na obr. 13 jsou tvary číslic 0 až 9, jakož i prvních šest abecedních znaků A až F neúplné maticové jednotky v tzv. úsporném zapojení pouze s 21 diodou (včetně desetinné tečky) při matici 4 × 7.

Nevýhodou těchto bodových číslicovek je ovšem složitější a tudíž i nákladnější dekodování běžně používaného čtyřbitového vstupního signálu (tetrády). Proto se výrobci těchto druhých displejů pokusili příslušný dekodér (asi 250 tranzistorů) integrovat a vestavět ho přímo do číslicové jednotky. Tak vznikly hybridní displeje, jejichž jedním představitelem je typ HP 5082-7000 (Hewlett-Packard), neúplná matice 5 × 7, druhým pak typ HP 5082-7300 (Hewlett-Packard), neúplná matice 4 × 7. Posledně jmenovaný displej obsahuje mimo integrovaný dekodér a budič ještě pětibitovou paměť. Schéma uspořádání této hybridní maticové číslovky je na obr. 14.

Souhrn dat nejpoužívanějších indikátorů

V následující tabulce jsou uvedeny ve stručném přehledu nejvíce používané a rozšířené displejové jednotky význačných výrobců (tab. 5a a 5b).

Statický provoz vícemístného displeje

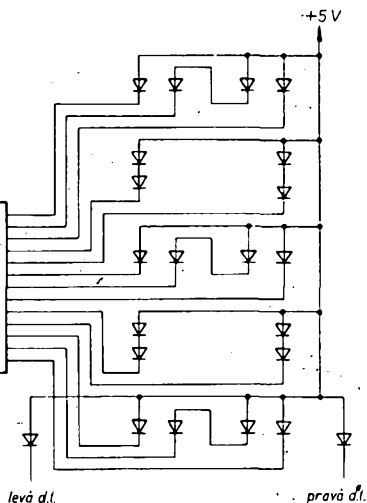
Jednotlivé indikátory se budi dvěma způsoby, a sice v tzv. statickém režimu či v režimu dynamickém (multiplexním). Ve statickém režimu má každý indikátor svůj budič a dekodér, případně budič, dekodér a paměť. V klasickém provedení s doutnavkovými indikátory – číslicovkami přísluší tedy k jedné číslovce (např. k ZM1020) jeden dekodér typu MH74141. Při realizaci číslicového displeje s perspektivními indikátory z diod LED (např. TESLA LQ400) je to dekodér typu MH7447, obr. 15.

Ke vstupům dekodérů $A_1B_1C_1C_1$ až $A_nB_nC_nD_n$ se připojují paměťové obvody MH7475, synchronizované hodinovými impulsy, nebo přímo čítačí obvody MH7490. Případně – je-li to zapotřebí např. pro číslicovou indikaci času – jsou obvody MH7490 propojeny pro práci v jiném než desítkovém módu, nebo se využije šestkových (SN7492), popřípadě osmičkových (MH7493) čítačů v odpovídajícím zapojení. Taktéž se shledáme s čítači, které jsou vytvořeny z klopných obvodů a jednoho či více hradel, jejichž odpovídající výstupy jsou připojeny přes dekodéry na číslicové indikátory.

Na obr. 16 je příklad zapojení staticky řízeného vícemístného displeje včetně paměťových obvodů a čítačích dekád s tradičními – dnes však již překonanými – doutnavkovými číslicovkami (digitrony).

Dynamický provoz vícemístného displeje

Nevýhodou statického řízení je, že pro každé indikované místo jsou třeba (při zapojení podle obr. 16) tři integrované obvody. Například desetimístný displej vyžaduje cel-



Tab. 5a. Výbojkové displeje

Typ	Výrobce	Projekce	Nátěr	Znaky	Výška znaků mm	Vstup	Pozn.
ZM1000	P	boční	bez	0 až 9	15,5	desítkový	
ZM1000R	P	boční	č	0 až 9	15,5	desítkový	
ZM1001	P	boční	bez	+, -, ~	15,5	-	
ZM1001R	P	boční	č	X, Y, Z	15,5	-	
ZM1020	TESLA, S. P. AEG	čelní	č	0 až 9	15,5	desítkový	
ZM1021	P. AEG	čelní	č	A, V, Ω, %	15,5	-	
ZM1022	P. AEG	čelní	bez	0 až 9	15,5	desítkový	
ZM1023	P. AEG	čelní	bez	A, V, Ω, %	15,5	-	
ZM1024	P	čelní	č	+, -, ~	15,5	-	
ZM1025	P	čelní	bez	c/s, kc/s, Mc/s, ns, μs, ms, s	15,5	desítkový	
ZM1030	F	boční	č	0 až 9	15,5	quibinární	novalová patice
ZM1032	P	boční	bez	0 až 9	15,5	quibinární	
ZM1031	P	boční	č	+, -	13	-	noval. patice
ZM1033	P	boční	bez	+, -	13	-	noval. patice
ZM1040	P	boční	č	0 až 9	31	desítkový	
ZM1042	P	boční	bez	0 až 9	31	desítkový	
ZM1041	P	boční	č	+, -	20	-	
ZM1043	P	boční	bez	+, -	20	-	
ZM1080	P, TESLA, AEG	boční	č	0 až 9	13	desítkový	drát. vývody
ZM1082	AEG	boční	bez	0 až 9	13	desítkový	drát. vývody
ZM1081	P	boční	č	+, -, ~	10,5	-	drát. vývody
ZM1100	AEG	čelní	č	0 až 9	15,5	desítkový	oválný tvar
ZM1102	AEG	čelní	bez	0 až 9	15,5	desítkový	oválný tvar
ZM1120	AEG	čelní	č	0 až 9	7,8	desítkový	
ZM1122	AEG	čelní	bez	0 až 9	7,8	desítkový	
ZM1180	S	čelní	č	0 až 9	15,5	desítkový	oválný tvar
GN-4	SEL	čelní	č	0 až 9	15,5	desítkový	ekvivalent ZM1020
ZM1162	P	čelní	bez	0 až 9	15,5	desítkový	oválný tvar ekvivalent ZM1100
ZM1170	P	boční	č	0 až 9	15,5	desítkový	drát. vývody
ZM1172	P	boční	bez	0 až 9	15,5	desítkový	
ZM1174	P	boční	č	0 až 9	15,5	desítkový	drát. vývody
ZM1175	P	boční	bez	des. tečka vlevo 0 až 9		desítkový	drát. vývody
ZM1176	P	boční	č	des. tečka vlevo 0 až 9	15,5	desítkový	drát. vývody
ZM1177	P	boční	bez	des. tečka vpravo 0 až 9		desítkový	drát. vývody
ZM1230	P	boční	č	0 až 9	15,5	desítkový	drát. vývody
ZM1232	P	boční	bez	0 až 9	15,5	desítkový	upevnění závěšená

Pozn. P – Philips, S – Siemens, AEG – AEG-Telefunken; č – červený nátěr

Tab. 5b. Polovodičové displeje

Výrobce	Typ	Výška symbolu [mm]	Proud segmentu (diody) [mA]	Napětí seg. (diody) [V]	Pozn.
F	FND10, 12	3,2	5	1,65	
	FND21 (šestimístný)	3,2	5	1,65	pro multiplex
GE	SSL140 (7 segm.)	3,6	15	1,6	flatpack
	SSL190 (7 segm.)	4,8	20	1,6	flatpack
H-P	série 5082-7 ...				
	7000 (5×7)	6,8	50 (IO)	4,2	numerický, s dek.
	7001 (třímístný)	6,8			numerický, s dek.
	7018 (znaménko ±)	6,8			numerický, s dek.
	7100 (5×7)	6,4	10	1,6	alfanumerický
	7101 (třímístný)	6,4	10	1,6	DIP
	7102 (čtyřmístný)	6,4	10	1,6	DIP
	7103 (pětmístný)	6,4	10	1,6	DIP
	7300 (4×7)	7,4	50	5,0	21 diod, numerický
	7302	7,4	50	5,0	levá d. t.
	7340	7,4	50	5,0	hexadecimální
	7304	7,4	50	5,0	+1 a d. t.
	7402 (třímístný)	2,8 (3,9)	5	1,7	centrální d. t., MPX
	7403 (třímístný)	2,8	5	1,7	centrální d. t., MPX
	7404 (čtyřmístný)	2,8	5	1,7	centrální d. t., MPX
	7405 (pětmístný)	2,8	5	1,7	centrální d. t., MPX
	7412 (třímístný)	2,8 (3,9)	5	1,7	pravostranná d. t., MPX

kem $3 \times 10 = 30$ integrovaných obvodů. Použije-li se však dynamický provoz, je potřeba IO značně menší, což i při nynějších nízkých cenách hromadně vyráběných IO citelně zlevní výrobu displeje se čtyřmi či více místy.

Na obr. 17 je zapojení, které lze použít k dynamickému provozu displeje s deseti indikačními doutnavkami. Jeho funkce je následující. Po přiložení impulsu T_1 z řídicí jednotky na čtyřbitový posuvný register (dvojice klopných obvodů J-K, typ SN7473) je jeho paralelní informace převedena na výstup. Druhý impuls T_2 , přivedený přes invertor na hodinový vstup T paměťového klopného obvodu D (MH7475) způsobí přenos jeho obsahu na výstup dekodéru – přepínače MH74141, který ovládá sepnutí katody doutnavkové číslicovky, odpovídající desítkové informaci uložené v registru. A protože katody doutnavek stejné číslice jsou spolu propojeny paralelně, přivádí se synchronizační impuls na desítkový čítač MH7490, který pomocí dekodéru MH7442 a jednoho z tranzistorů BSY516 zapojí odpovídající anodu číslicovky.

Impulsy T_1 musí vycházet z řídicí jednotky v tak rychlém sledu, aby přechod od první číslice prvního místa do poslední číslice nejvyššího místa nebyl pozorovateli patrný; číselník tedy nesmí blikat. To lze ovšem zajistit volbou vhodného řídicího kmitočtu. Je-li požadován méněmístný nebo vícemístný číselník oproti obr. 17, pak IO MH7490 musí být nahrazen čítačem pracujícím v jiném módu (či jinak propojen), odpovídajícímu počtu požadovaných míst. Totéž se částečně vztahuje i na dekodér MH7442.

Při dynamickém provozu rozeznáváme dva zásadní způsoby přepínání:

- tzv. katodové přepínání,
- anodové přepínání (strobování).

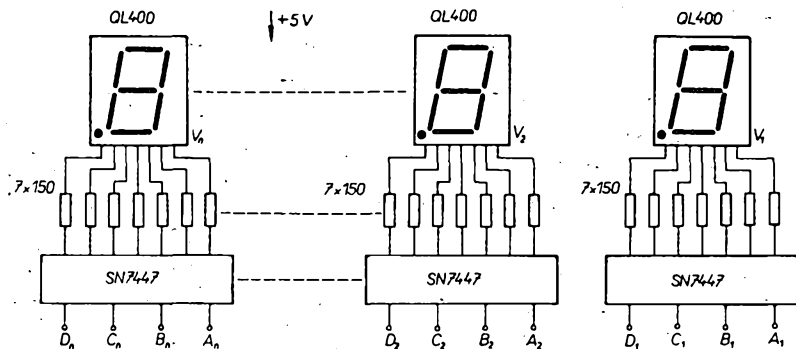
Na obr. 17 je druhý způsob přepínání, který je vhodný k zobrazování obsahu pasivních registrů, jako je feritová paměť apod.

a) Katodové přepínání

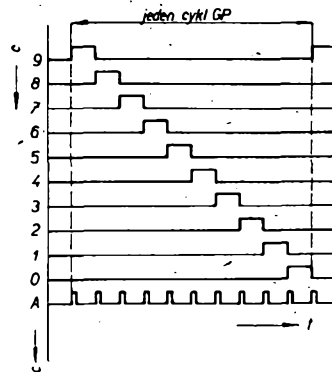
Číselná informace, která má být zobrazena číselníkem, je uložena v registru z n dekadických čítačů (C_1 až C_n). Generátor hodinových impulsů GP budí katodové spínače v pořadí podle diagramu na obr. 18. Současně přicházejí (z bodu A) počítací impulsy z generátoru na paralelní vstupy čítačů C_1 až C_n . Každý z anodových spínačů je v příslušném okamžiku sepnut impulsem c (carry = přenos) ze svého odpovídajícího čítače a zůstává uzavřen až do následující změny stavu čítače. Je-li např. uložena v čítači C_1 číslice 7, anodový spínač S_{71} sepně při třetím impulsu. A protože ve stejném okamžiku sepně i spínač S_{k7} , svítí žádaná číslice pouze v doutnavkové číslicovce V_1 . Podobně, je-li uložena číslice 5 v čítači C_2 , indikuje se tato číslice o dva impulsy později číslicovkou V_2 , atd.

V jednom cyklu generátoru hodinových impulsů (tj. po dobu deseti impulsů odebraných z výstupu A, obr. 13), sepnou se postupně všechny katodové spínače S_{19} až S_{10} , přičemž podle n místného čísla uloženého v registru spínají i příslušné anodové spínače S_{n1} až S_{1n} . Navzdory souvislé změně pozic čítačů se uložena informace udrží v paměti po dobu jednoho cyklu.

Výhodou katodového přepínání je, že pracovní cyklus indikovaného čísla nezávisí na počtu číslicovek. Naproti tomu není tento způsob vhodný pro logiku s posuvnými registry. Kromě toho musí být katodové spínače (tj. tranzistory) dimenzovány na celkový proud číslicovek. To proto, že při indikaci čísla ze stejných číslic (např. 000,0 nebo 555,55) jsou ve stejném okamžiku sepnuty všechny anodové spínače S_{n1} až S_{1n} . Je-li tedy impulsní anodový proud jednoho systému doutnavkové číslicovky 12 mA a má-li displej např. 8 míst, protéká spínacím tranzistorem (v katodě) v okamžiku indikace osmi-

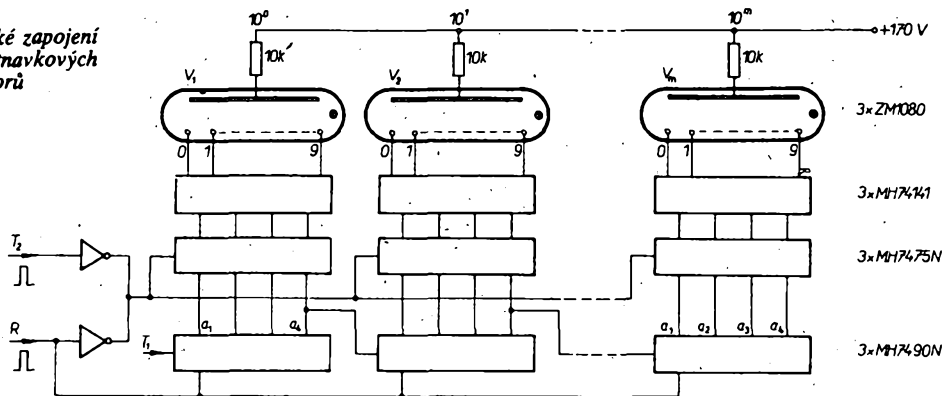


Obr. 15. Statické zapojení soustavy několika číslicových indikátorů LED

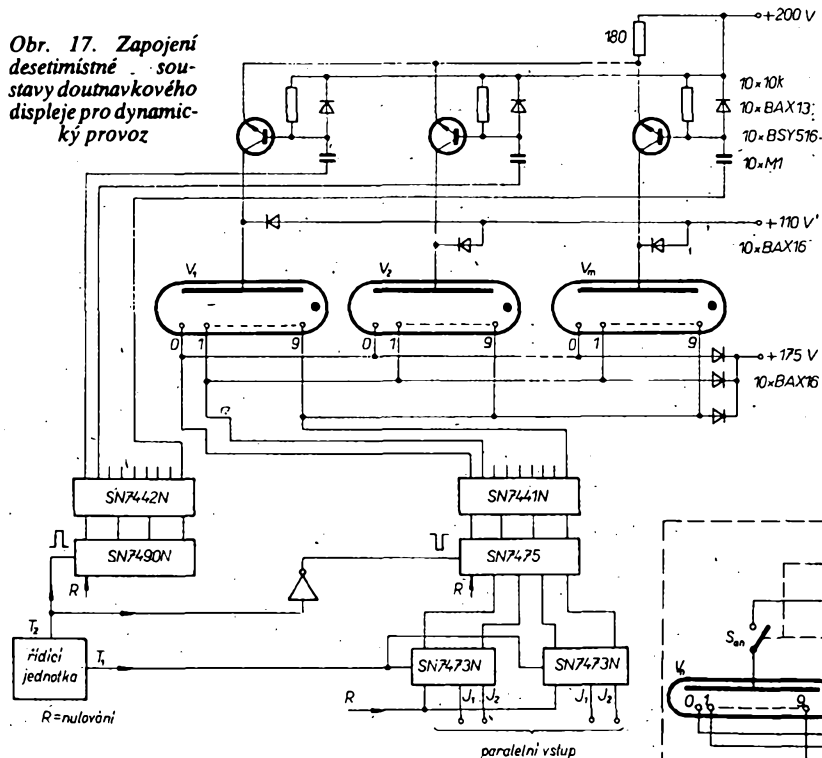


Obr. 18. Diagram buzení katodových spínačů číslicové soustavy v dynamickém provozu

Obr. 16. Statické zapojení soustavy doutnavkových indikátorů



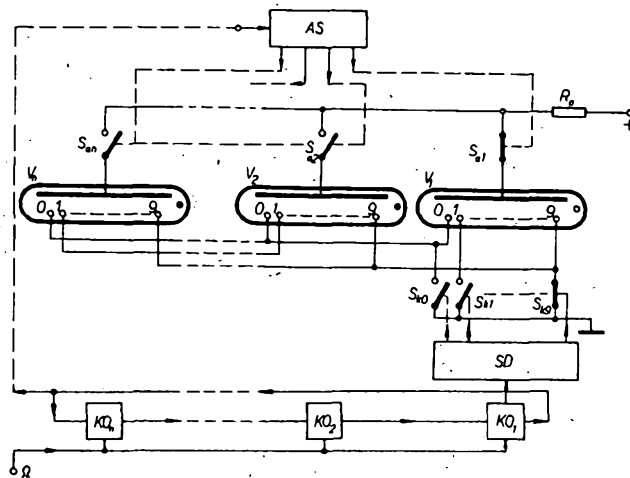
Obr. 17. Zapojení desetimístné soustavy doutnavkového displeje pro dynamický provoz



místného čísla se stejnými číslicemi katodový proud $8 \times 12 = 96$ mA. Další nevýhodou je potřeba tolika čítačů, kolik je v číselníku míst – tedy obdobně jako při statickém provozu.

b) Anodové přepínání

Základní zapojení displeje při tomto způsobu řízení je na obr. 20. Posuvný registr tvoří skupina bistabilních obvodů KO_1 až KO_n . Uložená informace se opakuje souvisle. Bistabilní obvod KO_1 řídí katodové spínače S_{k0} až S_{k9} přes selektor SD, který pracuje jako dekodér. Anodový přepínací selektor AS ovládá postupně S_{a1} až S_{an} , a to synchronně s impulsy z posuvného registru. Pracovní cyklus probíhá následovně: poslední bit uložený v KO_1 sepne anodový spínač S_{a1} i odpovídající katodový spínač a číslovka V_1 indikuje příslušnou číslici. Po přenosu následující číslice do KO_1 se zapojí číslovka V_2 uzavřením spínače S_{a2} . atd. Celý cyklus se opakuje,



Obr. 20. Základní zapojení pro dynamický provoz s anodovým přepínáním

Obr. 19. Základní zapojení pro dynamický provoz s katodovým přepínáním

	7413 (třímístný)	2,8	5	1,7	pravostranná d. t., MPX
	7414 (čtyřmístný)	2,8	5	1,7	pravostranná d. t., MPX
	7415 (pětimístný)	2,8	5	1,7	pravostranná d. t., MPX
	7500 (5 × 7 neúpl.)	38,1	250	5,0	numerický, s dek.
	7732 (±1)	7,62	20	1,6	znamenkový
	7730 (7 segm.)	7,62	20	1,6	numerický
	7731 (7 segm.)	7,62	20	1,6	prav., d. t.
	7740 (7 segm.)	7,62	20	1,6	spol. kat. a prav., d. t.
	7750 (7 segm.)	10,92	20	1,6	levostr. d. t.
	7751 (7 segm.)	10,92	20	1,6	pravostr. d. t.
	7432 (7 segm.)	2,8	5	1,55	dvoumístný p. d. t. MPX
	7433 (7 segm.)	2,8	5	1,55	třímístný p. d. t. MPX
L	DL3 (7 segm.)	5,7	20	1,65	numerický
	DL6 61 (7 segm.)	15	20	3,4	numerický
	DL62	15	20	3,4	numerický l. d. t.
	DL10A, 101A	6,9	10	3,4	numerický
	DL16 (16 segm.)	5	10	1,65	alfanumerický
	DL707 (7 segm.)	7	20	1,65	numerický, l. d. t.
	DL704	7	20	1,65	num., spol. kat.
	DL701	7	20	1,65	znamenkový ±1
	DL33, 327	3,2	5	1,7	třímístný, spol. anoda
	DL34 (7 segm.), 34M	3,2	5	1,7	čtyřmístný, sp. A
	DL57 (5 × 7)	8,9	10	1,7	alfanumerický
	DL747	15	20	3,4	levostr., d. t.
M	MAN1A (7 segm.)	6,9	20	3,4	
	MAN3A (7 segm.)	2,9	5	1,7	
	MAN3M (7 segm.)	3,2	5	1,7	
	MAN4 (7 segm.)	4,9	10	3,4	
	MAN6A, 66A (7 segm.)	15	20; 10	3,4	
	MAN5 (7 segm.)	6,9	20	2,5	zelený svit
	MAN8 (7 segm.)	6,9	20	2,5	žlutý svit
	MAN10 (7 segm.)	6,9	10	3,4	DIL
	MAN1002 (hexadec.)	6,9	10	3,4	DIL
	MAN2 (5 × 7)	8,9	10	1,7	DIL
	MDA6101 (MAN1A s dekodérem, budičem)				
	MDA6102 (MAN1A s dekodérem, budičem a pamětí)				
	MDA6112B (MAN1A s dekodérem, budičem a čítači dekadou)				
	MDA6103 (MAN1A s dekodérem, budičem, pamětí a čítači dekadou)				
	MAN3M	3,2	10	1,7	spol. katoda
MOT	MOR33 (7 segm.)	3,2	10	1,6	flat-pack
TI	TIL301 (7 segm.)	2,6	20	1,65	TO5
	TIL302 (7 segm.)	6,5	20	3,4	DIL 14
	TIL303 (7 segm.)	6,5	20	3,4	pravostr. d. t.
	TIL304 (7 segm.)	6,5	20	3,4	znam. ±1 a d. t.
	TIL305 (5 × 7)	7,7	10	1,65	DIL 14
	TIL306 (5 × 7 + IO)	6,5		5,0	dekodér, paměť a čítač
	TIL307 (jako TIL306, ale d. t. pravostranná)				
	TIL308 (jako TIL306, avšak bez čítače)				
	TIL309 (jako TIL308, ale d. t. pravostranná)				
	TIL310 (7 segm.)	2,6	10	4,0	flat pack
	TIL311 (4 × 7, neúpl. + IO)	6,5		5 až 6	budič a paměť
	TIL360 (7 segm.)	2,6	10	2,0	šestimístný, d. t. pravostr., MPX
OPCOA	SLA1 (7 segm.)	2,1	15		DIL
	SLA10 (7 segm.)	6,5	20	3,4	DIL
S	HA1081r (7 segm.)	8	20	1,6	levostr. d. t., 0 až 9, č. barva, spol. anoda
	HA1081g (7 segm.)	8	20	1,6	z. barva
	HA1081y (7 segm.)	8	20	1,6	ž. barva
	HA1081o (7 segm.)	8	20	1,6	o. barva
	HA1082r (+, -, 1)	8	20	1,6	č. barva, spol. anoda
	HA1082g (+, -, 1)	8	20	1,6	z. barva
	HA1082y (+, -, 1)	8	20	1,6	ž. barva
	HA1082o (+, -, 1)	8	20	1,6	o. barva
	HA2134r (7 segm.)	13	20	1,65	dvojitá, 00 až 99, d. t.
					vpravo, spol. katoda
	HA2137r (+, -, 1,7 segm.)	13	20	1,65	±0 až 19, d. t. vpravo, spol. katoda, č. barva
					z. barva
	HA2137g (+, -, 1,7 segm.)	13	20	1,65	

jakmile projde nejvýznamnější bit (most significant bit), tedy bit místa nejvyššího řádu, který sepnul poslední číslicovku V_n.

Katodové spínače mohou být dimenzovány na špičkový proud jen jedné číslicovky, neboť i při indikování čísla se stejnými číslicemi spínají anodové spínače postupně. Má-li však displej větší počet míst, je doba cyklu nezanedbatelně delší (závisí na počtu míst!). Proto se u vícemístných displejů (nad 10 míst) někdy rozděluje číslicovky na liché a sudé – tedy do dvou skupin – čímž se relativně zkrátí provozní cyklus.

Na obr. 21 je zapojení dynamicky řízeného vícemístného číselníku s číslicovkami LED QL400. Jedná se opět o anodový způsob přepínání. V tomto zapojení je naznačen pouze jeden budič – anodový spínač a číslicovka detailně, ostatní jsou zakresleny jen blokově. Anody jednotlivých číslicovek jsou spínány postupně za sebou anodovým dekodérem, přičemž synchronně s jeho přepínáním je vyměřován obsah registru navazující na segmentový (katodový) dekodér.

Obr. 22 přináší konkrétní zapojení šestimístného řadového displeje řízeného dynamicky, s anodovým přepínačem. Vzhledem k tomu, že displej TIL360 je monoblok – podobně jako číselník u kapesních kalkulačů – jsou vývody segmentů jednotlivých číslic propojeny uvnitř bloku paralelně; proto není možný jiný provoz než dynamický. Jeho funkce je následující: do logické jednotky se přivádí informační signál v tetradách kódu BCD, odkud se vede na dekodér MH7447, z jehož výstupů „a“ až „g“ jsou přes spínací tranzistory rozsvěcovány příslušné segmenty. Aby však v dynamickém provozu svítil vždy jen jeden z šesti číslicových znaků, jsou přes dalších šest tranzistorů spínány cyklicky jednotlivé číslice. K tomu se používá čítač MH7490 s dekodérem MH7442, z jehož výstupů se přes invertor MH7404 a omezující odpory 1 kΩ budi spínací tranzistory číslic. Čítač MH7490 je po šestém kroku vynulován přes invertor; pracuje tedy v módu 6.

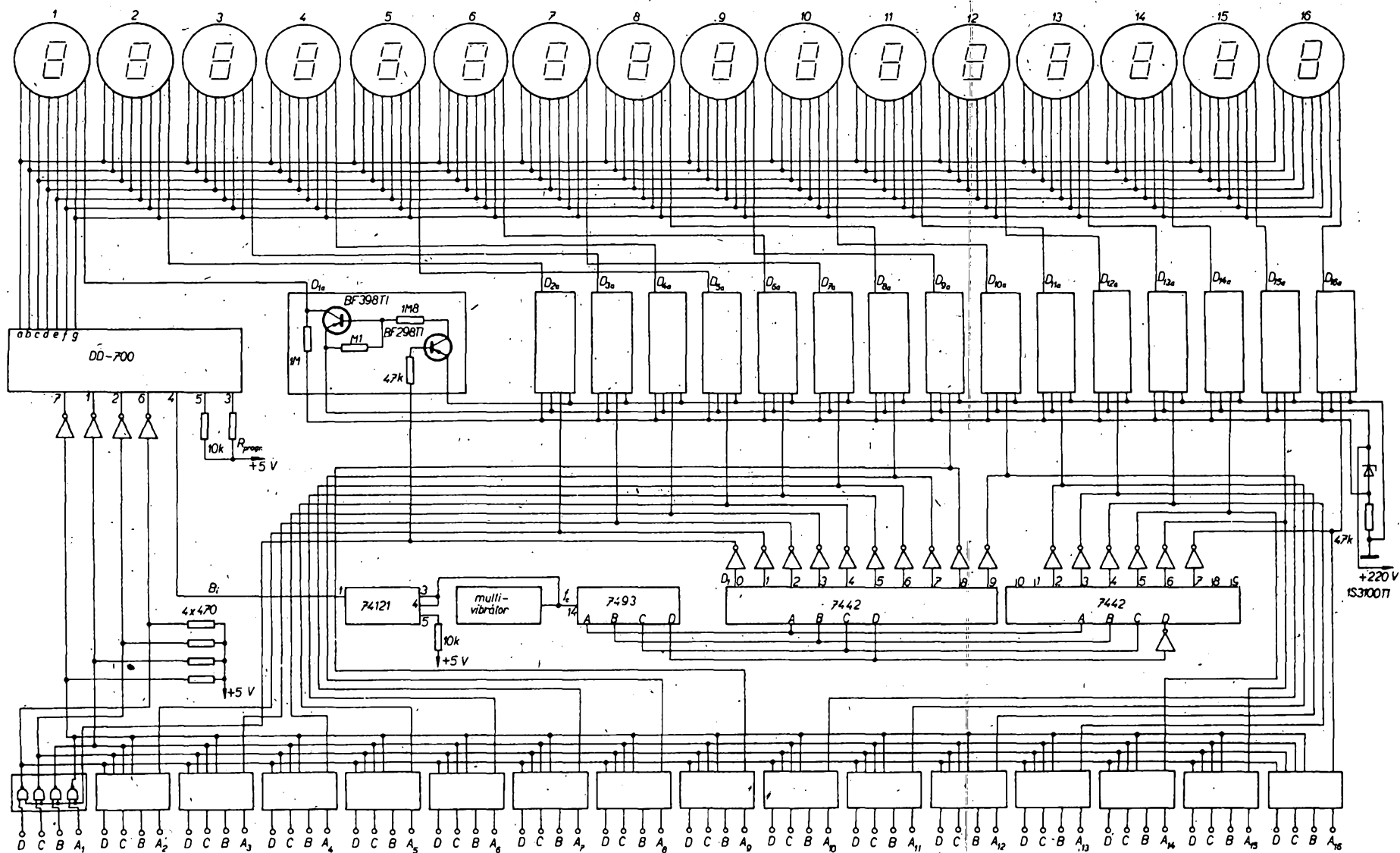
Svitivost displeje ovlivňují odpory R_i, které omezují proud každého segmentu na 9 mA. Rychlost střídání číslic je dána kmitočtem generátoru hodinových impulsů, který je vytvořen vhodným propojením tří invertorů z MH7404. Před logickou částí je posuvný registr, který paralelní tetrady, obsahující informaci určenou k indikaci, posouvá sériově v rytmu impulsů z generátoru hodinových impulsů.

Na obr. 23 je multiplexní zapojení displeje s šestnácti doutnavkovými sedmisegmentovými číslicovkami modernějšího typu. Řídící signál kmitočtu 3 kHz je získáván integrovaným multivibrátorem; děličem pracujícím v kódu 1 z-16 (2 × MH7442) ve funkci dekodéru je generován sled řídících impulsů, které za invertory D₁ až D₁₆ mají výstupní úroveň H. Tyto signály otvírají čtveřice dvouvstupových hradel SN7401 a připojují pomocí anodových budičů odpovídající číslicovku ke zdroji napájecího napětí. Vstupy čtveřic hradel (v zapojení „wired OR“) jsou připojeny na dekodér-budič, který řídí paralelně spojené katody moderních sedmisegmentových doutnavek (typu SP700). Aby bylo dosaženo dokonalého provozu doutnavkového displeje, je při přepojení každého místa (řádu) použito mžikové vypínání. To je realizováno signály monostabilního multivibrátoru SN74121 = UCY74121, který během přepojování vypíná dekodér. Vypínací čas se má v daném případě pohybovat kolem 125 μs. Doba cyklu je 5,2 ms, což odpovídá kmitočtu 190 kHz, který je více než postačující k zajištění „neblíkvavého“ provozu.

Aby nevzniklo mezi dvěma sousedícími anodami nežádané světélkování, nesmí být rozdíl napětí na nich větší než 110 V. Proto je do každé anody zavedeno pomocné předpětí odporem 1 MΩ. Toto napětí je o 100 V menší než je napětí provozní; je odvozeno

(úměrně k osvětlení okolí). Jas se řídí přívá-
děním impulsního šifrové modulovaného
signálu na vstup RBO dekodéru MH7447
(u typů 7730, 7740, LO400 a obdobných).

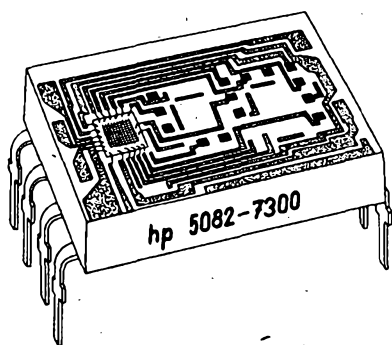
Protože však indikátory série 7300 nemají
v integrovaném dekodéru vyveden vstup
těchto vlastností, řídí se jas i políčením
informace na číselníku dvěma způsoby:



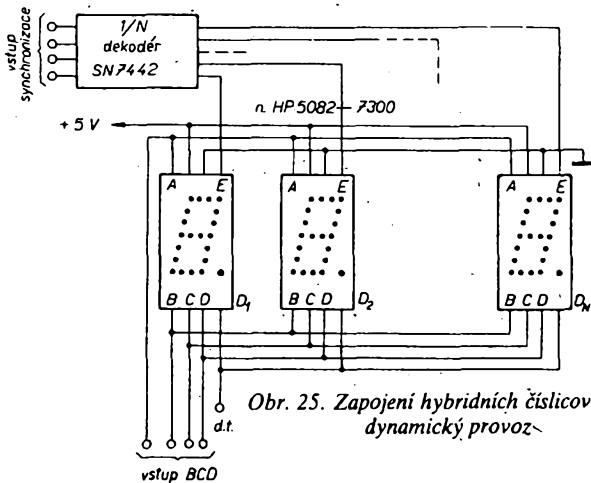
Obr. 23. Zapojení 16místného číselníku se sedmisegmentovými doutnavkovými indikátory
v dynamickém provozu

Tab. 6. Displej HP série 5082, typ 7300 (7302)

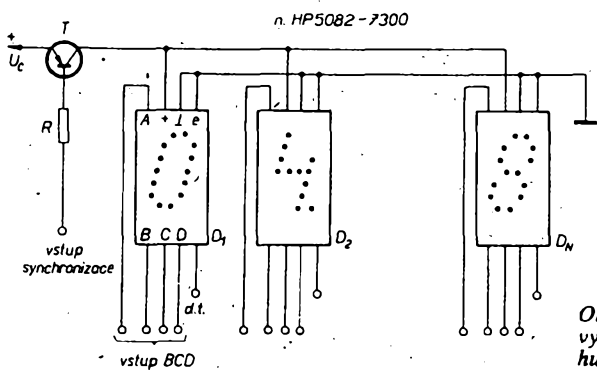
Desítková číslice		Vstup				
znak	7340	D	C	B	A	enable
0	0	L	L	L	L	L
1	1	L	L	L	H	L
2	2	L	L	H	L	L
3	3	L	L	H	H	L
4	4	L	H	L	L	L
5	5	L	H	L	H	L
6	6	L	H	H	L	L
7	7	L	H	H	H	L
8	8	H	L	L	L	L
9	9	H	L	L	H	L
minus	D	H	H	L	H	L
blank	B	H	L	H	H	L
blank	C	H	H	L	L	L
blank	E	H	H	H	L	L
blank	F	H	H	H	H	L
test	A	H	L	H	L	L



Obr. 24. Uspořádání hybridního indikátoru HP 5082-7300 v krátkém pouzdrí DIL 15



Obr. 25. Zapojení hybridních číslicovek pro dynamický provoz



Obr. 26. Zapojení pro řízení jasu hybridních číslicovek

a) přivedením jedné ze čtyř zářecích tetrad na vstupy A až D (blank),
b) odpojení napájecího (provozního) napětí v rytmu pomocného širkové modulovaného impulsního signálu.

Oba způsoby však způsobují ztrátu informace v paměti při zatemňovací fázi. Druhá metoda se používá častěji, neboť vyžaduje menší počet součástí (nevýžaduje totiž dvouvstupová hradla klíčovaná pomocným hodinovým signálem). Na obr. 26 je zapojení podle druhé metody, kde hlavním členem je spínací výkonový tranzistor, na jehož bázi se přivádí impulsní signál. Napájecí napětí a typ tranzistoru musí být volen tak, aby výstupní napětí bylo v mezích 4,5 až 5,5 V. U této metody je důležité, aby napájecí vstupy číslicovek nebyly spojeny se zemí přes malou impedanci, je-li kterýkoli ze vstupů na úrovni H. Tato metoda vede k úspoře energie, neboť v okamžicích zatemnění se nespotebovává energie.

Obdobným typem je TIL311, dokonalejší je typ TIL306 či TIL307 – obr. 27, který je sice sedmisegmentový, avšak obsahuje mimo paměť, budič a dekodér ještě dekadický čítač. Toto uspořádání představuje významnou úsporu součástí (tj. dalších integrovaných obvodů), což přispívá jak k zjednodušení konstrukce z hlediska plošných spojů a prostoru, tak i ke zmenšení energetického příkonu a tím i ke zvětšení spolehlivosti.

Na obr. 28 je zapojení hybridní číslicovky TIL307 s pravostrannou desetinnou tečkou, která má logické výstupy dekady Q_A až Q_D (např. pro tiskárnu) v kódu BCD.

Závěrem této stati lze konstatovat, že zde jmenované indikátory představují v optoelektronice svými možnostmi ideální součásti vícemístných displejů a že se přinejmenším vyrovnají současným optoelektronickým indikátorům na bázi nematematických (kapalných) krystalů.

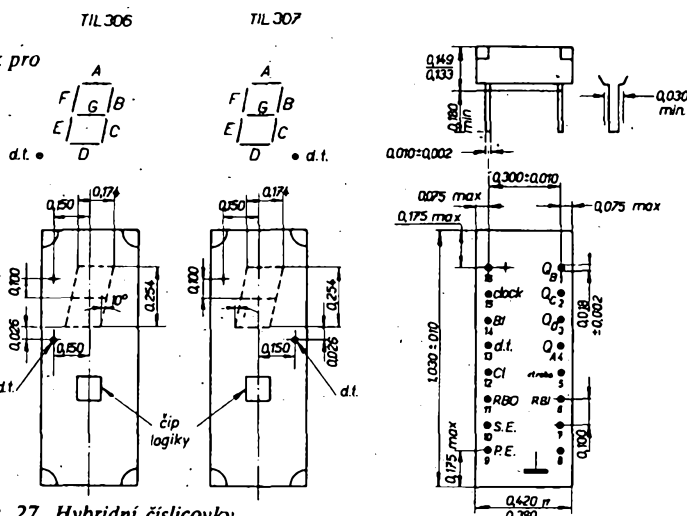
Potlačení nevýznamných nulových míst

U vícemístného displeje v měřicích kmitočtu, napětí apod. je mnohdy výhodné k ulehčení čtení výsledků potlačit nepotřebné nuly před desetinnou čárkou. To znamená, že např. místo výsledku 000,1024 se indikuje pouze ,1024. Touto úpravou se zamezí chybnému čtení, přičemž indikovaný údaj je na první pohled přehlednější.

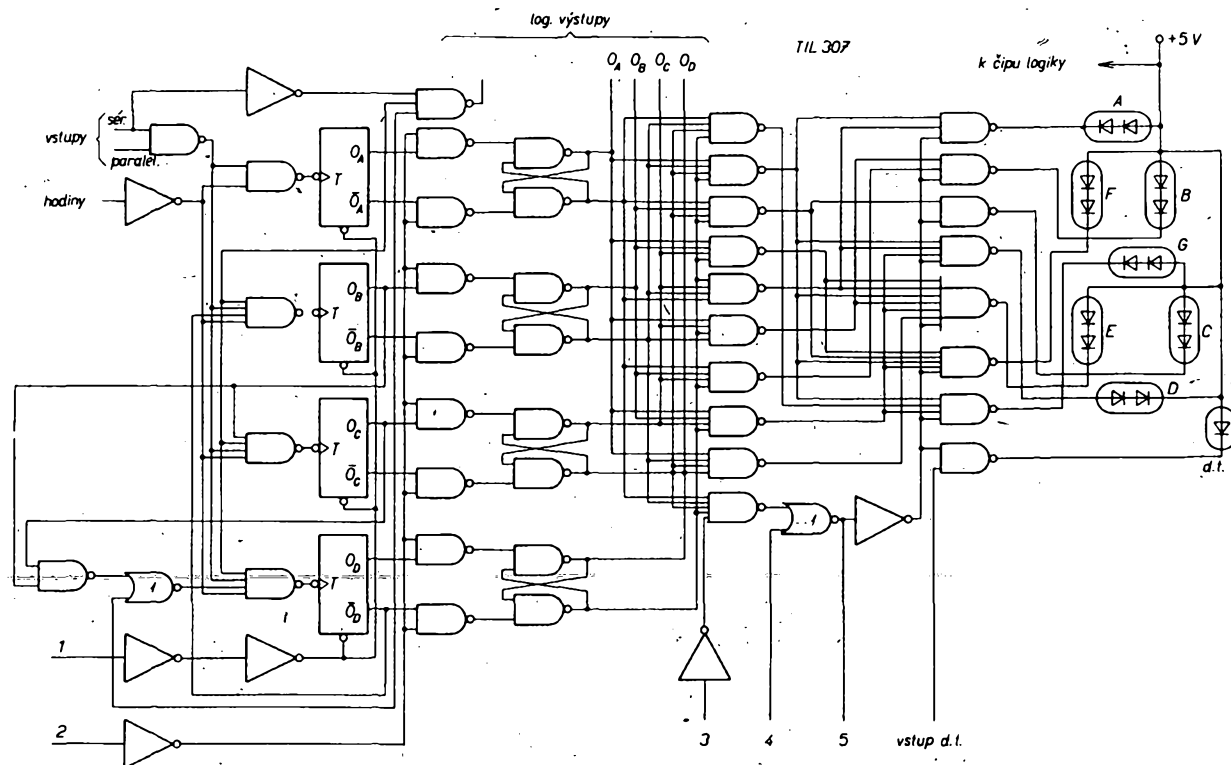
Zapojení na obr. 29 umožňuje žádané potlačení. Pět sekcí integrovaného obvodu MH7405 (šest invertorů s otevřeným kolektorem) je zapojeno ve funkci wired OR. Toto hradlo přezkoušuje, zda na vstupech Q_1, Q_2, Q_3, Q_4 dekodéru není zakódovaná desítková nula, tj. tetřada 0000, a zda od vedlejšího místa (řádu) nepřichází přenosový impuls, který indikuje, že všechny vyšší řády jsou nulové. Je-li tomu tak, je na výstupu MH7405 signál s úrovní H a spínací tranzistor T_1 se otevře. Tím okamžikem se uplatní jeho kolektorový odpor R_1 spolu s ochranným odporem R_2 jako napěťový dělič. Odpor R_1 je zvolen tak, aby se anodové napětí číslicovky zmenšilo pod minimální zářecí napětí (asi 100 V). Odpor R_2 je závislý na použitém anodovém napětí; použitým typu číslicovky a v neposlední řadě i na typu spínacího tranzistoru.

Při zániku výboje v číslicovce má současně přenosový impuls k následujícímu nižšímu řádu úroveň logické nuly. Tento impuls potlačí na tomto místě svit indikátoru, ovšem za předpokladu, že je na vstupech dekodéru čtyřbitové slovo 0000. Spínačem S je možné toto automatické potlačování indikace nevýznamných nul vyřadit z činnosti. Spínač bývá obvykle kombinován s přepínačem rozsahů, čímž je současně přepínána i poloha desetinné tečky. Jeho funkcí je zaručeno, že nejsou potlačeny nuly nacházející se za desetinnou tečkou. Má-li být tato funkce řízena elektronicky a nikoli mechanicky, pak je nutné nahradit spínač odpovídajícím hradlem s řídicí logikou.

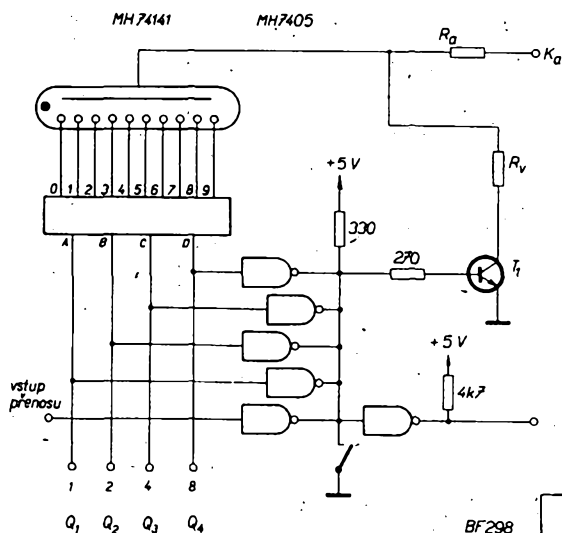
U sedmisegmentových číslicovek je zapojení pro potlačení nevýznamných nul velmi jednoduché, neboť je možné realizovat použitý dekodér MH7447, protože již obsahuje potřebnou logiku. Je-li na vstupu RBO (ripple blanking output) úroveň L, pak jsou všechny výstupní tranzistory dekodéru odpojeny (ovšem pouze při vstupní nulové informaci). Vývod RBI pracuje obdobně. Je možné spojit vývod RBO předcházejícího dekodéru s vývodem RBI dekodéru následujícího. Takový spoj pracuje současně jako vstup i výstup. Je-li na něj přes invertor



Obr. 27. Hybridní číslicovky vyššího typu, jejichž čip obsahuje kromě paměti, budiče a dekodéru i dekadický čítač (Texas Instruments, TIL306 a TIL307)



Obr. 28. Vnitřní zapojení hybridní číslicovky TIL307 s pravostrannou desetinnou tečkou



Obr. 29. Zapojení k potlačení nevýznamných nul

s otevřeným kolektorem nebo přes spínač přiveden signál s úrovní L, pak indikovaný znak (tj. číslice) zhasne. Pracuje-li tento spoj jako vývod, má úroveň L, jsou-li ovšem na jeho vstupech A, B, C, D a RBI úrovně L. Tak lze zavést automatické potlačení nevýznamných nul libovolně mnoha míst tak, jak je to znázorněno na obr. 30.

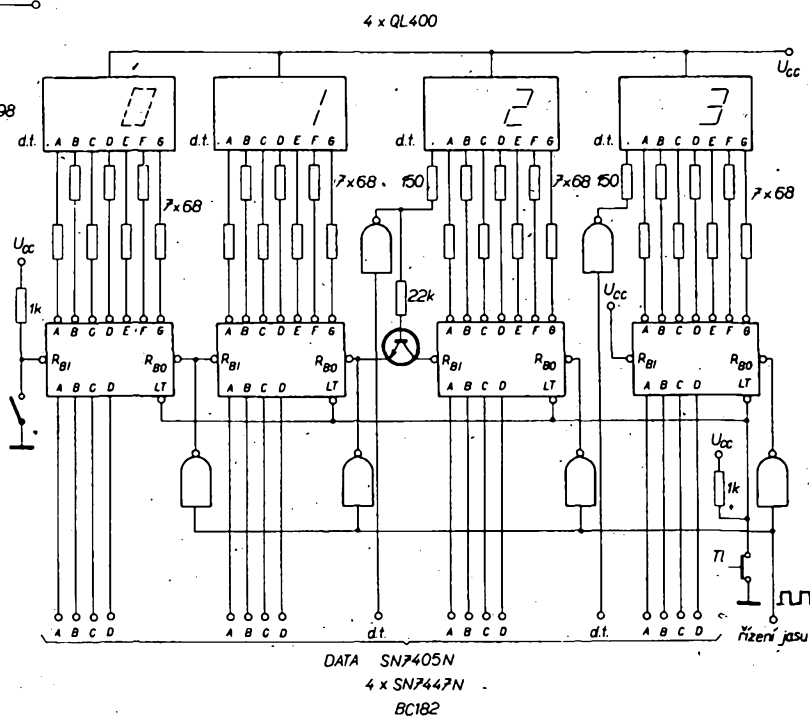
Alfanumerická (abecedně-číslicová) indikace

Po číslicové indikaci se během vývoje dostala a dostává alfanumerická indikace stále více do popředí a nabývá stále většího významu. A to nemáme na mysli displeje číslicových počítačů a jejich periférií, kde je dnes alfanumerická indikace nezbytná. Setkáváme se s ní totiž nejen u kapesních

programovatelných kalkulačků, ale též u měřicích přístrojů (např. osciloskopů), kde automaticky označuje nastavené rozsahy a měřítka, úrovně apod.

Používané kódy

ASCII (American Standard Code for Information Interchange) je standardní osmibitový mezinárodní informační kód, který používá většina číslicových počítačů či systémů pracujících s datovou základnou pro vnitřní zobrazení. Tak např. je podstatou vstupních vícebitových slov integrovaných generátorů znaků typu Signetics 2513, TI 2501, TESLA 2501, NS MM5244 apod.; je to tedy v určitém smyslu slova strojový jazyk. Ačkoli se hovoří o ASCII jako o osmibitovém kódu, je v některých případech osmý bit reprezentován konstantní úrovní log. 1 – nebo častěji je vyhrazen pro kontrolu paritou, popřípadě pro proudový impuls pro příkaz CR. Z uvedeného důvodu je kód ASCII totožný s kódem ISO-7 (Interná-



Obr. 30. Zapojení k potlačení nevýznamných nul vícemístného číselníku

tional Standard Organization). Sedm zbývajících bitů je využíváno ve svých možných kombinacích pro vyjádření písmen (malých i velkých), číslic, interpunkčních, operačních a diakritických znamének včetně řídicích příkazů, a to v počtu 128 možností ($2^7 = 128$).

Dělí se tedy na čtyři skupiny po 32 znacích. Prvních 32 znaků je vyhrazeno pro velkou abecedu a často používanou interpunkci. Druhých 32 se používá pro čísla, mezery a další interpunkci. Poměrně málo je používáno třetích 32 znaků vyhrazených malé abecedě a neběžným znaménkům. Poslední skupinou 32 znaků jsou příkazy (řídicí), které se zpravidla neindikují, které však umožňují sekvenční ovládání. (Např. znak CR, carriage return = návrat vozíku, je typický strojní příkaz.)

Kompletní kód ASCII je v tab. 7. Jednotlivé bity jsou označeny b_7 až b_1 . První čtyři, tj. b_7 až b_4 (bity nejméně významné) jsou v tabulce vyznačeny na levé straně; zbývajících tři pak jsou v záhlaví. Z tabulky je zřejmé, že bity b_1 až b_4 v šestnácti řádcích tvoří tetrady známého dvojkově-dešátkového kódu BCD (8421). Tak např. číslice 6 má, vyjádřena podle tabulky jako sedmibitové slovo, tvar 011 0110, velké písmeno A: 100 0001, otazník: 011 1111 atd. Bit označený jako b_7 je bit nejvyššího neboli nejvýznamnějšího řádu, bit b_1 je bit nejnižšího řádu neboli nejméně významný. Tento nejméně významný bit se nachází v sedmibitovém slově vždy vpravo na začátku, tedy: $b_7b_6b_5b_4b_3b_2b_1$. Váhově přiřazení těchto sedmi bitům je obdobné jako u kódu BCD, tedy:

bit	b_7	b_6	b_5	b_4	b_3	b_2	b_1
váha	2^6	2^5	2^4	2^3	2^2	2^1	2^0
	(64)	(32)	(16)	(8)	(4)	(2)	(1)

Každý znak v kódové tabulce je určen svou pozicí, tj. sloupcem a řádkem. Např. číslice 2 je určena jednak dvojkovým zápisem jako 011 0010, jednak pozicí jako 3/2 (tzn. třetí sloupec, druhý řádek). Pozici označení umožňuje vyjádřit význam znaků, které pro nezasvěceného nejsou na první pohled zřejmé.

Pozice	Označení	Úplný název	Význam
0/0	NUL	NULL	- prázdný znak - nenesení informace
0/1	SOH	START OF HEADING	- znak spojení označující začátek úvodní posloupnosti znaků - začátek záhlaví
0/2	STX	START OF TEXT	- zn. spojení označující začátek přenosu textu (vlastní přenášené informace) a konec posloupnosti označené a započaté znakem SOH
0/3	ETX	END OF TEXT	- zn. spojení označující konec textu
0/4	EOT	END OF TRANSMISSION	- zn. spojení označující konec přenosu informace (několika textů)
0/5	ENQ	ENQUIRY	- zn. pro dotaz, k zjištění totožnosti
0/6	ACK	ACKNOWLEDGE	- zn. pro potvrzení
0/7	BEL	BELL	- služební znak, používaný k připoutání pozornosti obsluhy - zvonek
0/8	BS	BACKSPACE	- znak úpravy tisku - krok zpátky
0/9	HT	HORIZONTAL TABULATION	- přemístění tisku na první další předem zvolenou pozici - vodorovná tabulace
0/10	LF	LINE FEED	- přemístění pozice tisku na nový řádek bez návratu vozíku
0/11	VT	VERTICAL TABULATION	- předem zvolený řádek - řádkování
0/12	FF	FORM FEED	- úpravy tisku přemístěním pozice tisku na první předem určenou řádku další stránky
0/13	CR	CARRIAGE RETURN	- návrat pozice tisku na první pozici řádku (býze změny řádku) - návrat vozíku
0/14	SO	SHIFT-OUT	- služební znak, určující, že další znaky mají jiný význam než je definováno, a to do té doby, než přijde znak SI - změna registru

Tab. 7. Soubor znaků 7bitového kódu ASCII

Bity															
b_7	b_6	b_5	b_4	b_3	b_2	b_1	sl. ř.	0	1	2	3	4	5	6	7
							0	(TC ₀)NUL	(TC ₇)DLE	SP	0		P		p
							0	(TC ₁)SOH	DC ₁	!	1	A	Q	a	q
							0	(TC ₂)STX	DC ₂	"	2	B	R	b	r
							0	(TC ₃)ETX	DC ₃		3	C	S	c	s
							0	(TC ₄)EOT	DC ₄		4	D	T	d	t
							0	(TC ₅)ENQ	(TC ₆)NAK	%	5	E	U	e	u
							0	(TC ₆)ACK	(TC ₇)SYN	&	6	F	V	f	v
							0	BEL	(TC ₁₀)ETB		7	G	W	g	w
							1	FE ₀ (BS)	CAN	(	8	H	X	h	x
							1	FE ₁ (HT)	EM	)	9	I	Y	i	y
							1	FE ₂ (LF)	SUB	*		J	Z	j	z
							1	FE ₃ (VT)	ESC	+		K		k	
							1	FE ₄ (FF)	IS ₄ (FS)	<		L		l	
							1	FE ₅ (CR)	IS ₅ (GS)	=		M		m	
							1	SO	IS ₂ (RS)	>		N		n	
							1	SI	IS ₁ (US)	/		O		o	DEL

Tab. 8. Tabulka souboru 6bitového kódu

Bity										
b_6	b_5	b_4	b_3	b_2	b_1	sloupec	0	1	2	3
0	0	0	0	0	0	0	SP	0	NUL	P
0	0	0	0	1	1	1	F ₁ (HT)	1	A	Q
0	0	0	1	0	2	2	F ₂ (LF)	2	B	R
0	0	1	1	3	3	3	F ₃ (VT)	3	C	S
0	1	0	0	4	4	4	F ₄ (FF)	4	D	T
0	1	0	1	5	5	5	F ₅ (CR)	5	E	U
0	1	1	0	6	6	6	SO	6	F	V
0	1	1	1	7	7	7	SI	7	G	W
1	0	0	0	8	8	8	(	8	H	X
1	0	0	1	9	9	9	)	9	I	Y
1	0	1	0	10	10	10	*		J	Z
1	0	1	1	11	11	11	+		K	(l)
1	1	0	0	12	12	12	<		L	
1	1	0	1	13	13	13	=		%	M
1	1	1	0	14	14	14	>		&	N
1	1	1	1	15	15	15	/		0	DEL

0/15	SI	SHIFT-IN	určující, že další znaky mají význam dany standardní tabulkou kódu - návrat registru
1/0	DLE	DATA LINK ESCAPE	znak spojení, měnící význam určitého počtu za ním jdoucích kódových kombinací. Je využíván výlučně k zabezpečení doplňkových funkcí řízení přenosu informace. V posloupnosti DLE se mohou vyskytnout pouze grafické znaky a znaky spojení - autoregistr
1/1	DC ₁	DEVICE CONTROL	znaky ovládající činnost přídavných zařízení
1/2	DC ₂	DEVICE CONTROL	
1/3	DC ₃	DEVICE CONTROL	
1/4	DC ₄	STOP DEVICE CONTROL	zastavení činnosti přídavných zařízení
1/5	NAK	NEGATIVE ACKNOWLEDGE	záporná odpověď od přijímací stanice - zápor

1/6	SYN	SYNCHRONOUS IDLE	znak spojení, zabezpečující dosažení a zachování synchronizace mezi koncovými stanicemi, používaný v synchronních systémech, nevysílají-li se žádné jiné znaky – synchronizace	2/0	SP	SPACE	mezera
				2/1	!		vykřičník
				2/2	"		uvozovky
				2/3	#		číslo (označení)
				2/4	\$		znak měnové jednotky (může být používáno s významem Kčs. Při výměně či přenosu dat vyžaduje předchozí dohodu uživatelů. (Pro přenos dat mimo území států RVHP nabývá kódová informace 2/4 významu „dolar“).
1/7	ETB	END OF TRANSMISSION BLOCK	označení konce bloku informace (je-li informace rozdělena na bloky) – konec bloku	2/5	%		procento
1/8	CAN	CANCEL	informace obsahuje chybu nebo má být zrušena – zrušení	2/6	&		et (and), a
1/9	EM	END OF MEDIUM	označení fyzického konce záznamového prostředí. Může též značit konec použité nebo požadované informace	2/7	'		apostrof
1/10	SUB	SUBSTITUTION	znak používaný k záměně symbolu, o němž bylo zjištěno, že je nepravdivý nebo chybný – substituce	2/8	(		kulatá závorka levá
				2/9	)		kulatá závorka pravá
				2/10	*		hvězdička
				2/11	+		plus
1/11	ESC	ESCAPE	služební znak, který se může použít pro rozšíření počtu standardních znaků kódu. Je neblokujícím registrovaným znakem, měnícím význam jedné, po něm jdoucí kódové kombinace. Přesný význam této další kombinace vyžaduje předcházející dohodu mezi korespondujícími stranami. V případě potřeby může znak jdoucí po ESC rozšířit posloupnost ESC. Posloupnosti ESC se používají hlavně k rozšíření grafických znaků řídicích funkcí. Tyto řídicí funkce se nesmějí používat jako doplňkové znaky spojení. Znaky NUL a DEC a 10 znaků spojení (TC) se nesmějí používat v posloupnosti ESC. Jestliže se tyto znaky vyskytnou v posloupnosti ESC, pak musí zachovávat své standardní významy a nesmí na ně být brán zřetel při interpretaci této posloupnosti – autoregistr 2 (znak změny)	2/12	=		rovnítka
				2/13	-		mínus
				2/14	.		tečka
				2/15	/		lomítka
				3/0 až 3/9		0 až 9	číslíce
				3/10	:		dvojtečka
				3/11	;		středník
				3/12	<		menší než
				3/13	=		rovnítka
				3/14	>		větší než
				3/15	?		otazník
				4/0	@		komerční a (sendvič)
				4/1 až 5/10		A až Z	velká písmena latinské abecedy
				5/11	[		hranatá závorka levá
				5/12	(~)		diakritické znaménko – (obrácené lomítka) čára nad velkými písmeny
				5/13	]		hranatá závorka pravá
				5/14	(^)		dia. zn. – háček nad velkými písmeny (obrácený háček)
				5/15			podtržení
				6/0			svislá čára
				6/1 až 7/10		a až z	malá písmena latinské abecedy
				7/11	{		složená závorka levá
				7/12			dia. zn. – čára nad malými písmeny
				7/13	}		složená závorka pravá
				7/14	(~)		dia. zn. – háček nad malými písmeny (tilda)
1/12	IS ₄	FS INFORMATION SEPARATOR FILE	znaky rozděluje informaci v souladu s jejím logickým obsahem, uspořádané podle indexů. IS ₄ se vztahuje k nejvnitřnější (nejkratší) úsekům informace, IS ₄ k nejdelším. Informace s IS vyššího indexu může obsahovat různý počet informací s IS nižšího indexu, opačně nikoli – oddělovače informace	7/15	DEL	DELETE	vypuštění, výmaz chyby
1/13	IS ₃	GS GROUP	skupina				
1/14	IS ₂	RS RECORD	sdrůž. inform.				
1/15	IS ₁	US UNIT	jedn. informace				

Pozn.: význam kódových kombinací podle pozic 4/0, 5/11, 5/12, 5/13, 5/14, 6/0, 7/11, 7/12, 7/13 a 7/14 může uživatel stanovit odlišným způsobem – viz znaky v závorkách a ČSN 36 9102: Soubor znaků sedmibitového kódu pro výměnu informací mezi zařízením na zpracování informací.

Velmi často se používá pouze šestibitový kód (doplňný popřípadě o paritní bit), např. kód IBM, kde šest bitů je informačních a sedmý pro lichou paritu. Používá se třeba u elektrických psacích strojů Consul 253 apod. Šestibitové vyjádření ovšem umožňuje menší počet kombinací, tj. pouze 64 ($2^6 = 64$); používá se tedy v zařízeních pracujících pouze s velkou abecedou. Tab. 8 zahrnuje soubor šestibitového kódu podle doporučení ISO R 646. K tabulce nutno zdůraznit, že zakódování jednotlivých alfanumerických znaků se liší od sedmibitového vyjádření nejen vynecháním sedmého bitu, ale i hodnotami bitů b₁ až b₆ (odpovídá – až na výjimky – sedmibitovým slovům s vypuštěním šestého bitu, přičemž sedmý je označen jako šestý!).

Na ovládacích klávesnicích bývají (vzhledem k úspoře tlačítek a dále vzhledem k zavedení rozmístění) na některých tlačítkách označeny dva znaky. Spodní je vyslán tak jako ostatní po stisknutí, horní však jen tehdy, předchází-li stlačení tlačítka „shift“ (SO – změna registru). Tehdy se v daném sedmibitovém slově invertuje pátý bit, např. „1“ = 011 0000 se mění po SO na 010 0000 = „!“, „M“ = 100 1101 se mění na 101 1101 = „(hranatá závorka levá)“ apod.

b) Kód EBCDIC

Pro zpracování, zobrazení a pro přenos dat jsou v rámci „Jednotného systému elektronických počítačů“ (JSEP) určeny kódy: sedmibitový ISO (= KOI-7), osmibitový ISO

Tab. 9. Soubor řídicích znaků

Poř. číslo	Označení znaku	Význam znaku
1.	NUL	nula (výplňový znak)
2.	SOH	začátek záhlaví
3.	STX	začátek textu
4.	ETX	konec textu
5.	EOT	konec přenosu
6.	ENQ	požadavek zastavení
7.	ACK	kladné zpětné hlášení
8.	BEL	zvonek
9.	BS	zpětný krok
10.	HT	vodorovný tabulátor
11.	LF	posun řádky
12.	VT	svislý tabulátor
13.	FF	posun formuláře
14.	CR	návrat vozíku
15.	SO	trvalé přepnutí
16.	SI	zpětné přepnutí
17.	DLE	řazení přenosu dat
18.	DC1	
19.	DC2	řízení zařízení
20.	DC3	
21.	STOP	stop
22.	NAK	zpětné čtení
23.	SYN	synchronizace
24.	ETB	konec přenosu bloku
25.	CAN	neplatné
26.	EM	konec média
27.	SUB	substituce
28.	ESC	přepínač
29.	IS (FS)	separátor souborů
30.	IS (GS)	separátor bloků
31.	IS (RS)	separátor rekordů
32.	IS (US)	separátor jednotek
33.	DEL	výmaz

(= KOI-8), EBCDIC (= DKOI) a kód děrného štítku (KPK-12). (Názvy v závorkách jsou používány v JSEP.) Všechny kódy používají jednotnou mezinárodní abecedu, která může obsahovat maximálně 256 znaků. Rozlišuje se standardní a plná abeceda. Znaky standardní abecedy se dělí na:

a) skupinu řídicích znaků podle tab., obsahující znaky přenosu, znaky formátů, znaky zařízení a informační znaky, b) skupinu grafických znaků obsahující podskupinu písmen (52 znaků: malá písmena a až z, velká A až Z), podskupinu číslic (10 znaků: nula až devět) a znaménka (33 znaků). Plná abeceda je dále rozšířena o 32 doplňkových řídicích znaků, které jsou uvedeny v tab. 10 a může být doplňována i v ostatních skupinách znaků.

Kód EBCDIC (tab. 11) je určen pro zpracování dat, zobrazení dat v počítačích, na vstupech a výstupech počítače, pro media (děrný štítek, magnetická páska, disk) a pro prostředky vstupu a výstupu pracující s osmibitovým kódem. V tomto kódu pracuje též tiskárna, avšak všechny znaky jsou tisknutelné. Kódová tabulka je dána 16 sloupci a 16 řádky, které jsou očíslovány šestnáctkově (0 až F) Pro označení bitů v kódové kombinaci se používá číslice: 0, 1, 2, 3, 4, 5, 6, 7, nejmenší číslo označuje nejvýznamnější bit b₈.

Ostatní podrobnosti, dotýkající se kódu ISO-8, ISO-7, CCITT apod. přesahují rámec AR a zájemce je nalezne např. v [2]. Kódy ASCII a EBCDIC jsou zde uvedeny hlavně proto, aby vynikla jejich vzájemná rozdílnost a dále pak proto, že při výkladu v aplikační části se předpokládá jejich znalost pro vícebitové zakódování alfanumerických znaků.



Tab. 11. Kódová tabuľka EBCDIC

0	0	0	0	0	0	0	0	0	1	1	1	1	1	1	1	1
1	0	0	0	0	1	1	1	1	0	0	0	0	1	1	1	1
2	0	0	1	1	0	0	1	1	0	0	1	1	0	0	1	1
3	0	1	0	1	0	1	0	1	0	1	0	1	0	1	0	

0	1	2	3	4	5	6	7									
0	0	0	0													
0	0	0	1													
0	0	1	0													
0	0	1	1													
0	1	0	0													
0	1	0	1													
0	1	1	0													
0	1	1	1													
1	0	0	0													
1	0	0	1													
1	0	1	0													
1	0	1	1													
1	1	0	0													
1	1	0	1													
1	1	1	0													
1	1	1	1													

	0	1	2	3	4	5	6	7	8	9	A	B	C	D	E	F
0	NUL	DLE	D00	D16	SP	&	-								~	0
1	SOH	DC1	D01	D17					a	j	-		A	J	D31	1
2	STX	DC2	D02	SYN					b	k	s		B	K	S	2
3	ETX	DC3	D03	D19					c	l	t		C	L	T	3
4	D28	D29	D04	D20					d	m	u		D	M	U	4
5	HT	D05	LF						e	n	v		E	N	V	5
6	D06	BS	ETB	D22					f	o	w		F	O	W	6
7	DEL	D07	ESC	EOT					g	p	x		G	P	X	7
8	D23	CAN	D08	D24					h	q	y		H	Q	Y	8
9	D13	EM	D09	D25					i	r	z		I	R	Z	9
A	D14	D18	D10	D26	[	]		:								
B	VT	D15	D11	D27	.	.	.	.								
C	FF	ISFS	D12	STOP	<	x										
D	CR	ISGS	ENQ	NAK	(	)	-	/								
E	SO	ISRS	ACK	D30	+	:	>	=								
F	SI	ISVS	BEL	SUB	!		?	"								

x) volné pozice

Generování znaků

Znaky lze generovat více způsoby; v podstatě se ustálily dva hlavní, které v následujícím popíšeme. Je to jednak vytváření znaků z bodové matice (o stranách 5×5 , 5×7 a později i 7×9 či 9×9 bodů), tj. maticové, jednak – obdobně jako u číslicových znaků – vytváření ze segmentů (vektorů). Segmentů v druhém případě je zpravidla 16, i když jsou známy modifikované způsoby s menším počtem segmentů (ovšem na úkor čitelnosti).

Nejužívanější šedesát čtyři maticové vytvořené znaky byly již zobrazeny v obr. 12. V použitém rastru ($5 \times 7 = 35$) je každý znak realizován určitou kombinací svítících či zatemněných bodů matice. Čím bude rastr matice hustší (např. 9×12), tím budou znaky čitelnější; řídicí obvody však budou složitější. Na obr. 31 jsou též 64 nejužívanější znaky, vytvořené však segmentově. Na první pohled je zřejmé (srovnáním obr. 12 a 31), že segmentové vyjádření je méně estetické co do dosahovaných tvarů, i když jeho čitelnost je poměrně dobrá.

Z hlediska praktické realizace alfanumerických panelů rozeznáváme tyto druhy (a to bez ohledu na maticové či segmentové vyjádření):

- alfanumerické jednotky (a panely, displeje), doutnavkové, plněné plynem,
 - alfanumerické jednotky (panely) polovodičové na bázi LED,
 - alfanumerická tabla (informační žárovkové panely)
 - velkoplošné nebo maloplošné panely (displeje) polovodičové, vyrobené nejmodernější technologií jako komplexní hybridní integrované celky).
- Maticové vytváření se používá u druhů a), b), c), a d), segmentového u druhů b) a c).

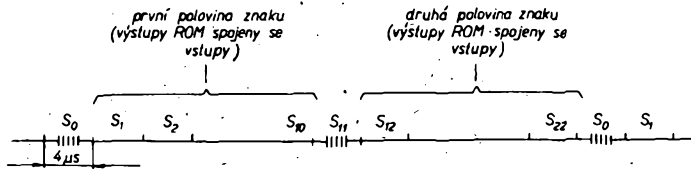
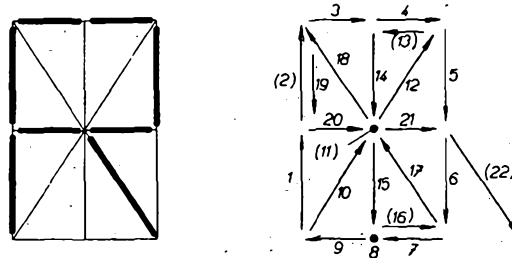
Segmentové vytváření znaků

Technika segmentového generování znaků se běžně používá u elektrostatických obrazovek a dává těmto systémům stejnou mnohostrannost, jakou dovoluje maticová technika systémům pracujícím na bázi televizního rádkového principu. Ačkoli tento systém byl již dlouho znám, potřeba pevné paměti o relativně značné kapacitě – tehdy obtížně realizovatelné – nepřipustila jeho značnější rozšíření. Teprve s rozvojem polovodičových pamětí struktury MOS přišel k uplatnění.

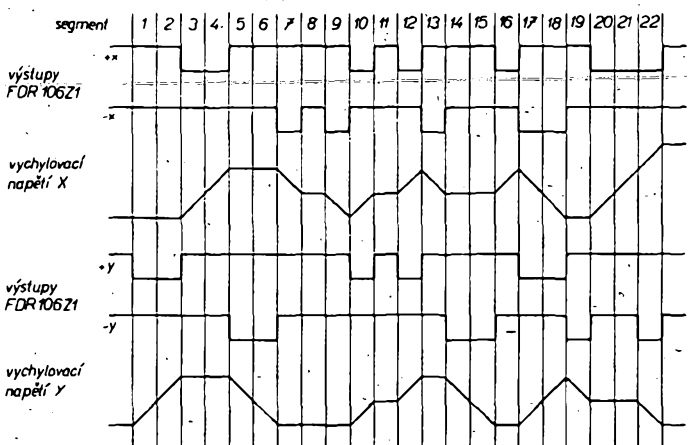
V dalším je popsán systém používající paměti ROM fy Philips ze série FD a sice typu FDR106Z1. Paměť uchovává bitové informace potřebné k vytváření znaků; pracuje tedy jako generátor znaků (viz dále).

Kompletní uspořádání segmentů spolu s jejich označením je na obr. 32. Každý segment reprezentuje vektor (úsečku či bod), který vykreslí elektronový paprsek na stínítku obrazovky monitoru. Sled, v jakém jsou jednotlivé segmenty kresleny v dané síti na obrazovce, je očíslován od 1 do 22. Přitom je nutné si povšimnout, že ne každá pozice (např. 8 a 11) tvoří segment – v daném případě pouze bod. Dále pak stojí za zmínku, že některé segmenty byly generovány nadbytečně (12, 13 a 16), jsou proto řídicím obvodem zatemněny; to vyplývá pochopitelně z nutnosti vykreslit segmentovou síť jako uzavřený obrazec, u něhož segment 22 (opět zatemněný) představuje přechod paprsku do výchozího bodu následující sítě znaků. Požadovaný znak je ze sítě vytvořen potlačením (zatemněním) nežádáných segmentů – viz např. na obr. 32 takto generované písmeno R.

Obr. 32. Z 16 aktivních segmentů vytvořené písmeno R. Sled jednotlivých segmentů je očíslován tak, jak je kreslí elektronový paprsek na stínítku obrazovky



Obr. 33. Časový sled zobrazovaných segmentů v jednom cyklu



Obr. 34. Sled impulsů jednoho cyklu a jim odpovídající vychylovací napětí

no R. O tom, který segment má být potlačen pro požadovaný alfanumerický znak, se rozhoduje již v řídicím obvodu generátoru znaků.

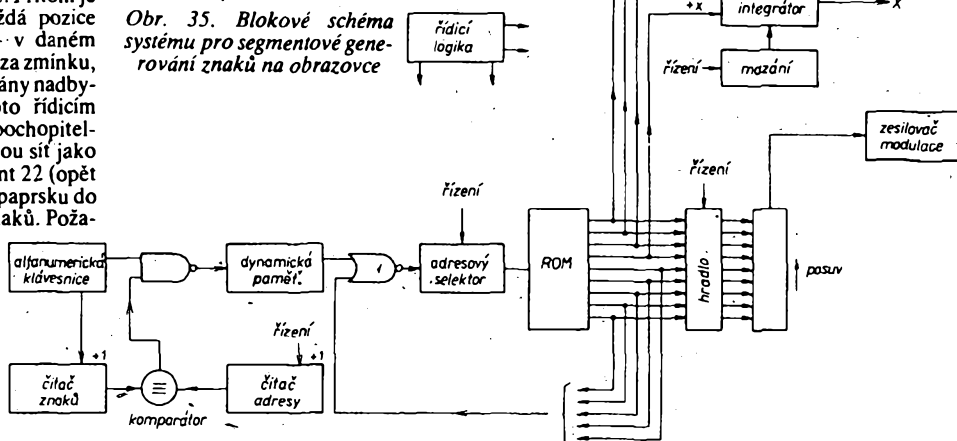
Po vykreslení segmentu 22 je elektronový paprsek připraven ve výchozím bodu (v levém dolním rohu) následujícího znaku, tj. na začátku segmentu 1. Před startem k vykreslení následujícího znaku je pochod přerušen na dobu trvání jednoho segmentu, dávající čas paměti ROM k vyvolání obsahu první poloviny následujícího znaku. Tento časový interval je vlastně umělý segment 0 – tedy opět bod. Podobně je zapotřebí stejného intervalu před zobrazením druhé poloviny znaku. A protože segment 11 není použit pro formování znaku a je trvale potlačován, tvoří opět časový interval nutný k vyvolání druhé poloviny znaku z paměti, což je znázorněno v časovém diagramu na obr. 33.

Jako generátor znaků se používá např. FDR106Z1, což je pevná paměť (ROM) s 256 devítibitovými slovy. Paměťová sekce, která slouží pro segmentové generování zna-

ků, se dělí na dvě části. První část obsahuje 128 slov a sdružuje informace o potlačených segmentech všech 64 běžně používaných znaků (obr. 31). Pět z 22 segmentů je trvale potlačováno, o čemž již byla zmínka, takže signály pro potlačení (zatemnění) se týkají pouze zbývajících 17 segmentů. Protože délka slova paměti ROM je pouze 9 bitů, rozpadá se informace pro vytvoření celého znaku ve dvě slova – proto v daném případě je možné 128 slovy vyjádřit jen 64 znaků.

Druhá část paměťové sekce obsahuje 22 slova. Je to vlastně pevný mikroprogram, obsahující informaci o vychylování pro generování všech 22 segmentů. Sled bitů je

Obr. 35. Blokové schéma systému pro segmentové generování znaků na obrazovce



uspořádan tak (včetně informace o výchylce segmentů), že realizované slovo obsahuje adresu sekvence „volaného“ příštího slova. Paměť tedy prochází sekvencí oběma slovy vždy pro zobrazení jakéhokoli znaku.

Obr. 34 znázorňuje, jak vypadají informace o vychylovacích napětích, získaných z generátorů znaků ve formě čtyř sledů impulsů, tj. sledy $+x$, $-x$, $+y$, $-y$. Průběhy $+x$ a $-x$ za integrátorem jsou vychylovací napětí ve směru osy x , integrované průběhy $+y$ a $-y$ vytvářejí vychylovací napětí ve směru osy y ; obě vychylovací napětí jsou též na obr. 34.

Všechny uvedené průběhy se vztahují k segmentové síti, tzn. že jsou identické pro kterýkoli alfanumerický znak. Naproti tomu počet vyjádřených segmentů je závislý na tvaru potlačovacího signálu.

Na obr. 35 je blokové schéma systému pro segmentové generování znaků na stínítku obrazovky s elektrostatickým, popř. elektromagnetickým vychylováním. Vstupní jednotka zahrnuje klávesnici, čítač znaků a adres a dynamickou (popř. statickou) paměť. Ta se skládá v daném případě z šesti 64bitových registrů MOS a uchovává zakódovaný výstup z klávesnice, tj. šestibitová paralelní slova. Protože minimální hodinový kmitočet použitého registru FDN116 je 10 kHz, objeví se každý další znak na výstupu paměti každých 100 μ s. Při kapacitě paměťového registru 64 slov a opakovacím kmitočtu řádků 10 000/64 = 156 řádků/s je zobrazená informace na obrazovce stálá a neblíká. Čas potřebný k zapsání jednoho segmentu znaku je tedy 4,4 μ s (100 μ s/23), tzn. je více než 4x delší, než je „přístupový“ čas ROM.

Problém, jak umístit nový znak do kontinuálně se posouvající dynamické paměti, je

řešen čítači s komparátorem. Po zobrazení znaku řídící logika způsobí, že čítač adres přičte jedničku. Čítač znaků zjišťuje počet stlačených tlačítek klávesnice a tak indikuje relativní pozici v paměti, kterou má zaujmout následující znak. Když jsou všechny znaky (umístěné v paměti) zobrazeny na obrazovce, mají oba čítače stejný stav a komparátor vyšle signál, který hradlo příjem nového znaku z klávesnice do paměti. Jakákoli jiná nepoužitá pozice je přitom vyplněna nulami (space). Vzhledem k tomu, že paměťový registr vyžaduje 6,4 ms k provedení jednoho kompletního cyklu, může systém přijmout stejné vstupní data rychleji, než je možné zapsat je klávesnicí.

Informace o výchylce a potlačení pro každý segment musí být generována v periodě 100 μ s potom, co zakódovaný znak (ve formě šestibitového slova) postoupí na výstup dynamické paměti. Adresový selektor konvertuje kód ASCII znaku k adrese žádaného (a nutného) umístění v paměti. Pracuje tedy jako hradlo NEBO se dvěma vstupy. Jeden vstup je pro zakódovaný znak z posuvného registru, zatímco druhý je navázán zpětnovazební smyčkou na výstupní linky ROM. Druhým vstupem jsou tedy dopravovány adresy pro sekvenci, v níž je obsažena informace o vychylování. Přepínání těchto dvou vstupů je realizováno celkem čtyřikrát v čase zobrazení jednoho znaku.

Zakódovaný znak se objeví na vstupu adresového selektoru během zobrazení dvadecátého segmentu předcházejícího znaku. V tomto čase má řídící signál P úroveň H (viz obr. 36); tím je otevřeno hradlo adresového selektoru pro vstup zakódovaného znaku a dále vstupní linky adres ROM

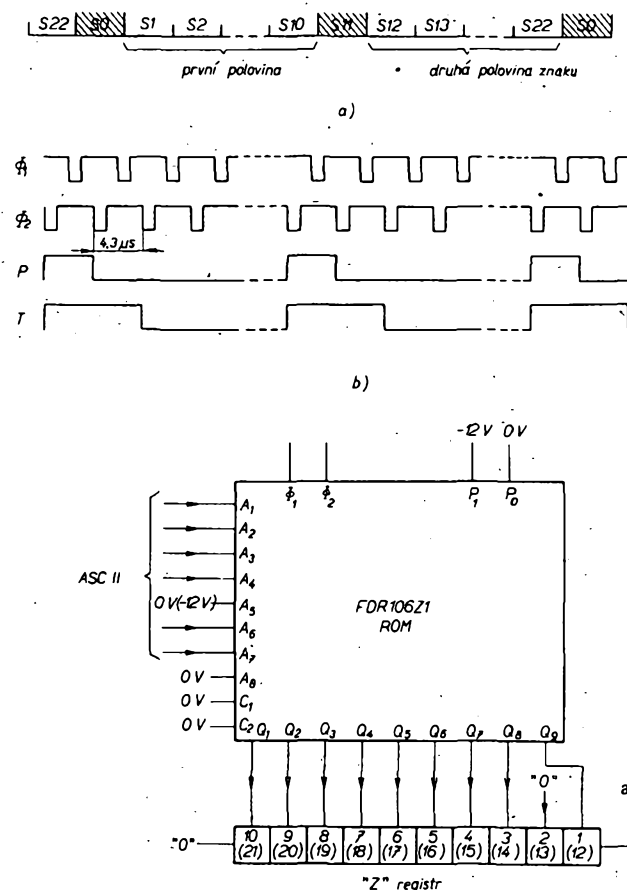
(obr. 37). Adresová linka A5 má úroveň H, když zajišťuje přístup k prvnímu ze dvou slov, které obě obsahují informaci o potlačení segmentů daného znaku. Adresa obou těchto slov se liší pouze úrovní A5. Na „poloviční“ cestě segmentem 22 hodinový impuls Φ_1 zavede adresu do ROM. Při příštím hodinovém impulsu Φ_1 (tj. o 4 μ s později) je signál z ROM vyslán do vyrovnávací paměti (buffer). Nyní obsahuje vyrovnávací paměť Z informaci o potlačení segmentů 1 až 10; má-li např. bit 1 v Z (číslováno od nejméně významného bitu) úroveň H, pak je zobrazen segment 1. Naproti tomu bit 2 v registru Z je vždy s úrovní L, když je informace strobovaná z ROM do registru Z. Pozice druhého bitu odpovídá, jak již bylo uvedeno – segmentům 2 a 13, které jsou trvale potlačovány.

Během segmentu 0 je výstup z paměti blokovan, neboť signál P má úroveň L a adresové linky jsou přiřazeny k adresám prvního slova v sekvenci informace o výchylce. V příštím hodinovém impulsu Φ_2 (tzn. při začátku zobrazování segmentu 1) se informace o výchylce pro segment 1 objeví na výstupních linkách Q₁ až Q₄ ROM a dále obsah registru je posunut o jedno místo doprava. To zajišťuje, že sled impulsů informací o výchylce postupuje na integritory X a Y synchronně s přenosem potlačovacích impulsů modulačnímu zesilovači Z_m.

Během zobrazení segmentu 10 je rozpojena zpětnovazební smyčka ROM a zakódovaný znak je opět veden na adresové vstupy. V tomto čase má adresová linka A5 úroveň L. Nyní může být realizován přístup ke slovům, obsahujícím výchylkovou informaci pro segmenty 12 až 22. Během segmentu 11 je informace o potlačení pro druhou polovinu znaku vyslána do registru Z. Nyní je zpětnovazební smyčka ROM obnovena (obr. 36b) a adresa segmentu 12 je vložena na adresové linky. Adresa pro segment 12 je identická s adresou pro segment 1, s výjimkou adresového bitu A7. Řídící signál má úroveň H během segmentu 11, přičemž je z něj odvozena úroveň L pro A7. Nyní prochází ROM slovo za slovem adresy pro segmenty 12 až 22. Během zobrazení segmentu 22 jde zakódovaná informace (hexáda) následujícího znaku na vstup adresového selektoru a popsaný pochod se cyklicky opakuje.

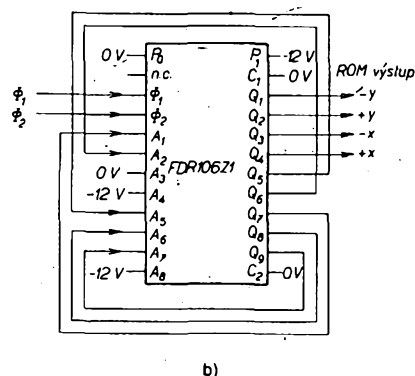
Shrneme-li vše, rozpadá se řízení na dvě hlavní části:

- a) na generování hodinových impulsů Φ_1 a Φ_2 , které strobovují ROM,
- b) na dekodování obsahu výstupních linek ROM, čímž se vytvoří série signálů, které řídí



Obr. 36. Průběh intervalů jednotlivých segmentů (a); b – hodinové impulsy Φ_1 a Φ_2 a hradlovací P a T adresového selektoru

Obr. 37. Generátor znaků pracuje ve dvou módech: a – generování potlačovacích signálů pro polovinu znaku, b – generování výchylkových informací pro každý segment. (ROM přepíná módy 4x během zobrazení každého znaku podle sekvence segmentů v obr. 36a – S₀ = ROM zapojen podle a), potlačovací signály pro segmenty 1 až 10, S₁ až S₁₀ = ROM zapojen podle b), výchylková informace pro generované segmenty 1 až 10, obsah registru se posouvá, S₁₁ = ROM zapojen podle a), potlačovací signály pro segmenty 12 až 22 do registru Z, S₁₂ až S₂₂ = ROM zapojen podle b), informace pro generované segmenty 12 až 22, obsah Z se posouvá



1. přepínání ROM z jednoho kódu do druhého,
2. plnění vyrovnávací paměti Z,
3. inkrementaci adresového čítače (zvyšování obsahu o 1),
4. výběr adres,

"SCOPEWRITER"

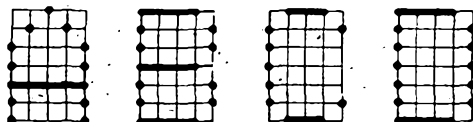
Obr. 38. Příklad tvarů úsečkových
vytvořeného písma (úsečky svislé)

5. buzení dynamické paměti,
6. mazání integračních obvodů.

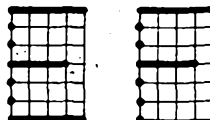
Pro zobrazení na stínítku obrazovky jsou ovšem nutné zesilovače výchylky X a Y, které ovládají (po zesílení řídicích signálů $\pm x$ a $\pm y$ a jejich integraci) pohyb elektronového paprsku. Zesilovač modulace Z_m (obr. 35) konvertuje výstupní úroveň zatemňovacích signálů z logiky TTL na několikanásobně větší úroveň, vhodnou pro dosažení přiměřené svítivosti (jas je obvykle možné řídit i ručně, včetně možné inverze). Pokud by měl použitý generátor znaků větší kapacitu, bylo by možné vytvářet alfanumerické znaky jednodušeji, pouze dvěma pochody v jednom cyklu. V takovém případě by ovšem musela mít paměť ROM (bez registru Z) minimální kapacitu $64 \times 20 = 1280$ bitů (při dvacetibytovém slově).

Úsečkové bodové vytváření znaků.

Úsečkové bodové generování znaků je značně jednodušší proti předcházejícímu způsobu. Při tomto druhu znázorňování se znaky vytvářejí tak, že veškeré svislice písmen – pokud jsou spojitě – jsou úsečky; zbývající, tj. vodorovné či šikmé části znaků, jsou vytvořeny body (tedy obdobně jako u dále popsaného maticového generování). Ukázka písma vytvořeného tímto způsobem je na obr. 38 a 39, z něhož je tvar úseček jasně zřejmý.

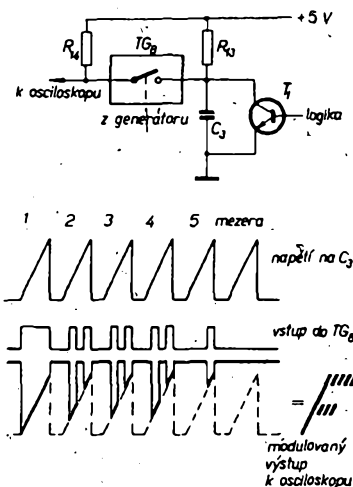


Obr. 39. Úsečkově vytvořené písmo
(úsečky vodorovné)

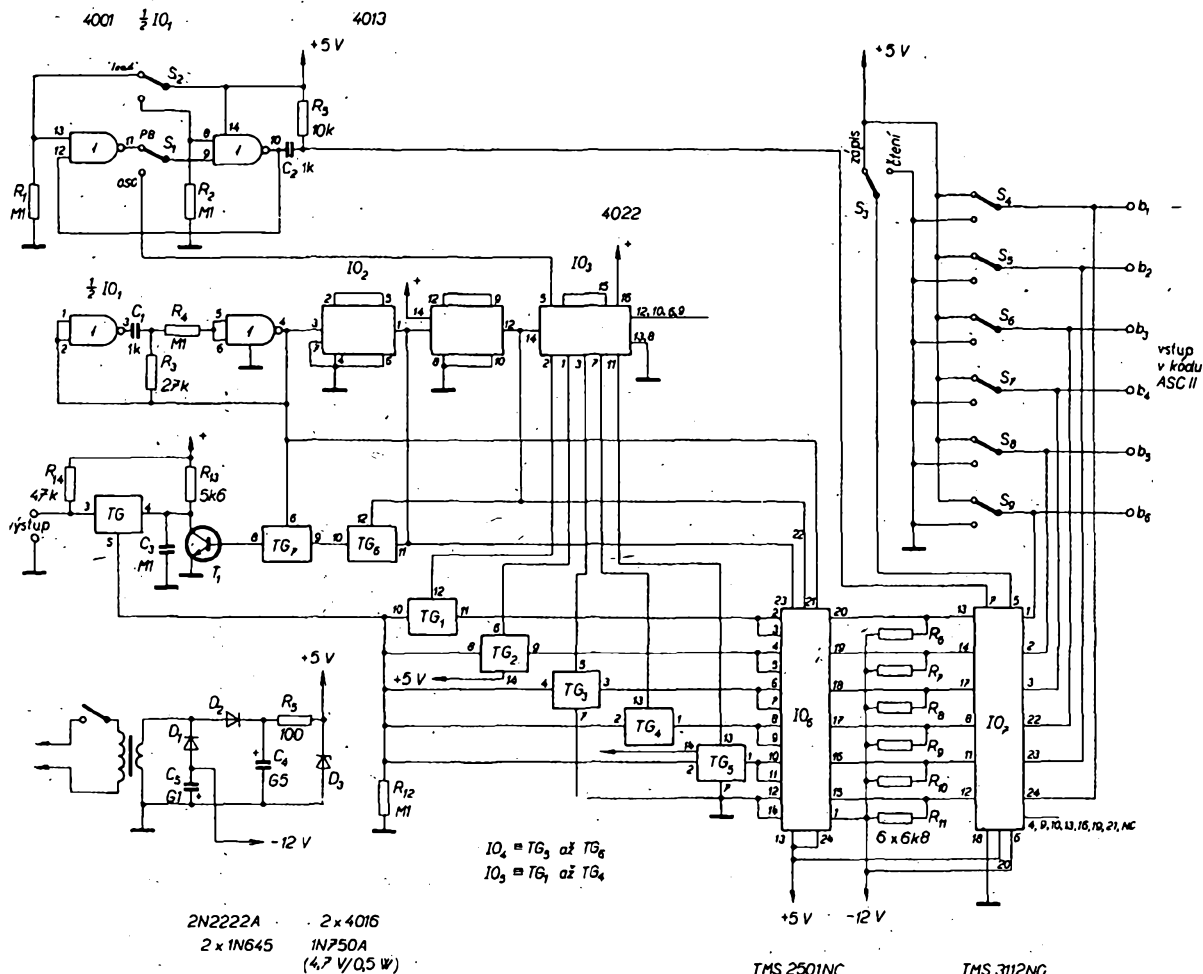


Kombinace úseček a bodů vyplývá z principu generování, který je naznačen na obr. 40. Zapojení ukazuje, jak vzniká řízeným přepínáním generátoru znaků např. písmeno F.

Zapojení pracuje takto: kondenzátor C_3 se nabíjí přes odpor R_{11} na úroveň přiloženého napětí +5 V přibližně lineárně, čímž vzniká (při opakování) charakteristický pilovitý průběh. Logickými obvody systému je ovládan podle potřeby spínací tranzistor T_1 , který napětí na kondenzátoru zkratuje na zem; tím vzniká strmá negativní hrana, uzavírající pilovitý impuls. Kmitočet spínání se volí asi 25 kHz, což vyhovuje setrvačnosti luminoforu běžných obrazovek. Z kondenzátoru C_3 se odebrá napětí pilovitého průběhu např. pro vstup vertikálního zesilovače osciloskopu přes elektronicky ovládaný spínač TG (transmission gate). Je-li tento spínač otevřen, nachází se elektronový paprsek obrazovky v „horní“ části stínítka, odpovídající úrovni +5 V, na níž je připojen přes odpor R_{14} . Je-li však spínač sepnut, pak se na obrazovce znázorní určitá část náběhové hrany pilovité-



Obr. 40. Princip přepínání pro vznik úseček
a bodů, vytvářejících znak



Obr. 41. Zapojení k vytvoření 32 znaků v jednom řádku

ho impulsu. Velikost této části je dána okamžikem a dobou sepnutí TG, čímž může pilotový signál vůbec postoupit na obrazovku. Činnost spínače TG je ovládána signálem z čítače, jenž je ovládnut generátorem hodinových impulsů synchronně s generátorem znaků. Z obr. 40 vyplývá, že pro vytvoření jednoho znaku se používá šest pilovitých impulsů, přičemž pět z nich je pracovních, zatímco šestý vytváří mezeru.

Během prvního impulsu propustí logika celou náběžnou hranu – tím vznikne zmíněná vertikální úsečka písmene F. V dalších pěti periodách (impulsech) jsou ovládány číselným signálem z čítače IO₃ (obr. 41) další spínače TG₁ až TG₅, které svým otevřením umožňují přístup kódového signálu z generátoru znaků IO₆ na hlavní spínač TG a tak vytvořit body definující horizontální či vertikální prvky generovaného znaku – v daném případě tedy písmena F.

Z uvedeného vyplývá, že úsečkové bodové generování souvisí především s vertikálním vychylováním paprsku obrazovky. Svislé vychylování, které není třeba synchronizovat s hodinami, má pochopitelně též pilovitý průběh jako u časové základny běžného osciloskopu. Jeho kmitočet se volí takový, aby úsečky či body se jevily ve znaku uzavřené (vlivem setrvačnosti luminiforu a lidského oka tedy jakoby současně vzniklé), čímž je znak čitelný. Totéž se týká i celé řady znaků, která vzniká též sekvencně.

Charakteristické pro tento způsob je, že (vlivem současného generování nespojitě čáry odpovídající úrovni +5 V) se znaky v řádce jeví jakoby „zavěšené“, dále pak, že vyhovuje pro jednoduché vytváření alfanumerické víceznakové informace jednoho řádku. Pro generování více řádků by bylo nutné – jak ostatně z principu vyplývá – volit napájecí napětí T₁ stupňovitě přepínatelné (a větší než +5 V) s odpovídajícím děličem.

Celkové zapojení obvodu pro vytváření 32 alfanumerických znaků v jednom řádku je na obr. 41. Dvě hradla NOR ve spojení s C₁, R₄ a R₄ tvoří generátor hodinových impulsů s kmitočtem 25 kHz (IO₁). Z výstupu oscilátoru je řízen klopný obvod IO₂ (dvojité), z jehož výstupu se získává (spolu s vstupním) třibitový signál, jímž je řízen generátor znaků. (Řízení je horizontální, takže použitý generátor znaků IO₆, TMS2501, generuje pět sedmibitových slov na jeden znak). Generátor pilovitých napětí je realizován tranzistorem T₁, kondenzátorem C₃ a odporem R₁₃. Báze T₁ je řízena párem přenosových hradel TG₆ a TG₇, zapojených jako součinná hradla AND. Tento pár je řízen třibitovým signálem. Napětí na C₃ se v jednom cyklu postupně zvětšuje až do zkratu tranzistorem T₁ při osmé periodě třibitového čítače. Pak se cyklus generování napětí pilotového průběhu opakuje.

Výstup posledního klopného obvodu IO₃ budí osmičkový dělič IO₃, který je zapojen tak, že se maže při sedmém impulsu, čímž vlastně pracuje v módu 6. Pět z jeho vstupů ovládá postupně bezkontaktní spínače TG₁ až TG₅, které jsou zapojeny v pěti výstupech generátorů znaků IO₆, čímž vzniká výstupní signál jednoho sloupce znaku. Šest vstupů IO₆ je napájeno signálem odebraným z posuvného registru IO₇. Odpory R₅, R₆ až R₁₁ obstarávají správné přizpůsobení posuvného registru. Tento registr má kapacitu 6 × 32 bitů; představuje paralelně šest uspořádaných registrů, z nichž každý má kapacitu 32 bitů. Lze tedy do něj uložit 32 hexád = 32 alfanumerických znaků.

S příchodem hodinového impulsu na IO₇ zaznamená vstup každého dílčího registru 1 bit (s úrovní L či H), zatímco na výstupu 1 bit vystupuje. Je-li S₃ v poloze „zápis“ (write), je výstup každého dílčího registru připojen k odpovídajícímu vstupu, takže není ztracen ani jeden bit (vložená informace cirkuluje).

Hodinové impulsy přicházejí z děliče šesti IO₃ přes S₁ a 1/4 IO₁ v okamžicích, kdy je kompletován znak. Hodinové impulsy je možné odebrat též přes S₂ přes filtrační (debounce) obvod (dvě sekce -IO₁). S₂ se používá tehdy, zapisuje-li se informace (spínače S₄ až S₉ v poloze pro kód ASCII či přímo z klávesnice s paralelním výstupem, svorky b₁ až b₆, vždy po jednom znaku).

Paměť se maže takto:

- nastaví se vstupní slova b₆ až b₁ v bitech 100 000,
- nastaví se S₁ do polohy OCS,
- nastaví se S₃ do polohy WRITE,
- přepne se S₁ do polohy PB.

Do paměti se informace ukládají takto:

- nastaví se vstupní slova spínačů S₄ až S₉ (či přímo z klávesnice),
- stiskne se tlačítko LOAD.

Čtení z paměti:

- přepne se S₃ do polohy READ,
- přepne se S₁ do polohy OCS.

Výměna chybného znaku v zobrazované informaci:

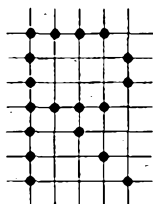
- nastaví se S₁ do polohy PB (na obrazovce se objeví jeden znak opakovaně),
- opětovně se stlačí tlačítko LOAD až se objeví znak, který má být přepsán,
- nastaví se správné vstupní slovo,
- přepne se S₃ do polohy WRITE,
- zápis stisknutím tlačítka LOAD,
- přepne se S₃ na READ, přepne se S₁ na OSC.

Uvedené postupy naznačují též současně, jakým způsobem tento poměrně jednoduchý způsob generování několika znaků pracuje. Vzhledem k tomu, že jak posuvný registr, tak i generátor znaků (třebaže v omezené formě) lze realizovat u nás dostupnými obvody TTL, lze předpokládat, že zapojení z obr. 41 se stane předmětem zájmu některých aplikátorů (znaky lze zobrazovat na každém běžném osciloskopu!). A to je i další důvod, proč v tomto případě je popsáno podrobně i ovládání.

Maticové (mozaikové, bodové) vytváření znaků

Pro metodu „bodové matice“ odpovídající maticovému vytváření znaků lze použít běžný či „modifikovaný“ televizor; generování je též možné na zobrazovacích panelech složených z bodových jednotek diod LED. Při znázorňování znaků na stínítku osciloskopu či modifikovaných televizorů je zpravidla vynecháno pulsničkování (tzn. prokládání řádků), takže rastr se skládá jen z 312 řádků, což požadovanému účelu zcela vyhovuje.

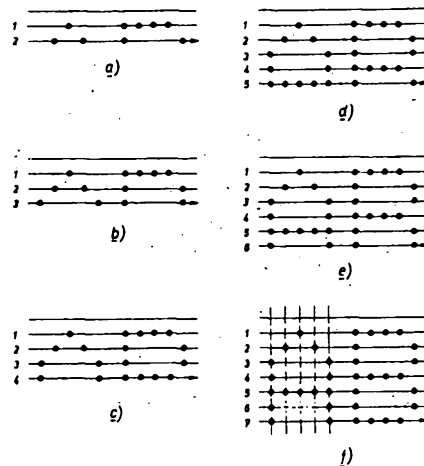
V diskutovaném případě se znaky vytvářejí



Obr. 42. Znak v rastru 5 × 7 bodů

ji v rastru 5 × 7 bodů – viz obr. 42 – i když zásadně je možná i jiná hustota matice (min. 3 × 5 = 15 bodů). Při znázorňování televizním rozkladem je tudíž zapotřebí sedmi řádků elektronového paprsku pro vytvoření jedné znakové informace v řadě. Pro kompletaci jedné řady znaků se obvykle používá osm řádků (= linek!), z nichž sedm slouží vlastní informaci, osmý pak pro mezeru. (Tam, kde není zapotřebí využít maximálně plochu obrazovky pro co největší počet znaků, jsou tvořeny „linky“ svazky řádků, čímž se dosáhne sice menšího celkového počtu znaků, znaky však mají větší rozměry).

V případě obrazovkového panelu (displeje), na němž bude tato metoda dále vysvětle-

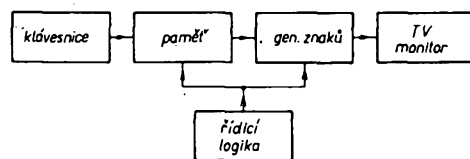


Obr. 43. Postupné vytváření znakové informace v jednom řádku na TV obrazovce (znázorňování televizním rozkladem)

na, vytváří se 16 informačních řad s osmdesáti znaky v jedné řadě. Kterýkoli z 64 znaků (podle obr. 12) je vytvářen generátorem znaků, což v daném případě pro matici 5 × 7 vyžaduje 6 vstupů v kódu ASCII a 3 přídavné vstupy pro selekci jednoho ze sedmi bodových řádků (linek).

Na obr. 43 je znázorněno postupné vytváření alfanumerické informace v jedné řadě, tzn. v sedmi řádcích televizního rastru (= 312 řádků s obrazovým kmitočtem 50 Hz, tj. jeden snímek za 20 ms). Body vytvářející jednotlivé znaky jsou obvykle modulovány zvýšeným jasem (tj. světlé písmo na tmavém pozadí). Celkový čas jednoho řádku je 64 μs, z čehož 12 μs je čas pro zpětný běh. Šířka jednoho znaku je zmíněných pět bodů, zatímco mezeru mezi znaky je dlouhá čtyři časové intervaly pro vykreslení jednoho bodu. A protože doba jednoho řádku je 52 μs, pak při 80 znacích v řádku je doba pro jeden znak 52/80 = 650 ns včetně mezer. Časový interval jednoho bodu je tedy 650/9 = 72 ns. Z toho vyplývá, že pro danou hustotu znaků musí být použitý generátor znaků přístupový čas menší než 650 ns (FDR116Z/1, Philips: acc.t. = 600 ns). Protože sedm řádků tvoří jednu řadu znaků, data pro tuto řadu musí být prezentována v posuvném registru pro sedm řádkových intervalů, cirkulujících každých 64 μs.

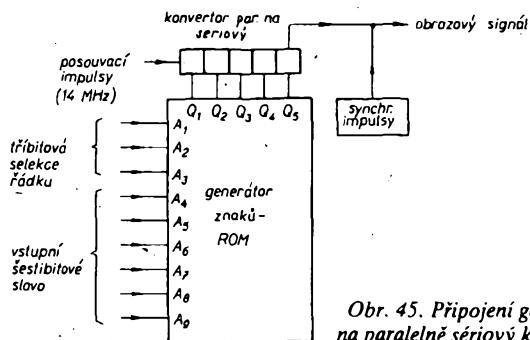
A protože dále pro každý znak je zapotřebí šestibitové slovo a řádek má 80 znaků, posuvný registr musí mít kapacitu



Obr. 44. Šestava jednoduchého systému pro generování znaků

6 × 80 = 480 bitů, které musí být dostupné na výstupu v čase 52 μs. Odtud požadovaný řídicí kmitočet: 480/52 = 9,2 MHz.

Blokové schéma na obr. 44 znázorňuje popisovaný systém. Skládá se z klávesnice (z níž jsou zakódované znaky vkládány do paměti, z paměti, z generátoru znaků s řídicí logikou a ze zobrazovacího zařízení (TV monitoru či polovodičového panelu apod.). Paměť – pokud není statická – musí být pravidelně obnovována (refresh memory).



Obr. 45. Připojení generátoru znaků na paralelně sériový konvertor (registr)

Zpravidla je tvořena posuvnými registry. Řídicí logika ovládá ukládání a vybavování informace, rovněž tak zavádí do výstupního signálu synchronizační směr, čímž – v případě modifikovaného TVP – vytváří úplný obrazový signál. Při použití běžného TVP je zakončena vř. stupněm s modulátorem; tato část je propojena souosým kabelem s anténním vstupem TV přijímače.

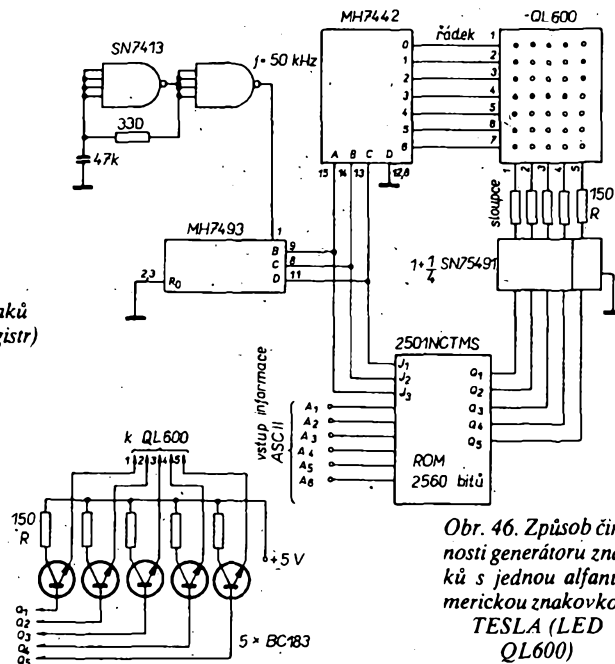
Generátor znaků (obr. 45) je pevná paměť ROM, která má pro 64 znaků šestibitový vstup A_4 až A_9 , třibitový vstup pro selekci jedné z sedmi řádků A_1 až A_3 , a pět paralelních výstupů Q_1 až Q_5 , které se připojují k paralelně sériovému převodníku (konvertoru). Aby se zajistilo generování znaků jednoho řádku textu, je zakódovaná informace přiváděna sekvenčně do ROM, zatímco první ze sedmi řádků (linek!) a současně i první ze sedmi (popř. osmi) strobovacích period je vytvářena a vypisována. Stroboskopický čítač pak pokročí o jeden krok k pozici druhého řádku a vstupní sekvence je opakována, čímž produkuje druhý řádek bodů – obr. 43. Pochod se opakuje až do vytvoření sedmého řádku (linky) – popřípadě osmého – pro mezeru, čímž je vytvořena jedna řádka textové informace.

ROM zde tedy pracuje jako převodník kódu (převádí totiž šestibitové slovo na 35bitové, odpovídající jednomu alfanumerickému znaku v rastru 5×7 bodů), přičemž časované – v taktu strobovacích impulsů – se na jeho výstupech objevují pro jeden znak postupně ($7 \times$) pětibitová slova.

Pro snazší pochopení způsobu práce generátoru znaků je na obr. 46 ukázka konkrétního zapojení jedné polovodičové znakovky (TESLA QL600) s ovládací logikou.

Na vstupy A_1 až A_6 paměti ROM vstupuje šestibitová informace, kterou v paralelní formě můžeme snímat ke kontrolním účelům z ověřeného zařízení. Informace, odpovídající určitému znaku, se nyní řádek po řádku indikuje na diodové matici 5×7 znakovky QL600. Činnost je řízena hodinovými impulsy, přicházejícími ze Schmittova klopného obvodu SN7413. Jím je buzen osmíkový čítač MH7493, z jehož výstupů B, C a D se třibitovým slovem budí jednak dekodér MH7442 (spínač diod řádků matice), jednak se předává adresa řádku matice do paměti ROM. Adresaci řádků se tak postupně vybavuje informační obsah sloupců příslušející právě zapnutému řádku diod ve znakovce QL600. Spínací signál z dekodéru MH7442 má úroveň L, čímž jsou uzemňovány (a tudíž rozsvěcovány) diody vždy jednoho řádku a to právě ty, které jsou výstupním slovem Q_1 až Q_5 z ROM uvolněny. A však protože výstupní proudy z ROM jsou příliš malé pro přímé řízení matice LED, je za omezujícími odpory R zařazen jako interface IO SN75491, popř. 5 tranzistorů.

Na obr. 47 je další příklad konkrétního zapojení generátoru znaků a nezbytných logických obvodů pro generování maticovou



Obr. 46. Způsob činnosti generátoru znaků s jednou alfanumerickou znakovkou TESLA (LED QL600)

metodou. Pro žádaný znak se přivádí šestibitové slovo v kódu ASCII na vstupy I_1 až I_6 generátoru I, který má sedm paralelních výstupů Q_1 až Q_7 . Po pěti taktech čítače sloupců VI se objeví úplný znak. Volba sloupců není u této paměti zakódována binárně, ale dekadicky. Protože z časového hlediska je vždy zobrazován jen jeden bod v rastru v relativně krátkém intervalu s vysokým opakovacím kmitočtem, musí být sedmice paralelních výstupů paměti převedena pomocí multiplexerů II v sériovou informaci. Výstupní signál multiplexeru je řízen počítacím řádků IV, pracujícím v módu 7; současně je informace tohoto binárního čítače přiváděna přes převodník D/A (číslicově-analogový) v sedmi krocích v odpovídající napětí pro vychylování ve směru osy y . Po každém sedmém kroku, tj. když je sejmuta informace jednoho sloupce, obdrží čítač řádků VI jeden impuls. Tento binární čítač v módu 5 volí přes dekodér VII další sloupec. K vytvoření odpovídajícího stupňovitěho (schodovitěho) vychylovacího napětí ve směru osy x jsou opět přivedeny výstupy čítače přes oddělovací a přízpůsobovací invertory VIII na převodník D/A (X). Celek je řízen generátorem hodinového kmitočtu IX s opakovacím kmitočtem asi 7 kHz (100 35 bodových znaků za sekundu). Jemu je podřízen již zmíněný čítač řádků, který současně ve funkci děliče logickou vazbou ovládá zatmívání paprsku při přechodu z bodu na bod, který by jinak byl viditelný a zhoršoval by čitelnost.

Pro vytváření víceznakové a víceřádkové informace by bylo nutno doplnit zapojení jednak obvody pro posuv v obou osách, jednak vstupní paměti pro žádanou informaci (RAM).

Princip vychylování k vytvoření znaku na stínítku obrazovky v nikoli televizním rozkladu znázorňuje obr. 48. Vychylovací napětí ve směru osy x musí být stupňovité, přičemž počet stupňů odpovídá počtu sloupců rastru vytvářeného (jednoho!) alfanumerického znaku. Vychylovací napětí osy y má obdobně stupňovité průběhy, každý stupeň odpovídá jednomu ze sedmi bodů sloupce, přičemž pro jeden znak se tento průběh pochopitelně opakuje $5 \times$. Při znázorňování několika znaků na stínítku (např. 16 řádků po 32 znacích) se základní průběhy z obr. 48 opakuji 512 $\times$, ovšem po sumaci příslušné posouvající stejnosměrné složky odpovídající jejich polo-
hám 3.

Samotná informace je dotvořena zatmíváním elektronového paprsku (signálem U_{α} na

obr. 47); má-li vzniknout kterýkoli bod zmíněného rastru 5×7 je třeba, aby byl jeho signál propuštěn příslušným hradlem III na obrazový zesilovač T_1 .

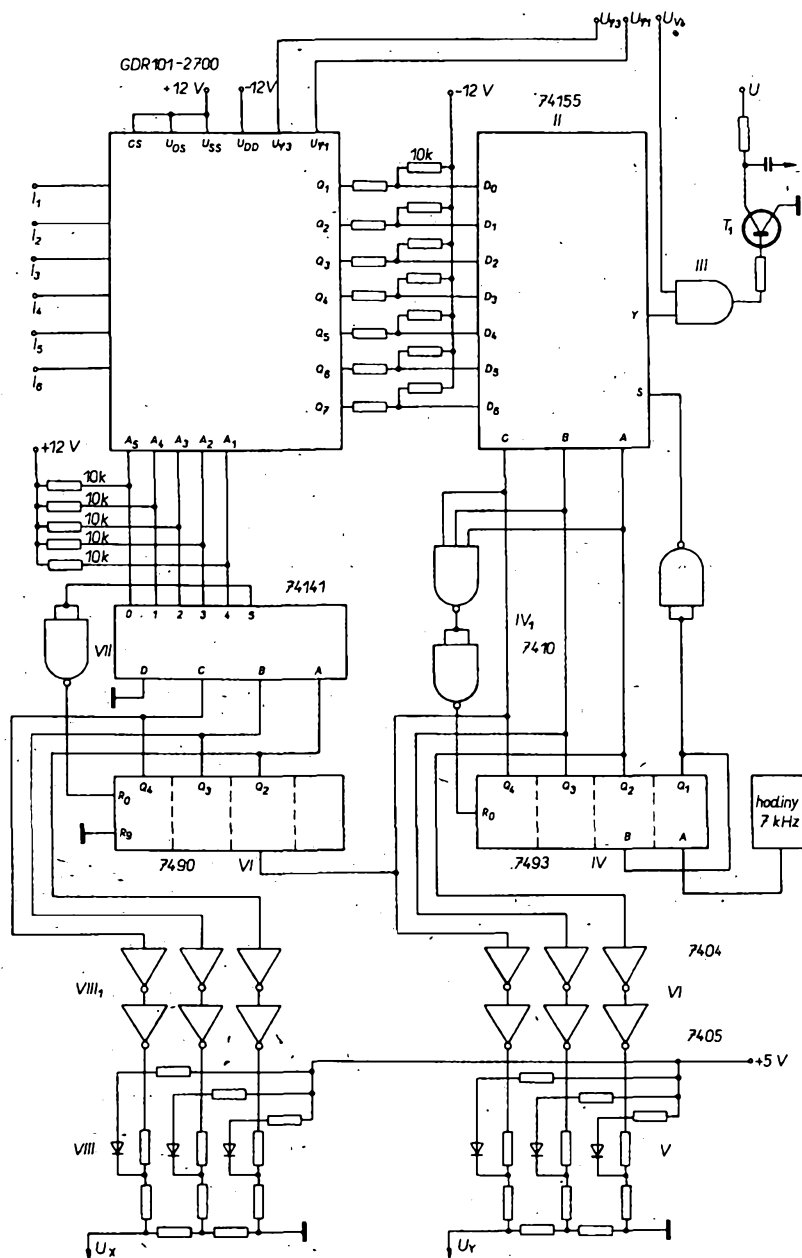
Výše uvedené příklady segmentového, úsečkově bodového a bodového vytváření alfanumerických znaků podávají částečný pohled na problematiku znázorňování. Pro hlubší ujasnění je třeba ještě uvést příklady pro generování víceznakových informací.

Jak již bylo řečeno, využívá se při bodovém vytváření např. znakovek s třicetipětibodovým rastru (obr. 49), u nichž je možný volit jednak sloupce, jednak řádky. Analogicky k tomu se používá periodické snímání, jaké je známé z TV techniky. Na rozdíl od ní však může být nejen vertikální (tj. po řádcích), ale i horizontální (tj. po sloupcích – vodorovně, směrem zleva doprava). Při obou způsobech je jeden řádek nebo jeden sloupec diod připojen k napájecímu napětí pro určitý relativně krátký časový interval, a pevná paměť ROM, obsahující informace o daném počtu znaků, určuje, které z diod řádku či sloupce mají svítit. K vytvoření znaku se tedy odeberá z paměti ROM (při rastru 5×7) informace o třiceti pěti bitech. Zvolený znak se adresuje v šestibitovém (sedmibitovém) kódu ASCII. Při šesti bitech lze vyvolat 64 znaků, při sedmi bitech pak 128 znaků. Paměť má pak kapacitu $64 \times 35 = 2240$ bitů (popř. větší); podle způsobu snímání je na výstupech paměti po adresaci k dispozici buď:

- a) sedmibitové slovo jednoho sloupce $5 \times$, nebo
 - b) pětibitové slovo jedné řádky znaku $7 \times$.
- Obou způsobů si jistě čtenář všimne u předcházejících příkladů. Pro generování víceznakových informací používá se ten či onen způsob v závislosti na druhu zobrazovacího prostředku.

Druhy spínání

Obr. 49a znázorňuje sekvenční vznik písmena R při horizontálním snímání. První impuls budiče aktivuje (přes počítací sloupce) první sloupec diod. Podle tvaru zvoleného znaku (R) zásobí paměť přes řádkové budiče znakovku signálem, který nechá svítit všech sedm diod. Po určitém intervalu, v němž diody svítí, vypne druhý impuls první sloupec a zapne druhý; současně se mění informace v paměti – je vyvoláno druhé sedmibitové slovo, které rozsvítí první a čtvrtou diodu druhého sloupce (počítáno shora dolů). Ten-



Obr. 47. Činnost generátoru znaků k vytvoření číselového obrazového signálu – znázornění na obrazovce; I – generátor znaků; II – multiplexer, III – zatmívání paprsku, IV – měnič D/A, V – převodník D/A, VI – čítač sloupců, VII – dekodér, VIII – převodník D/A, IX – generátor hodinových impulsů, U_x – horizontální vychylovací napětí, U_y – vertikální vychylovací napětí

to běh – se změnami odpovídajícími tvaru daného znaku – pokračuje až do pátého taktu, po jehož ukončení cyklus znovu začíná, zpravidla však již s jinou 35bitovou informací.

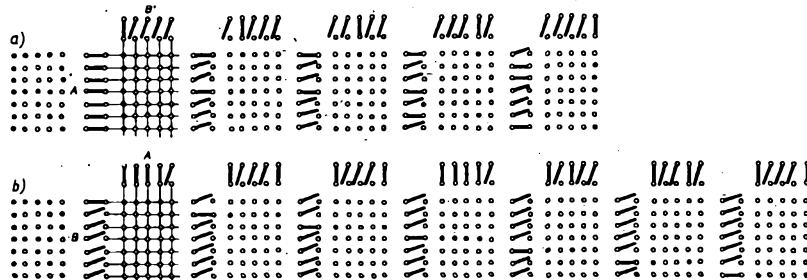
Obr. 49b znázorňuje sekvenční vznik písmena R při vertikálním spínání. Rozdílné je zde to, že se z paměti odebírá pětibitové paralelní slovo do řádkového budiče, a že se periodické přepínání volby nyní týká řádků.

Systém pro generování víceznakové informace se při obou druhích spínání skládá z těchto funkčních jednotek:

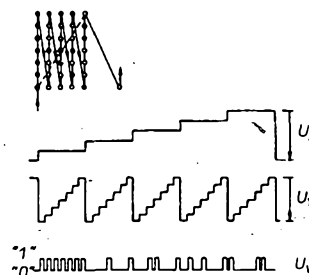
- 1) vstupní paměť s kapacitou tolika znaků, kolik jich má být indikováno,
- 2) generátor znaků,
- 3) výstupní paměť (měnič sekvenční informace ROM v paralelní informaci – je potřebná jen při vertikálním spínání),
- 4) řídicí obvody – pro periodický průběh spínání a znázorňování,
- 5) řádkové a sloupcové budiče čítačů.

Na obr. 50 je zapojení pro horizontální spínání vícemístného displeje s bodovou maticí $4 \times 5 \times 7$. Nejprve je přes vstupní obvod I uložena vstupující informace do

paměti II. Na začátku celého pracovního cyklu aktivuje paměťový čítač III z paměti II obsah místa „1“, tím přepne odpovídající informaci na vstupy pevné paměti, čímž je připravena na výstupech Q 35bitová informace/znak. Čítač budičů sloupců je v tomto okamžiku v pozici 1 a zapne přes sloupcový



Obr. 49. Sekvenční vytváření znaku horizontálním (a) či vertikálním (b) spínáním

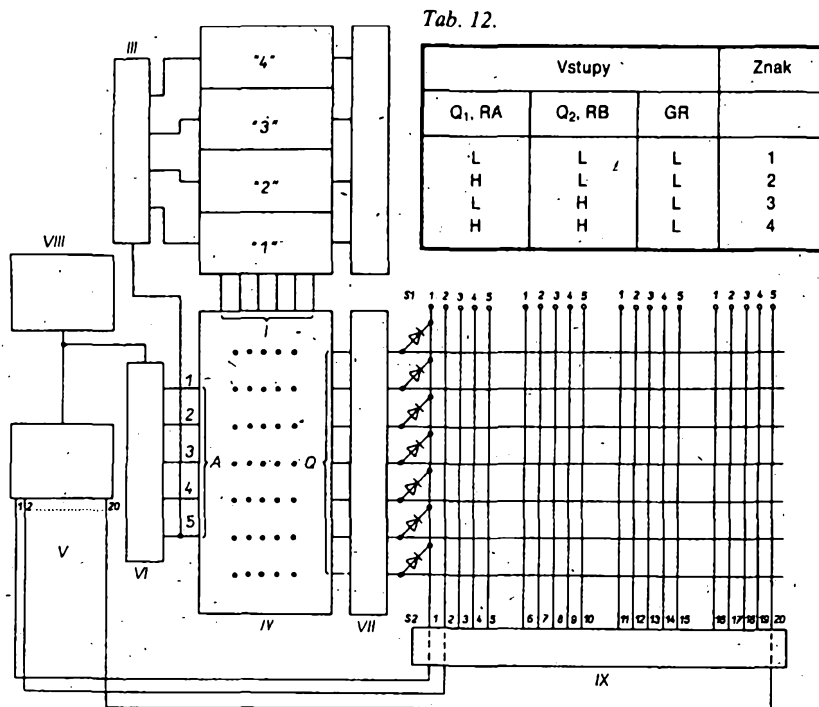


Obr. 48. Princip jiného způsobu vytváření znaků na TV obrazovce (srovnej s obr. 43)

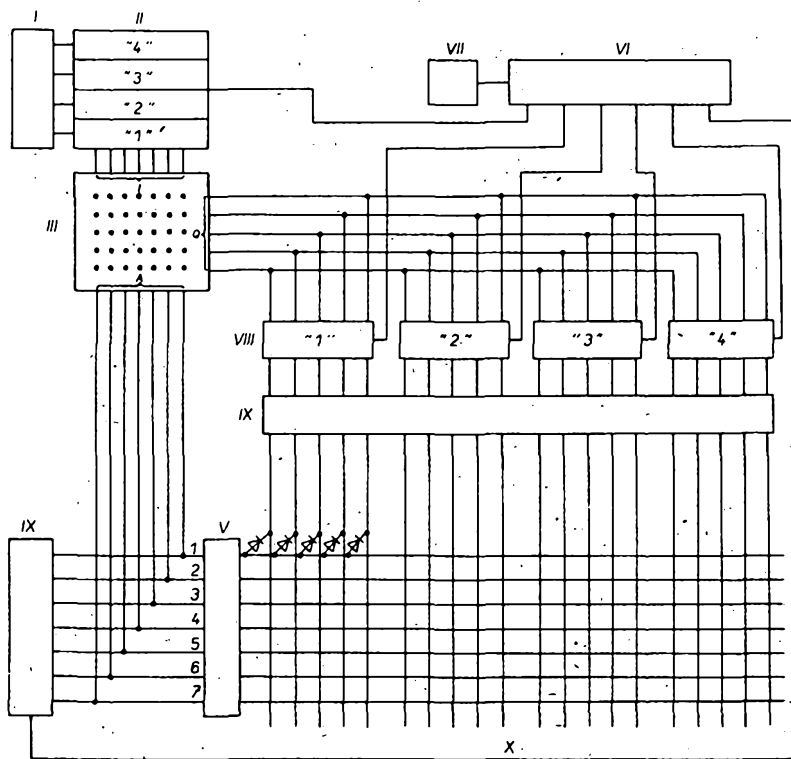
budič IX první sloupec. Čítačem volby VI je přes vstupy A paměti IV z připravené 35 bitové informace vybráno sedmibitové slovo prvního sloupce. Toto paralelní slovo vyvolá za budičů řádků VII rozsvícení příslušných diod. Při opakovacím kmitočtu 100 Hz při čtyřech znacích (tj. při 20 sloupcích) je jeden sloupec zapnut po dobu 0,5 ms. Po této době přepne generátor taktu VIII čítač budičů sloupců V a čítač volby VI o jeden takt dále, čímž se rozsvítí diody druhého sloupce. Paměťový čítač III přepne při každém pátem sloupci o jeden takt dále a aktivuje tak místo „2“. Tímto způsobem jsou postupně všechny čtyři znaky rozsvěcovány a kontinuálně opakovány. Během pracovního cyklu je zapojen vždy jen jeden sloupec, a to po dobu rovné $1/20$ pracovního cyklu (duty cycle = 5 %). Počítáme-li při středním jasu s jmenovitým proudem světelné diody LED 5 mA, pak při přepínání diod v multiplexu [3] protéká diodou proud 100 mA. Protože proud 100 mA je při multiplexním provozu již mezním proudem, je při horizontálním snímání více než čtyř znaků dosaženo horní hranice. Výhodnější tedy je – pro displeje LED – spínání vertikální, i když je poněkud nákladnější.

Na obr. 51 je zapojení pro vertikální spínání (po řádcích), a to vícemístného displeje maticového, realizovaného opět z LED. Proti horizontálnímu spínání je zde zapotřebí ještě vyrovnávací výstupní paměť VIII.

Jako při horizontálním spínání je přes vstupní obvod I naplněna vstupní paměť II; jejím obsahem je určená indikovaná informace. Na rozdíl od předcházejícího způsobu odebírá se z ROM z výstupů Q jen pětibitová paralelní informace pro vytvoření jednoho řádku ($7 \times$). Na začátku pracovního cyklu stojí čítač volby v pozici „1“. Přes budič řádků V je vybudzen celý první řádek informace. Současně čítač IV volí přes vstupy volby řádků A pevné paměti III první řádek prvního znaku. Pomocí řídicího obvodu VI a generátoru hodinových impulsů VII je těchto pět bitů uloženo do výstupní paměti VIII a přes budič sloupců IX rozsvíceny příslušné diody. V příštích takttech jsou první řádky znaků (tj. pozic) „2“, „3“ a „4“ převzaty do výstupní paměti, takže po ukončení ukládacího průběhu prvního řádku byly postupně rozsvíceny



Obr. 50. Základní zapojení pro horizontální spínání čtyřznakového panelu s bodovou maticí LED 5 × 7: I – vstup, II – vstupní paměť, III – čítač paměťových buněk, IV – generátor znaků, V – čítač budičů sloupců, VI – čítač volby sloupců, VII – řádkový budič, VIII – hodiny, IX – budič sloupců, X – čtyřmístná matice LED



Obr. 51. Základní zapojení pro vertikální spínání čtyřznakového displeje s bodovou maticí LED 5 × 7: I – vstup, II – vstupní paměť, III – generátor znaků, IV – čítač řádků, V – řádkový budič, VI – řídicí obvod, VII – hodiny, VIII – výstupní paměť, IX – sloupcový budič, X – matice LED

odpovídající diody. Ukládací průběh je ve srovnání s dobou celkového svícení velmi rychlý (pod 10 % doby svitu). Po ukončení indikace prvního řádku přepne čítač řádkové volby IV o jeden takt dále, tj. pro druhý řádek. Jako předtím jsou z ROM vyvolány obsahy druhých řádků znaků a po uložení ve

výstupních pamětech indikovány svitem LED. Po znázornění sedmého řádku se celý cyklus opakuje.

Výhodou vertikálního spínání je, že každý řádek je zapojen jen po 1/7 doby trvání cyklu. Tato konstantní doba způsobuje, že proud každé diody LED může být nezávisle na počtu znázorňovaných znaků omezen na pouhých 35 mA. Na počtu indikovaných znaků závisí pak jen – podle přepínací rychlosti použitého systému – jak relativně

rychle se dostane informace ze vstupu do výstupních pamětí.

Čtyřznakový alfanumerický displej

Na obr. 52 je schéma aplikace čtyřmístného displeje, pracujícího s vertikálním spínáním, který lze podle potřeby rozšířit i na více míst. Jako generátor znaku je zde použit typ GDR 101-2500 (Siemens).

Vstupní informace pro jeden znak se ukládá do vstupní paměti (vstupy D₁ až D₄), kterou tvoří dva 16bitové IO typu FLQ131 (= SN74170). Protože jsou pro čtyři znaky třeba pouze 4 × 6 = 24 paměťová místa, je jedna polovina IO nevyužita. (Tyto paměťové IO se vyznačují jednoduchým zápisem a čtením; pro rozšíření kapacity mají výstupy s otevřenými kolektory, umožňujícími zapojení „wired OR“). Vstupní informace se dostává do paměti 74170 pomocí řídicích obvodů II₁ (čítač zápisu a monostabilní klopný obvod) a II₂. Při rozšíření slouží vstup GR k selekci odpovídajícího paměťového bloku. Žádaná informace (o znaku), binárně zakódovaná, je na vstupech RA a RB vyvolána a je pak k dispozici na výstupech Q₁ až Q₅.

Na všech vstupech a výstupech A₁, I₁ a Q₁ pevné paměti jsou pro správné přizpůsobení k logice TTL hradla NAND (obvody IV₁, IV₂ a IV₃). Z výstupů Q₁ až Q₅ se odečítají výstupní pětibitová slova. Vstupy A₁, A₂ a A₃ jsou určeny pro binárně kódovanou volbu řádku 1 až 7. Tato forma volby umožňuje zásadně redukovat vstupní vodiče; při signálu 0 na vstupech A₁ až A₃, tj. při dvojkovém signálu 000 vybavuje prázdný řádek. Při jeho vybavení lze z dekodéru V₁₂ odvodit synchronizační impuls U_{syn}, který obnovuje zadání. Zkrácení pracovního cyklu na 12 % je v tomto případě nepodstatné a lze je vyrovnat malým zvětšením proudu diodami. Výstupní paměti VI₁ a VI₂ se skládají z pěti čtveřic klopných obvodů D (MH7475 = FLJ51) a vzorkují v určitém okamžiku řádkovou informaci z pevné paměti. Sekvenčně vystupující řádkové informace (pětibitová slova) – tedy v sérii – jsou ve čtyřech taktech přeměněny v paralelní informaci. Výstupy vzorkovacích (výstupních) pamětí jsou vyvedeny na sloupcové budiče VII₁ až VII₄ (SN7417).

Řídicí obvod tvoří členy V₁ až V₉. Čítač volby řádek V₁ je buzen hodinovým impulsem z výstupu Q dekodéru V₂ (na vstup A čítače MH7490). Generátor hodinových impulsů V₃ generuje impulsy s dobou trvání 5 μs (f = 200 kHz), které přepínají klopný obvod V₄ (FLJ111 = SN7473). Jeho výstupy Q a Q jsou připojeny na dvouvstupňová hradla V₅, na jejichž druhé vstupy přichází hodinový signál z V₃. Výstupy z hradel V₅ jdou na přizpůsobovací invertory V₆ (FLH291u), které spolu s tranzistory T₁ a T₂ generují dvojici hodinových signálů U_{q1} a U_{q2} pro dynamické buzení pevné paměti III. Mimoto je z dynamicky buzeného klopného obvodu V₆ odvozen dotazovací impuls U_q, jímž je výstupní řádková informace z pevné paměti přebírána ve správných okamžicích vzorkovací pamětí VI₁ až VI₂. Hodinovým impulsem z výstupu Q obvodu V₄ je též přepínán dekadický čítač V₇. Signály na výstupech Q₁ a Q₂ tohoto čítače vybírají ze vstupní paměti znakové informace 1 až 4 podle tab. 12.

Stejně kombinace signálů s úrovněmi „L“ a „H“ platí i pro zápis, ovšem s tím, že za RA, RB a GR se dosadí WA, WB a GW.

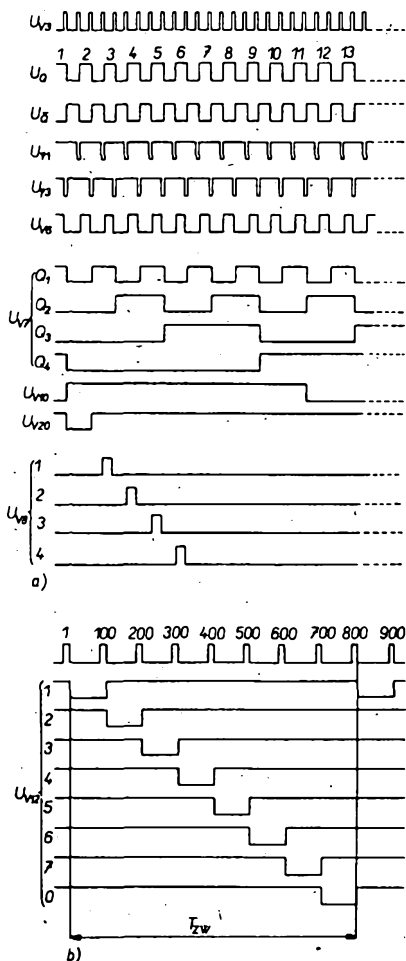
Impulsy na výstupech 1 až 4 dekodéru V₂ slouží ve spojení s hradlovou sítí V₈ a impulsem U_q ke klíčování vzorkovacích pamětí VI₁ až VI₂.

Po čtyřech taktovacích impulsích U_q nachází se ve vzorkovacích pamětech kompletní řádková informace (tj. i tá informace jednoho řádku celého displeje!). Desítkový

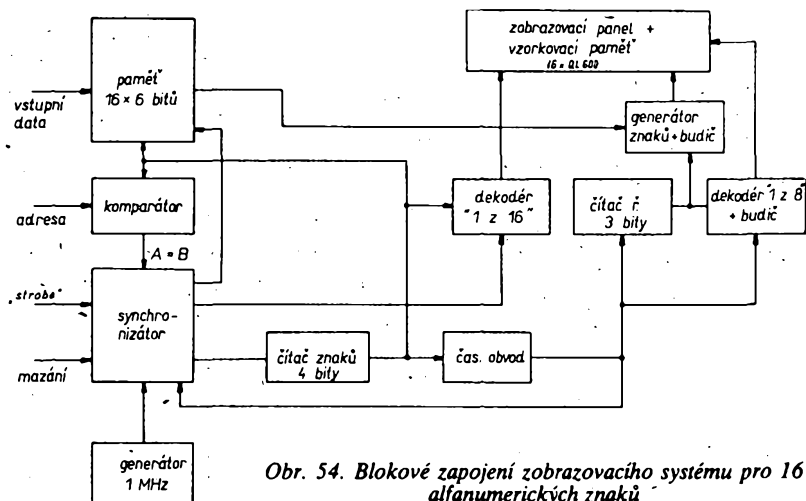
Řádkové budiče VIII se skládají pro každý řádek z dvojic tranzistorů p-n-p a zajišťují

Jako v předcházejícím případě se tento zobrazovací systém skládá z paměti (pro 16 znaků po 6 bitech), komparátoru, generátoru znaků (TSM2501NC), budičů, dekodérů,

Pomocí zadané adresy je označeno místo, na němž má být umístěn daný znak odpovídající vstupnímu kódu ASCII. Stroboskopický signál („strobe“, obr. 55) ovládá synchronizovaný zápis do vstupní paměti. Při kmitočtu hodinových impulsů 1 MHz a impulsu 100 μ s z časovacího obvodu musí být stroboskopický signál alespoň 116 μ s, jinak by nemohl být vyhodnocen. Zapojení je koncipováno tak, že je zapojoováno za sebou postupně sedm celých řádků všech šestnácti znaků – tedy opět ve vertikálním snímání. K tomu příslušející sloupcové informace jsou opět odebírány z generátoru znaků a ukládány do vzorkovacích pamětí.



Obr. 53. Průběhy hodinových a pomocných impulsů zapojení z obr. 52



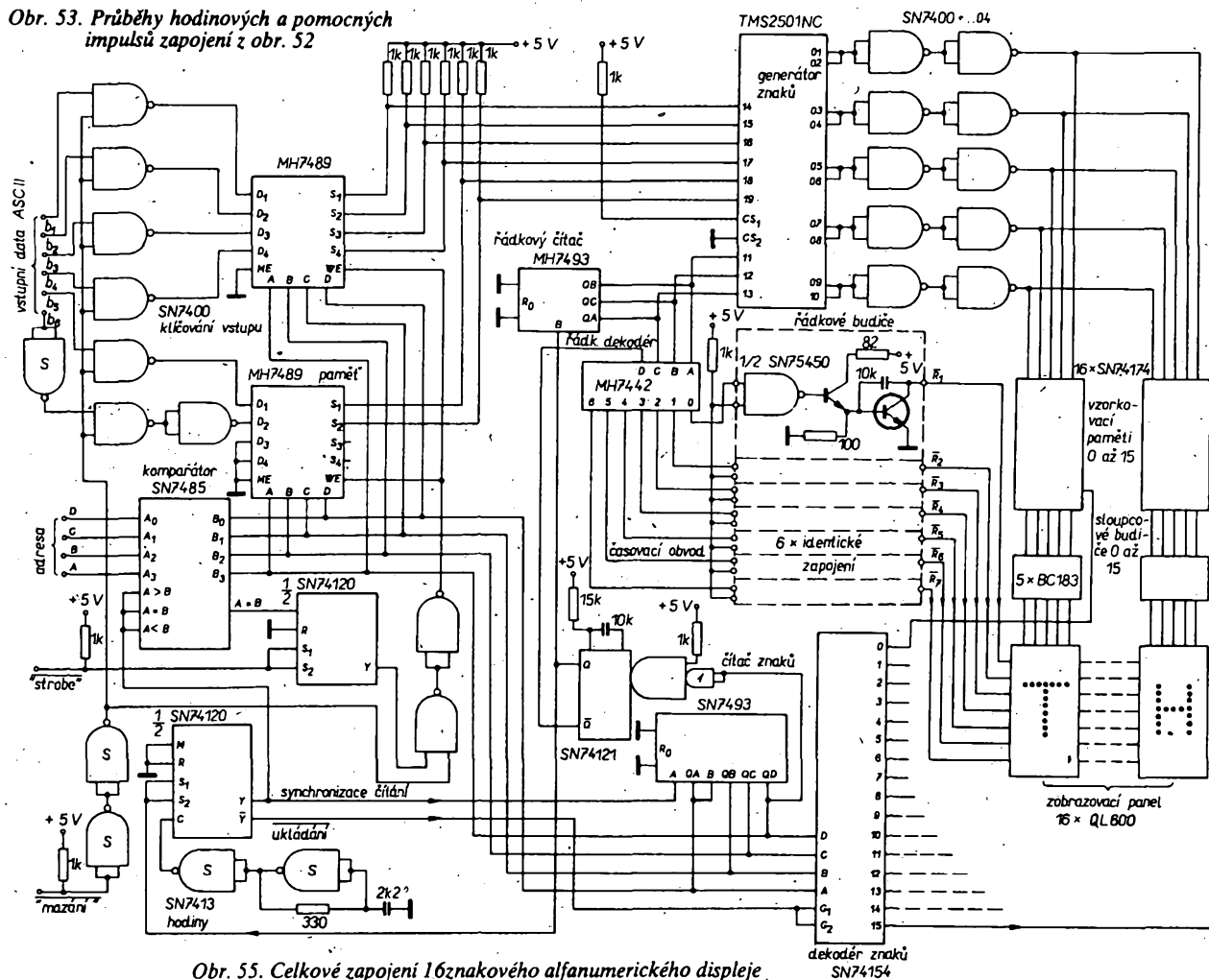
Obr. 54. Blokové zapojení zobrazovacího systému pro 16 alfanumerických znaků

Synchronizátor vybavuje během jednoho celého pracovního cyklu postupně za sebou čtecí (jen ve spojení se signálem „strobe“), ukládací a čítecí signál. Ukládacím signálem je vybuzen znakový dekodér MH74154, jehož výstupním signálem (1 z 16) se vzorkuje právě čtený znak, tj. pětibitové slovo z generátoru znaků do výstupní paměti SN74174. Čítecí impuls přepne čítač znaků o jeden takt dále (MH7493) a ukládací impulsy se opakuje. Po šestnácti čítecích impulsích je zapsána informace celé jedné řádky (tj. všech šestnácti znaků); časovací obvod je aktivován a vyše signál „inhibit“, kterým se přepne následující řádek. Tento signál má délku 100 μ s. Současně se řádkový čítač naplní o jedničku; tím je vlastně dáno přepnutí na následující řádek jak generátorů

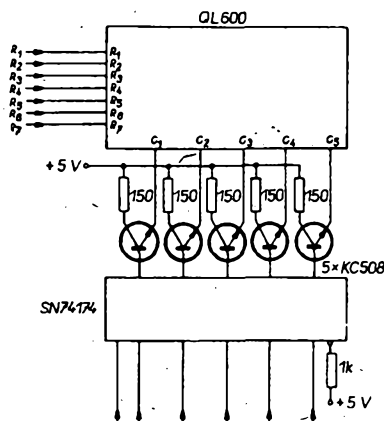
znaků, tak i – po projití řádkovým dekodérem MH7442 – řádkového budiče (1/2 SN75450 a výkonový tranzistor BD135 – 7 $\times$). Děj se opakuje osmkrát, tzn. pro sedm aktivních řádků a jeden nulový.

Z dělicího poměru řádkového čítače tedy vyplývá pro indikaci spínací poměr 1 : 8 (duty cycle 12 %). Má-li být některý znak zrušen, pak se toto zrušení může realizovat jen během čítecího cyklu. Souhlasí-li vstupní adresa s adresou čítače znaků, vydá komparátor signál A = B na synchronizátor. Při současně probíhajícím signálu „strobe“ je pak za signálem pro zápis převzata informace na datovém vstupu a uložena do paměti jako nový (změněný) znak.

Celá informace na zobrazovacím panelu může být zrušena mazacím (nulovacím) sig-



Obr. 55. Celkové zapojení 16znakového alfanumerického displeje



Obr. 56. Zapojení sloupových budičů značkovky QL600 (viz obr. 55)

nálem tak, že se do všech buněk paměti uloží slovo 100 000 (space – viz obr. 12), při němž nesvítí žádná z diod displeje. Mazací signál musí být dlouhý minimálně 116 μ s, tzn. musí trvat po celý číselný cyklus, aby byl přepsán celý obsah paměti.

Sloupové budiče jsou na obr. 55 znázorněny jen schematicky; jejich konkrétní zapojení je na obr. 56.

Zobrazovací systémy pro víceznakovou a víceřádkovou informaci pracují obdobně; zpravidla však používají jako displej obrazovku, která – spolu s nutnými obvody – je levnější než srovnatelný (co do celkové počtu znaků) hybridní polovodičový displej.

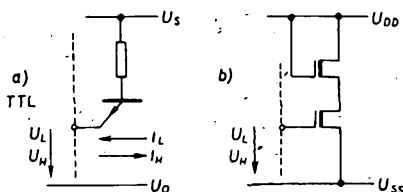
Generátory znaků

Jak již bylo uvedeno, nejsou generátory znaků nic jiného než pevné nedestruktivní paměti ROM, jejichž bitová kapacita odpovídá zpravidla součinu bodů použitého rastru a počtu zobrazitelných znaků. Přehled významnějších výrobců a typů generátorů jimi vyráběných je v tab. 13.

V uvedených typech významnějších výrobců jsou představitelé obou druhů snímání, tj. jak sloupového, tak i řádkového. Z hlediska napájení se jeví jako optimální výrobky firmy Monolithic Memories Inc., které jsou vyrobeny bipolární technologií, a jsou proto slučitelné s obvody TTL i co do napájení (+5 V). Navíc nevyžadují přizpůsobovací obvody, které z hlediska odlišných napětových úrovní integrovaných obvodů MOS a CMOS jsou jinak bezpodmínečně nutné. Naproti tomu jejich vybavovací (přístupový) čas je poněkud delší. Při této příležitosti je nutné zmínit se o zásadách správného přizpůsobení.

Interface TTL – MOS (přizpůsobení)

Vzhledem k velké paměťové kapacitě obvodů MOS při malém příkonu se obvody MOS používají stále častěji ve spojení s integrovanými obvody bipolárními (TTL). Kromě některých nových obvodů C-MOS (COS-MOS), které mají velmi malé prahové úrovně, nejsou obvody MOS a obvody TTL přímo slučitelné (kompatibilní). To např. znamená, že výstupy obvodů MOS nemohou budít



Obr. 57. Typické zapojení vstupu u hradla logiky TTL (a), u obvodů MOS s nasyceným zatěžovacím tranzistorem (b)

Tab. 13. Generátory znaků

Typ	Výrobce	Rastr	Snímání	Poznámka
TMS2501NC	TI	5×7	64 znaky	+5, -12 V
TMS4103NC	TI	5×7	64 znaky, sloup., kód ASCII	±12 V
TMS4177NC	TI	7×10	64 znaky, řádk., kód ASCII	±12 V
TMS4178NC	TI	7×10	64 znaky	
RO-1-2240	GI	5×7	64 znaky	
MK2002P	MOSTEK	5×7	64 znaky, sloup., kód ASCII	±14 V
MK2302P	MOSTEK	5×7	64 znaky, sloup., kód ASCII	+5, -12 V
MK2408P	MOSTEK	5×7	64 znaky, řádk., kód ASCII	+5, -12 V
MM4230	NS	7×9	64 znaky, sloup., kód ASCII	±12 V
MM4240	NS	5×8		
MM5240	NS	5×8	64 znaky, řádk., kód ASCII	±10 V EBCDIC (5240 ABZ) (5240 ACA) HOLLERITH (5240 ABU)
2503	Sig	5×7	64 znaky, řádk., kód ASCII	
GDR101-2500	S	5×7	64 znaky, řádk., kód ASCII	±12 V
GDR101-2700	S	5×7	64 znaky, sloup., kód ASCII	±12 V
EA3513	EA	5×7	64 znaky	
TMS2403	TI	5×7	64 znaky, řádk.	
S8163	AMI	5×7	64 znaky, řádk.	
FDR106Z1	P	16 segm., po 9 bit.	256 slov	±12, -14 V
FDR116Z1/1	P	5×7	64 znaky, řádk.	
FDR146Z	P	7×9	64 znaky (512 slov po 10 bitech)	2 ks
FDR146Z	P	10×14	64 znaky	2 ks
FDR116Z2	P	5×7	128 znaků, ASCII	
MM6056	MM	5×7	64 znaky, sloup., kód ASCII, bipol.	+5 V
MM6061	MM	5×7	128 znaků, řádk., kód ASCII, bipol.	+5 V
MM6062	MM	5×7	128 znaků, sloup., kód ASCII, bipol.	+5 V
MM6071	MM	7×9	64 znaky, řádk., kód ASCII, bipol.	+5 V
MM6072	MM	7×9	128 znaků, řádk., kód ASCII, bipol.	+5 V
MM6073	MM	7×9	128 znaků, sloup., kód ASCII, bipol.	+5 V
5297/6297	MM	7×9	128 znaků, řádk.	znaky podle volby zákazníka (azbuka)
5299/6299	MM	9×9	128 znaků, řádk.	znaky podle volby zákazníka
MM5241	NS	6×8×64, 12×8×32		tyto typy se používají ve zdvojení nebo ztrojení ke generování znaků malé a velké abecedy v rastru 7×9, 8×10, 8×12, 12×16 apod.
MM5227	NS	16×12×16, 8×12×32	kód ASCII	
MM5228	NS	16×12×16, 8×12×32		

Pozn. Výrobci: TI – Texas Instruments, GI – General Instrument, NS – National Semiconductor, Sig – Signetics, S – Siemens, EA – Electronics Arrays, P – Philips, MM – Monolithic Memories. Na obr. 12 a tab. 14 jsou znázorněny tvary 64 a 128 znaků v rastru 5×7 v kódu ASCII včetně příslušných 7bitových adres tak, jak je generátory vyžadují.

přímo vstupy obvodů TTL a opačně. Pro návrh přizpůsobovacích členů je tedy nutná znalost vstupních a výstupních parametrů obvodů, které mají být spojeny v jeden funkční celek. V tab. 15 jsou uvedeny typické napěťové rozsahy běžných typů obvodů.

Vzhledem ke vztažným bodům U_0 u TTL a U_{SS} u MOS má bipolární technika kladné, unipolární (MOS) technika záporné napájecí napětí. Obvody MOS se dělí na vysokoúrovňové a nízkoúrovňové; k tomu se ještě dále řadí obvody C-MOS v komplementární technologii, které získávají pro standardní účely stále více na významu. Nízkoúrovňové obvody MOS (vývojově mladší) se dají snadněji přizpůsobovat k obvodům TTL. Podle toho, zda se v daném obvodu MOS pracuje se zatěžovacím tranzistorem v nasyceném

nenasyceném stavu [2], má tento obvod mimo vztažný parametr U_{SS} jeden (U_{DD}) nebo dva další (U_{DD} a U_{GG}) parametry. Obvod MOS pracující v nasyceném stavu může mít provozní napětí mezi -10 a -28 V. Všeobecně lze říci, že se napájecí napětí může odchýlovat o ±15 % od uvedených údajů.

Na obr. 57 je typické zapojení vstupů a) u hradla logiky TTL, b) u obvodu MOS s nasyceným zatěžovacím tranzistorem. Vstupní parametry obvodů jsou v tab. 16. Podstatný rozdíl je v tom, že bipolárními

Tab. 14. 128 znaků v kódu ASII, rastr 5 × 7

ASCII	A ₇ A ₆ A ₅ A ₄	A ₃ A ₂ A ₁ A ₀	A ₇ A ₆ A ₅ A ₄	A ₃ A ₂ A ₁ A ₀	A ₇ A ₆ A ₅ A ₄	A ₃ A ₂ A ₁ A ₀	A ₇ A ₆ A ₅ A ₄	A ₃ A ₂ A ₁ A ₀
INPUT	000	001	010	011	100	101	110	111
ADDRESS	0000	0001	0010	0011	0100	0101	0110	0111
A ₇ A ₆ A ₅ A ₄ A ₃ A ₂ A ₁ A ₀	0000	0001	0010	0011	0100	0101	0110	0111
A ₇ A ₆ A ₅ A ₄ A ₃ A ₂ A ₁ A ₀	0010	0011	0100	0101	0110	0111	1000	1001
A ₇ A ₆ A ₅ A ₄ A ₃ A ₂ A ₁ A ₀	0010	0011	0100	0101	0110	0111	1000	1001
A ₇ A ₆ A ₅ A ₄ A ₃ A ₂ A ₁ A ₀	0010	0011	0100	0101	0110	0111	1000	1001
A ₇ A ₆ A ₅ A ₄ A ₃ A ₂ A ₁ A ₀	0010	0011	0100	0101	0110	0111	1000	1001
A ₇ A ₆ A ₅ A ₄ A ₃ A ₂ A ₁ A ₀	0010	0011	0100	0101	0110	0111	1000	1001
A ₇ A ₆ A ₅ A ₄ A ₃ A ₂ A ₁ A ₀	0010	0011	0100	0101	0110	0111	1000	1001
A ₇ A ₆ A ₅ A ₄ A ₃ A ₂ A ₁ A ₀	0010	0011	0100	0101	0110	0111	1000	1001

ASCII	A ₇ A ₆ A ₅ A ₄	A ₃ A ₂ A ₁ A ₀	A ₇ A ₆ A ₅ A ₄	A ₃ A ₂ A ₁ A ₀	A ₇ A ₆ A ₅ A ₄	A ₃ A ₂ A ₁ A ₀	A ₇ A ₆ A ₅ A ₄	A ₃ A ₂ A ₁ A ₀
INPUT	000	001	010	011	100	101	110	111
ADDRESS	0000	0001	0010	0011	0100	0101	0110	0111
A ₇ A ₆ A ₅ A ₄ A ₃ A ₂ A ₁ A ₀	0000	0001	0010	0011	0100	0101	0110	0111
A ₇ A ₆ A ₅ A ₄ A ₃ A ₂ A ₁ A ₀	0001	0010	0011	0100	0101	0110	0111	1000
A ₇ A ₆ A ₅ A ₄ A ₃ A ₂ A ₁ A ₀	0010	0011	0100	0101	0110	0111	1000	1001
A ₇ A ₆ A ₅ A ₄ A ₃ A ₂ A ₁ A ₀	0011	0100	0101	0110	0111	1000	1001	1010
A ₇ A ₆ A ₅ A ₄ A ₃ A ₂ A ₁ A ₀	0100	0101	0110	0111	1000	1001	1010	1011
A ₇ A ₆ A ₅ A ₄ A ₃ A ₂ A ₁ A ₀	0101	0110	0111	1000	1001	1010	1011	1100
A ₇ A ₆ A ₅ A ₄ A ₃ A ₂ A ₁ A ₀	0110	0111	1000	1001	1010	1011	1100	1101
A ₇ A ₆ A ₅ A ₄ A ₃ A ₂ A ₁ A ₀	0111	1000	1001	1010	1011	1100	1101	1110
A ₇ A ₆ A ₅ A ₄ A ₃ A ₂ A ₁ A ₀	1000	1001	1010	1011	1100	1101	1110	1111

Tab. 15. Typické napěťové rozsahy

Parametr	TTL	MOS (VPU) (větší úroveň)	MOS (NPU) (menší úroveň)	C-MOS
U_b [V]	0	–	–	0
U_s [V]	+5	–	–	+3 až +15
U_{ss} [V]	–	0	0	–
U_{b0} [V]	–	–13	–5	–
U_{b0} [V]	–	–27	–10 až –15	–

Tab. 16. Vstupní parametry

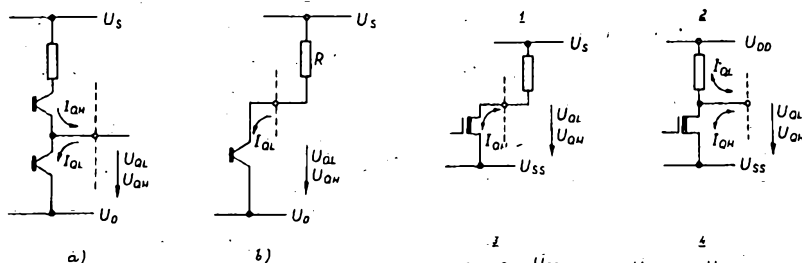
Parametr	TTL	MOS (VPU)	MOS (NPU)	C-MOS
Proud I_L [mA]	1,6	–	–	–
Proud I_H [mA]	40	–	–	–
Napětí U_L [V]	0,8	10	6	$< 0,3 U_s$
Napětí U_H [V]	2,4	2	–1	$> 0,7 U_s$
Prahová úroveň U_T [V]	asi 1,4	asi –3,5	asi –2	asi $0,5 U_s$
Dynamický vstupní odpor R_L [Ω]	asi $4 \cdot 10^3$	–	–	–
R_H [Ω]	asi $2 \cdot 10^6$	–	–	–
$R_{přech}$ [Ω]	asi $1 \cdot 10^3$	–	–	–

Vstupní kapacita obvodů TTL je asi 5 pF.

vstupy při úrovni L protéká nezanedbatelný proud, zatímco vstupy obvodů MOS mají při obou logických stavech velkou impedanci.

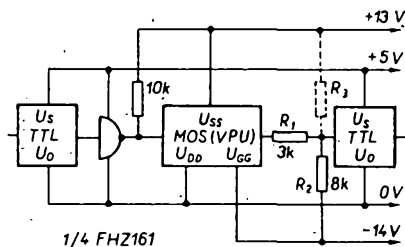
Tab. 17. Výstupní parametry

Parametr	TTL		MOS				
	a	b	1	2	3	4	5
Proud I_L [mA]	> 16	> 16	–	0,5	$< 0,5$	< 1	< 2
Proud I_H [mA]	> 10	–	< 10	< 10	typicky < 3		
Napětí U_{OL} [V]	$< 0,4$	$< 0,4$	$< -10u$ VPU	–	$< -3u$	NPU	
Napětí U_{OH} [V]	$> 2,4$	–	$+2u$ VPU	–	$> -1,5u$	NPU	
Zkratový proud I_z [mA]	asi 25	–	< 4	–	–	< 10	–
Výstupní odpor R_{OL} [Ω]	asi 15	asi 15	> 300	–	10^3	> 300	> 100
R_{OH} [Ω]	asi 120	–	> 100	–	–	větší než 100	–

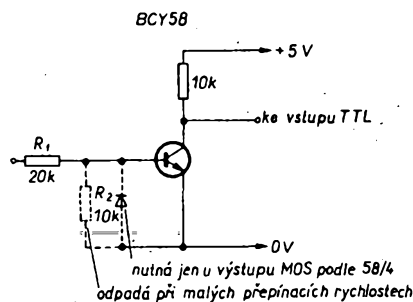


Obr. 58. Varianty výstupu logických obvodů: a) TTL, dvojitý stupeň, b) otevřený kolektor, TTL, c) MOS s otevřenou elektrodou D (1), jednočinný s difundovaným odporem (2), jednočinný s nasyceným zatěžovacím tranzistorem (3), jednočinný s nenasyčeným tranzistorem (4), dvojitý výstupní stupeň (5)

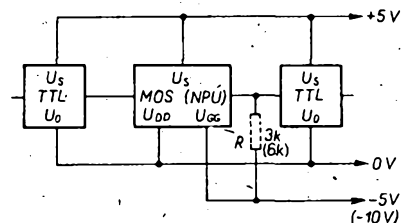
Na obr. 58 jsou varianty výstupů logických obvodů. Jak TTL, tak i obvody MOS mají dvojitý výstup a výstupy s otevřeným kolektorem. Dvojitý výstup má malou



Obr. 59. Interface mezi TTL a P-MOS, P-MOS s velkou úrovní

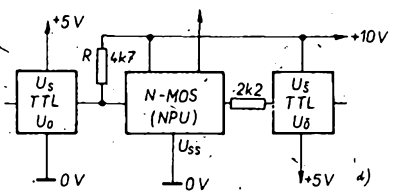
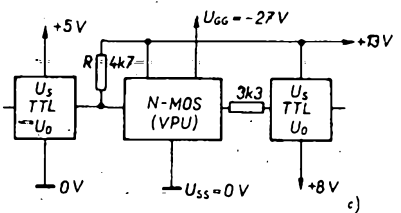
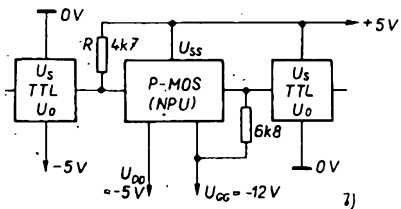
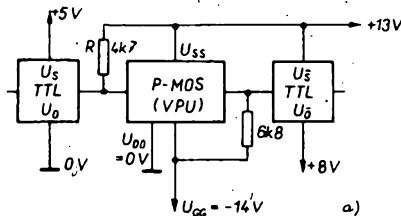


Obr. 60. Interface mezi P-MOS a TTL, přizpůsobovací stupeň s tranzistorem

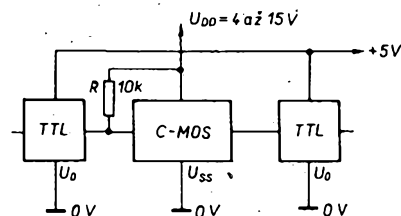


Obr. 61. Interface mezi P-MOS a TTL, P-MOS s malou prahovou úrovní

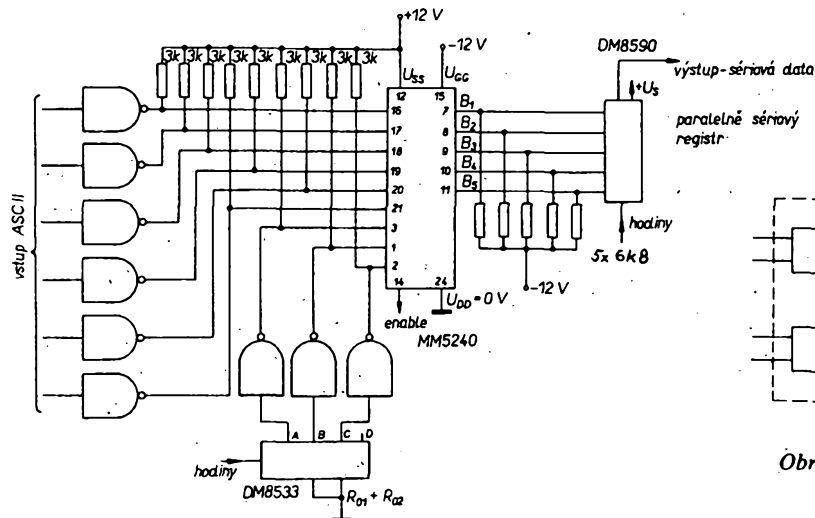
výstupní impedanci při obou logických stavech, otevřený kolektor je vhodný pro logická spojení wired-AND a wired-OR i pro připojení úrovněového měniče. Zásadní rozdíl mezi bipolárními a unipolárními obvody spočívá v tom, že u TTL může téci výstupní proud jen jedním směrem (I_{OH} z výstupu, I_{OL} do výstupu), zatímco u obvodů MOS jsou možné pro I_{OH} a I_{OL} oba směry. K výstupním parametrům z tab. 17 je třeba poznamenat, že výstupy MOS mají – z důvodu úspory plochy – velkou impedanci. Při přizpůsobování výstupu MOS a bipolárního vstupu je třeba tedy dávat pozor, aby napěťový spád



Obr. 62. Interface mezi obvody TTL a P-MOS; a) P-MOS s velkou úrovní, b) P-MOS s malou úrovní; interface mezi TTL a N-MOS, c) N-MOS s velkou a d) s malou úrovní



Obr. 63. Interface mezi TTL a C-MOS



Obr. 64. Zapojení generátoru znaků MM5240 spolu s interface

(úbytek napětí na výstupním odporu), který je vyvolán bipolárním vstupním proudem I_L , nebyl větší než přípustné vstupní napětí U_L na bipolárním vstupu!

Dále uvedená schémata zobrazují vstupní a výstupní interface mezi obvody TTL a MOS (VPU či NPU). Na obr. 59 je typické zapojení interface: TTL – MOS (VPU) – TTL. Má-li použitý obvod MOS výstupní odpor $R_{OH} = 1 \text{ k}\Omega$, vystačí se s odpory děliče R_1, R_2 , uvedenými v obrázku. Při dvojitých výstupech s menší impedancí $R_{OH} = 200 \Omega$ a $R_{OL} = 1 \text{ k}\Omega$ je vhodné použít děliče s $R_1 = 360 \Omega$ a $R_2 = 300 \Omega$ (R_2 je původní). Údaje však platí jen pro jeden bipolární vstup obvodu TTL. Pro větší zatížení či pro výstupy MOS s velkou impedancí je třeba zařadit tranzistorový mezistupeň podle obr. 60.

Mnoho novějších obvodů MOS (NPU) a C-MOS s dvojitými výstupy je plně kompatibilní s obvody TTL, takže přizpůsobovací obvody nejsou nutné. Často však mívají tyto obvody výstupy s nasycením (viz obr. 58/3), tedy jen s jedním napájecím napětím U_{DD} . Výstupní napětí (vztaheno na $U_{SS} = +5 \text{ V}$) bývá typicky -5 až -10 V . Při otevřené elektrodě D (obr. 58/1) vystačí se s externím odporem $R = 3$ až $6 \text{ k}\Omega$, viz obr. 61. Při výstupech s velkou impedancí a při velké zátěži TTL je opět nutno zařadit tranzistorový mezistupeň.

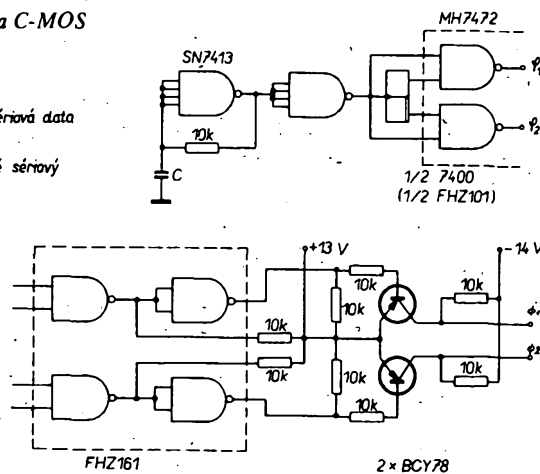
Při přechodu z logiky TTL na MOS (P-MOS) je použito hradlo (1/4 FHZ161) s otevřeným kolektorem (obr. 59).

Uvedené příklady zahrnovaly interface pro obvody MOS, provedené technologií kanálu p, což je nejčastější případ. Někdy se kladná napětí logiky TTL převádějí na záporná pro logiku P-MOS (s kanálem p) NPU i VPU, tak i pro řídicí se vyskytující obvody N-MOS (s kanálem n). Tež u N-MOS se pro buzení použije hradlo TTL s otevřeným kolektorem, přičemž – jako v předcházejícím případě – se volí takové hradlo, jehož výstupní tranzistor má dostatečně velké průřezné napětí. Externí odpor R (pull-up resistor), který se připojuje na U_{SS} , upravuje potřebné vstupní napětí pro obvod MOS.

Při spojování kompatibilních obvodů C-MOS s logikou TTL lze jako řídicí hradlo použít jednak typ se standardním výstupem, jednak s otevřeným kolektorem, obr. 63.

Je-li napájecí napětí U_{DD} obvodu C-MOS rozdílné od napájecího napětí logiky TTL, pak se volí opět hradlo s otevřeným kolektorem, s vyhovujícím průřezným napětím.

Na výstupy obvodů MOS lze obvykle připojit jen jedno hradlo TTL (fan out = 1).



Obr. 65. Generátory dvoufázových hodinových impulsů

Použije-li se jako výstupní hradlo obvodu TTL obvod typu 74135 či 74137 (čtyř nebo šestinásobný Schmittův obvod se vstupem s velkou impedancí), pak vstupní impedance jednoho takového obvodu představuje pouze 1/4 zatížení, zatímco výstup má zátěžitelnost 20 při stavu H a 10 při stavu L.

Na obr. 64 je příklad zapojení generátoru znaků MMS240 spolu s obvody interface, koncipovanými podle výše uvedených zásad.

Generátory dvou hodinových kmitočtů

Některé obvody MOS – generátory znaků – potřebují ke své funkci dvojitý hodinový kmitočet, fázově se lišící (obr. 52). Pro tento účel uvádím dvě ověřená zapojení. První, obr. 65, ukazuje, jak lze jednoduše získat dva signály dvěma IO, a sice SN7413 (jako oscilátor) a MH7472 (jako fázovač). Protože však obvody MOS s velkou prahovou úrovní vyžadují hodinové impulsy též o velké úrovni, je nutno impulsy za výstupy klopného obvodu MH7472 ještě zesílit. Tato alternativa je též zřejmá z obr. 65, kde za klopným obvodem MH7472 jsou místo běžného hradla MH7400 (1/2) připojena vysokoúrovňová hradla FZH161 spolu s předpětovými odpory a zesilovacími tranzistory 2 × BCY78:

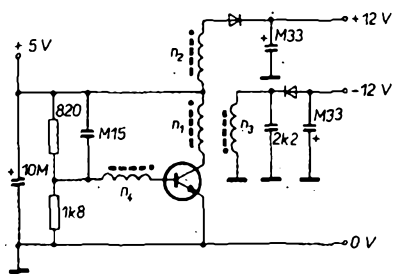
Napěťový transvertor pro napájení obvodů MOS

Je-li v dané jednotce třeba napájet obvody MOS napětím jiným, než jaké se v ní používá k napájení ostatních obvodů a je-li v daném zařízení např. pouze jeden obvod MOS, bylo by zbytečné konstruovat samostatný zdroj; pak se s výhodou použije napěťový transvertor, který s poměrně dobrou účinností generuje z provozního napětí +5 V dvě inverzní napětí, +12 V a -12 V. Jeho zapojení je na obr. 66. Je poměrně jednoduché, neboť se jedná o oscilátor s jedním tranzistorem, kde se požadovaná napětí získávají ze sekundárních vinutí n_2 a n_3 transformátoru. Je-li k napájení obvodu MOS třeba jiné napětí než ± 12 V, lze změnit počty závitů vinutí n_2 a n_3 , která jsou navinuta na kostičce, umístěné ve feritovém hrnčku s velkou permeabilitou.

Zkoušečka integrovaných obvodů se světelnou indikací stavů

Zkoušečky, které indikují výstupní či vstupní stavy integrovaných obvodů, jsou v praxi velmi výhodnými pomůckami. Jsou realizovány obvykle ve tvaru tlustší „tužky“, opatřené delším dotykovým hrotem a jednou až třemi luminiscenčními diodami, které spolehlivě indikují napěťové úrovně v prověřovaném bodě. Zkoušečky se zpravidla napájejí z prověřované soustavy, ačkoli jsou známa provedení, která mají vestavěný zdroj. V tomto druhém případě je však nutné, aby „zem“ zkoušečky byla při práci spojená zemnicím kabelem se „zemí“ prověřovaného přístroje.

Mezi zkoušečkami rozeznáváme takové, které indikují výstupní stavy ve statickém režimu, tj. takovém, při němž jsou výstupní stavy IO stále a případně se mění jen relativně pomalu. Tyto zkoušečky vyhoví pro celou řadu úloh, nelze s nimi však prověřovat integrované obvody pracující v dynamickém režimu, např. buzené vysokým hodinovým kmitočtem (např. 1 MHz), u nichž se výstupní stavy relativně rychle mění. Proto bývají pro tento účel vybavovány zpožďovacími či pamětěvými obvody, které rychlé impulsy (či rychlý impuls) prodlouží, čímž je jejich registrování vlastně vůbec možné. (Při přímém pozorování např. impulsu 1 μ s je jím vyvolané rozsvícení diody LED tak „krátké“, že ho nelze okem postřehnout).



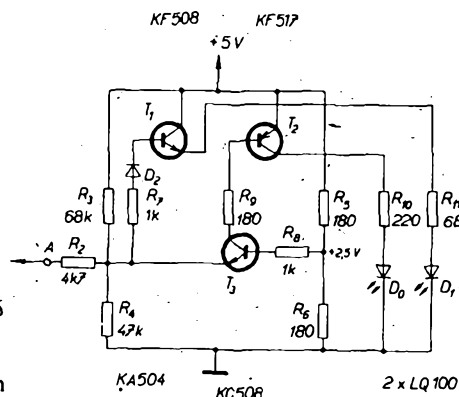
Obr. 66. Měnič napětí pro obvody MOS (± 12 V) z provozního napětí +5 V

První typ zkoušečky IO pro statický režim je na obr. 67. Je osazen pouze třemi tranzistory, diodou, dvěma diodami LED a deseti odpory. Jeho činnost spočívá ve využití můstkového zapojení odporů R_3 , R_4 , R_5 a R_6 . Můstek – vzhledem k odchýlným hodnotám odporů – je v klidovém stavu nevyvážen. V jeho úhlopříčce je zapojen přechod E-B tranzistoru T_3 , jehož kolektor je připojen k bázi tranzistoru T_2 , který budi diodu D_0 . K emitoru T_3 je dále přes odpor R_7 a diodu D_2 připojen svou bází tranzistor T_1 , v jehož emitorovém obvodu je za ochranným odporem R_{10} zapojena dioda D_1 . Vstup zkoušečky je navázán přes odpor R_2 na úhlopříčku můstku.

Přivedeme-li na vstup signál s úrovní L, pak je emitor T_3 záporný proti bázi, která je přes odpor R_8 připojena na střed napěťového děliče $R_3 + R_6$, tj. k napětí +2,5 V, T_3 tedy vede. Tím je otevřen též tranzistor T_2 a svítí dioda D_0 . Tranzistor T_1 je však uzavřen.

Je-li na vstupu signál s úrovní H (log. 1), otevře se tranzistor T_1 a rozsvítí se dioda D_1 . Tranzistor T_3 se však uzavře, neboť na jeho emitoru je nyní proti bázi „kladnější“ napětí.

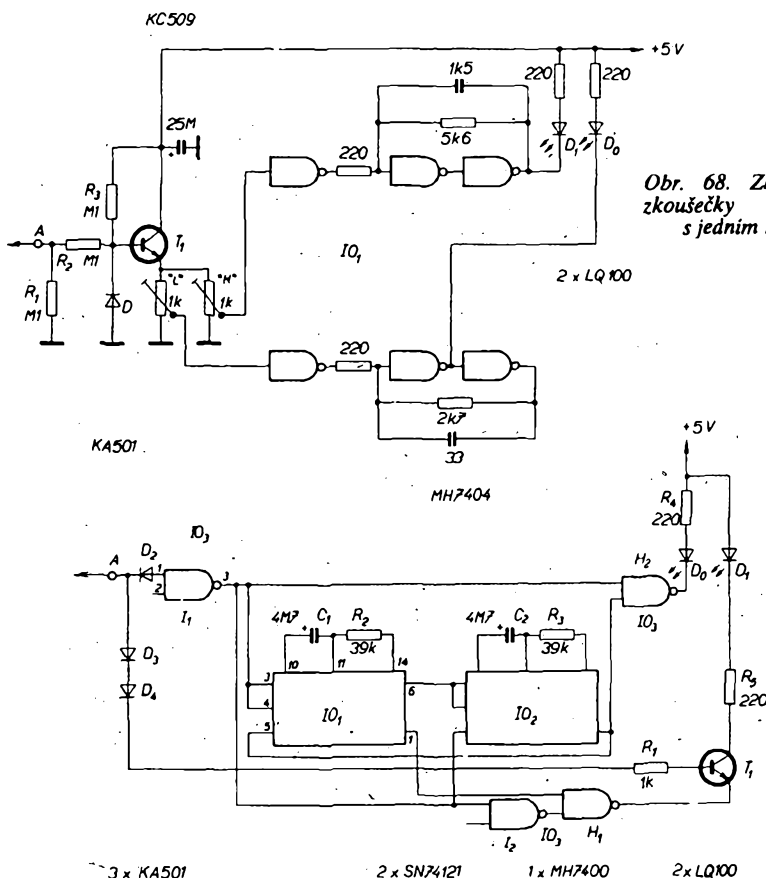
Je-li hrot zkoušečky volně ve vzduchu, či dotýká-li se místa s napěťovou úrovní 0,9 V až 2 V, pak jsou uzavřeny oba tranzistory T_1 a T_3 , takže nesvítí ani jedna z diod. Dotýká-li



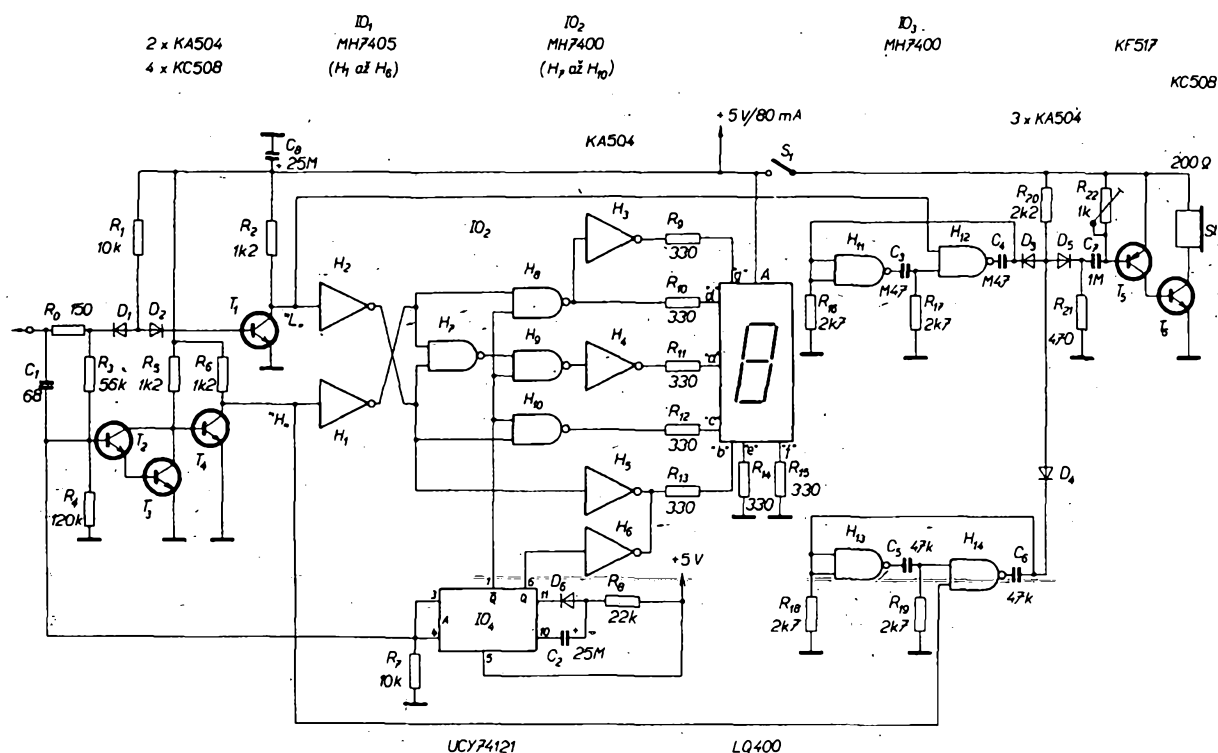
Obr. 67. Zapojení jednoduché zkoušečky stavů IO

se hrot zkoušečky vývodu IO s napětím impulsového charakteru, pak se obě diody rozsvěcují střídavě; při vyšším kmitočtu svítí obě diody. Podle intenzity svitu každé z diod lze usuzovat na střidu impulsního signálu. Jednotlivé krátké impulsy však zkoušečka neindikuje.

Připojení zkoušečky logických stavů do měřeného místa může – je-li vstupní impedance zkoušečky příliš malá – nežádáně ovlivnit výsledky měření. Proto je výhodné, zatěžuje-li zkoušečka měřený obvod co nejméně. Na obr. 68 je zapojení zkoušečky, která pracuje podobně jako předchozí zkoušečka. Zkoušečka má na vstupu emitorový sledovač (tranzistor T_1), který zvětšuje její vstupní odpor. Stejně výhodný je i vstupní dělič z odporů 0,1 M Ω . Z voltampérové charakteristiky vstupu sondy vyplývá, že její vstupní proudy jsou řádu desítek μ A, přičemž při úrovni H je sonda zdrojem (asi +25 μ A), při úrovni L pak spotřebičem (asi -15 μ A).



Obr. 69. Zkoušečka stavů IO se zpožďovacími obvody pro dynamický režim



Obr. 70. Zapojení dynamické zkoušečky stavů s akusticko-optickou indikací

Úrovně napětí pro dva klopné obvody z. invertorů integrovaného obvodu MH7404 jsou nastaveny odporovými trimry, které tvoří emitorový odpor tranzistoru T_1 . Klopné obvody se překlápějí při dosažení maximální úrovně L (tj. při +0,8 V) a minimální úrovně H (tj. při +2,2 V), čímž se rozsvítí vždy příslušná dioda LED. Mezi oběma definovanými úrovněmi nesvítí ani jedna z diod. Stejně je tomu, není-li hrot sondy přiložen k měřenému místu.

Obě uvedené zkoušečky jsou velmi jednoduché; tím je částečně dáno i to, že nejsou způsobilé pro dynamické zkoušky. Na obr. 69 je zkoušečka s třemi integrovanými obvody, která výše uvedený požadavek splňuje. Její činnost je jednoduchá. Je-li v bodě A (hrot sondy) signál o úrovni L, je tato úroveň indikována rozsvícením diody D_0 . V napětovém rozsahu 0,8 až 2 V nesvítí žádná z obou použitých diod; teprve po překročení úrovně 2 V začne svítit dioda D_1 . Signál s úrovně L uzečnuje přes diodu D_2 vstup 1 invertoru I_1 , jehož výstup otevírá hradlo H_2 . Tím prochází diodou D_0 proud a ta svítí. Je-li na vstupu kladný impuls kratší než 100 ms, pak D_0 krátkodobě pohasne (asi 0,2 s), aniž by se však rozsvěcovala D_1 . Ta začne svítit teprve tehdy, je-li kladný impuls delší než 100 ms a má-li úroveň větší než 2 V (díky činnosti invertorů I_1 , I_2 a hradla H_1). V tomto případě je též přes diody D_3 a D_4 otevřen tranzistor T_1 , jehož kolektorový obvod se uzavírá právě přes diodu D_1 . Není-li na hrotu zkoušečky napětí, pak se tranzistor T_1 uzavře a dioda D_1 zhasne.

Vyskytnou-li se v měřeném bodě záporné impulsy (vzhledem k úrovni H) kratší než 100 ms, pak D_1 na okamžik pohasíná, aniž by se však rozsvěcovala D_0 . Mají-li vstupní impulsy kmitočet vyšší než 10 Hz, počnou obě diody blikat střídavě s kmitočtem asi 5 Hz. Toto blikání indikuje sled impulsů ve zkoušeném místě až do kmitočtu 5 MHz, přičemž příslušné zpoždění způsobuje dvojice monostabilních klopných obvodů IO_1 a IO_2 .

Zkoušečka odečítá v klidu proud asi 40 mA, při indikaci pak nepatrně větší. Jejím vstupem je zatížen proměřovaný IO tak, že při stavu H odečítá zkoušečka 0,5 mA, při

stavu L pak 1,7 mA; proto může ovlivnit stav hradla s otevřeným (tj. nepřipojeným) vstupem.

Zkoušečka s akusticko-optickou indikací

Kromě zkoušeček s optickou indikací, s nimiž jsme se seznámili, se konstruuje i zkoušečky stavů integrovaných obvodů s akustickou indikací. Ty jsou výhodné tím, že při jejich použití není nutné sledovat zrakem indikační diody. Nevýhodou zkoušeček s akustickou indikací je užší rozsah využití; prakticky bylo ověřeno, že vystačí ke sledování impulsů až do kmitočtu asi 15 kHz.

Dále popsaná zkoušečka využívá kombinace obou způsobů. Umožňuje tedy indikovat stavy jak akusticky, tak i opticky (a to bez ohledu na pracovní režim) až do kmitočtu 10 MHz. Opticky – pomocí sedmissegmentové číslicovky LED – lze zjistit spolehlivě i jednotlivý impuls délky 100 ns, a sice krátkodobým rozsvícením písmene „P“. Ostatní stavy jsou opticky indikovány stylizovanými znaky „L“, „H“ a „O“, z nichž poslední ukazuje napětí v zakázané zóně či rozpojení (otevřený, nepřipojený vstup či výstup, nebo nedokonalé uzemnění). Akustická indikace je průkazná pouze do kmitočtu asi 15 kHz, i když tón zní i při vyšších kmitočtech.

Celkové zapojení je na obr. 70, skládá se z šesti tranzistorů, šesti diod, čtyř integrovaných obvodů, jedné číslicovky LED a pasivních součástí.

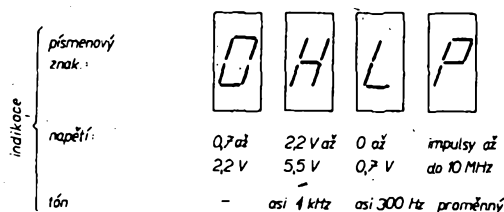
Činnost zapojení: řídicí obvod na vstupu je osazen tranzistory T_1 až T_4 . V klidovém stavu je tranzistor T_1 otevřen (předpětí na bázi přivádí přes odpor R_1 a diodu D_2), na kolektoru je napětí blízké nule a oscilátor s H_{11} , H_{12} nemůže kmitat (je to tzv. oscilátor start-stop, který je klíčován logickým signálem). Tranzistory T_2 a T_3 jsou uzavřeny, a proto – přes T_4 – nepracuje ani druhý oscilátor s H_{13} , H_{14} . Při přiložení hrotu zkoušečky do měřicího bodu, v němž je signál s úrovní menší nebo rovnou 0,7 V, se uzavře T_1 a rozkmitá se oscilátor s H_{11} , H_{12} , což se projeví akustickým signálem nízkého kmitočtu (asi 300 Hz), reprodukováným – po zesílení tranzistorem T_5 , T_6 – sluchátkem SI.

Při vstupním napětí větším než 0,7 V se otevře T_1 a oscilátor s H_{11} , H_{12} je zablokován signálem L. Zvětší-li se však napětí na hrotu zkoušečky až na asi 2 V, povedou oba tranzistory T_2 , T_3 a tranzistor T_4 se uzavře, čímž se zmenší úbytek napětí na jeho kolektorovém odporu R_6 . Napětová úroveň (proti zemi) se změní na H, tím se odblokuje druhý oscilátor s H_{13} , H_{14} . Ten kmitá značně vyšším kmitočtem (asi 4 kHz), což logicky odpovídá i úrovni indikovaného signálu (H, log. 1).

Diody D_3 , D_4 spolu s odporem R_{20} tvoří hradlo NEBO, které odděluje výstupy obou oscilátorů. Koncový stupeň s tranzistorem T_5 , T_6 má relativně malý příkon při ještě postačující hlasitosti (asi 10 mA při 5 V). Hlasitost (odběr proudu) se nastaví jednou provždy odporovým trimrem R_{22} . Protože se signál z oscilátorů vede na koncový zesilovač přes kondenzátor C_7 , je nutno použít odpor R_{21} , uzečnující oddělovací diodu D_5 .

Při dynamickém provozu, tj. tehdy, mění-li se v prověřovaném místě měřené úrovně relativně rychle, je akustická indikace méně spolehlivá, ne-li dokonce nemožná. (Reprodukováný signál je totiž závislý nejen na kmitočtu, ale i na střídě a periodicitě indikovaného průběhu, což se například při stejném kmitočtu projevuje různým charakteristickým „zabarvením“ zvuku, tremolem apod.). Z toho důvodu je zapojení doplněno další logickou částí, umožňující optickou indikaci.

Pomocí sedmissegmentové číslicovky, u níž trvale svítí několik segmentů, jsou indikovány čtyři stavy – viz obr. 71 – odpovídajícími písmeny „L“, „H“, „O“ (= open) a „P“ (= puls). Odporů R_9 až R_{15} omezují proud segmenty číslicovky, invertory H_1 až H_6 a hradla H_7 až H_{10} vytvářejí vlastní logickou síť spolu s monostabilním klopným obvodem IO_3 . Odporů R_{14} a R_{15} uzečnují vývody segmentů, které jsou společné pro výše zmíněné stylizované písmenové znaky, čímž způsobují jejich stále rozsvícení. Ostatní segmenty jsou ovládány logikou. Pro relativně pomalé změny stavu na

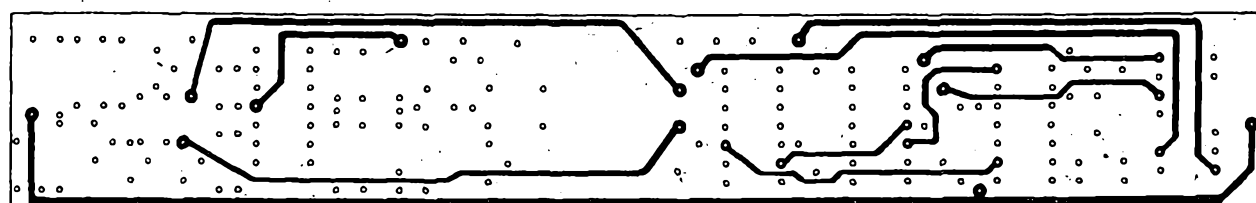
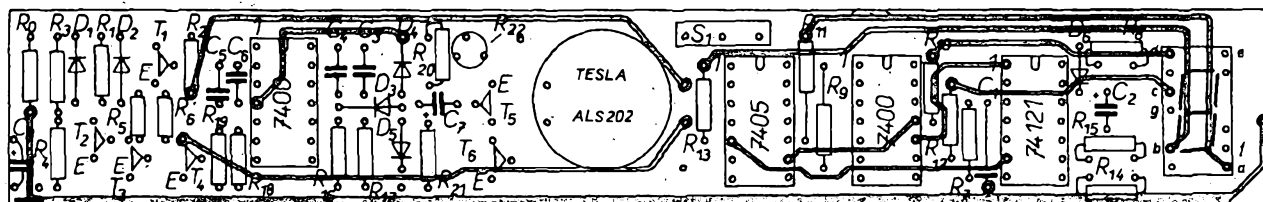


Obr. 71. Tvary písmenových znaků odpovídajících prověřovaným stavům

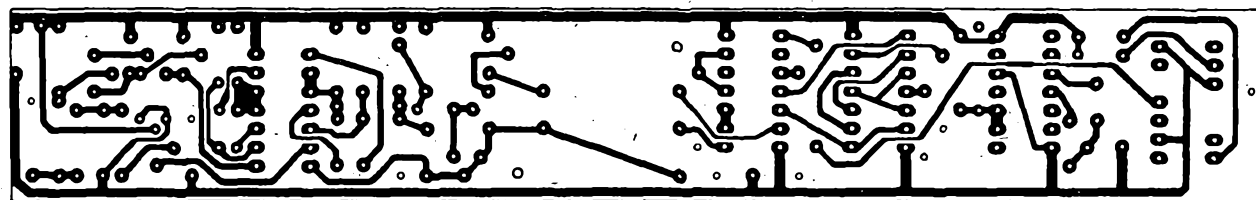
Pro případnou aplikaci je na obr. 72 deska s plošnými spoji a na obr. 73 rozmístění součástí na desce s plošnými spoji.

Omniskop – sonda pro ověřování činnosti IO

Ověřování činnosti číslicových obvodů v hotových přístrojích přináší obvykle celou řadu potíží, neboť je třeba současně sledovat jak stavy na vstupech, tak i na výstupu. Pro měření tohoto druhu vyvinula firma Hewlett-Packard násuvnou sondu (obr. 74), připomín-



Obr. 72. Rozložení součástí zkoušečky z obr. 70 a plošné spoje lince desky M210



Obr. 73. Plošné spoje rubu destičky z obr. 72

vstupu jsou hradla H_8 až H_{10} průchozí (úroveň H na vývodu 6 IO₃). Při vstupní úrovni L svítí (mimo „e“ a „f“) segment „d“, při vstupní úrovni H svítí (mimo „e“ a „f“) segmenty „b“, „c“, „g“, v zakázané oblasti pak segmenty (mimo „e“ a „f“) „a“, „b“, „c“ a „d“. Při jednotlivém impulsu nebo rychlém střídání stavů, tj. při sledu impulsů se projeví vliv IO₃ na řízení. Na jeho vstupy A přichází impuls či impulsy přes kondenzátor C_1 . Jejich sestupnou hranou (tylem) se monostabilní obvod překlopí, doba překlopení je dána časovou konstantou $0,6C_1R_8$ – v daném případě asi 0,3 s. Tehdy bude na výstupu 6 úroveň L , již se zablokuje hradla H_8 až H_{10} . Současně bude na výstupu 8 úroveň H , která

přes inverter H_6 způsobí rozsvícení segmentu „b“. A protože na výstupech zablokováných hradel H_8 až H_{10} je úroveň H , rozsvítí se dále segmenty „g“ a „a“, které – spolu se stále svítícími „e“ a „f“ – vytvoří písmeno P . A protože IO₃ je monostabilní obvod, jsou jeho výstupy v popsaném stavu, pokud perioda impulsů je kratší než zvolená časová konstanta prodlevy. Stav svítících segmentů, jakož i úroveň hradel a inverterů jsou v tab. 16.

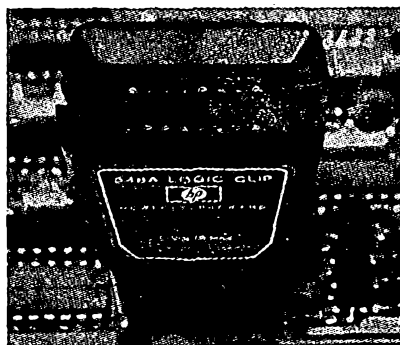
Kapacitou kondenzátoru C_1 je určen kmitočet, při němž je potlačena střídavá indikace L a H a nahrazena indikací písmenem P . Při kapacitě 68 pF je to již 1 kHz. Zvuková indikace slyšitelným tónem zůstává pochopitelně dále v činnosti, pokud ji – nechceme-li rušit své okolí „pískáním“ – nevypneme spínačem S_1 (dvojpolovým, jímž odpojíme i napájení integrovaného obvodu IO₃ – v obr. nezakresleno).

nající svým provedením kolíček na prádlo, jehož spodní část se svými 16 pozlacenými kontakty svírá při zkoušení prověřovaný obvod v provozu. Ve své horní části má sonda ve dvou řadách po osmi diodách LED, indukujících svitem stav H a přítomnost napájecího napětí.

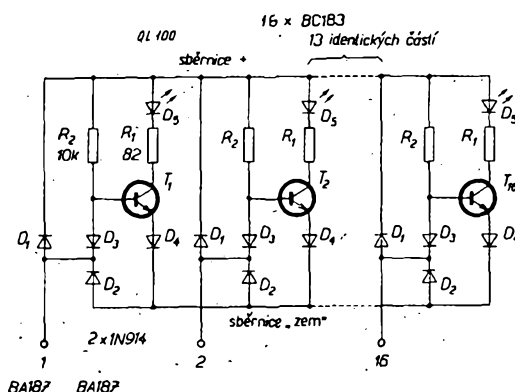
Sonda nemá vlastní zdroj; potřebné napájecí napětí odebírá ze zkoušeného obvodu. Vnitřní logikou zapojení (celkové schéma je na obr. 75) je automaticky po nasazení rozpoznán jak zemnicí, tak i napájecí spoj/vývod, přičemž lze z těchto vývodů napájet jednotlivé zesilovače.

Na každém stupni za diodovou logikou je zesilovač, jehož vstupní uspořádání odpovídá obvodům TTL či DTL. Výstup každého zesilovače řídí diodu LED, která svítí jen tehdy, je-li na odpovídajícím vstupu signál s úrovní H .

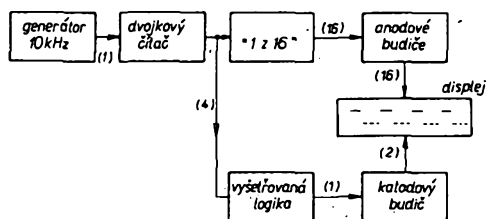
Jak je ze zapojení patrné, „vyhledávají“



Obr. 74. Sonda pro ověřování stavů IO (Hewlett-Packard 548A)



Obr. 75. Zapojení sondy pro ověřování stavů IO



Obr. 76. Blokové zapojení logického analyzátoru

diody D_1 a D_2 zemnicí a napájecí vývod. Při sledování činnosti zapojení se vychází z toho, že na přívodu napájecího napětí je největší kladné a na zemnicím vývodu nejmenší záporné napětí. Je-li tedy např. na vývodu 16 napětí +5 V, pak je dioda D_1 otevřená a přes ní je napájena celá sběrnice +. Všechny ostatní diody D_1 leží tedy na vstupech či výstupech ověřovaného obvodu, které mají menší kladné napětí, takže diody jsou uzavřeny. V obráceném směru pak pracují diody D_2 , z nichž opět jen jedna zasobuje proudem sběrnici „zem“.

Vzhledem k napěťovému spádu na diodě D_2 má zemnicí sběrnice napětí 0,7 V, vztaženo k nulovému potenciálu přístroje s ověřovaným IO. Aby tranzistor T_1 (až T_{16}), tvořící zesilovač pro příslušnou diodu, vedl, musí být na jeho bázi napětí minimálně o $2 \times 0,7$ V kladnější – vzhledem k emitoru. Proto na katodě diody D_2 musí být napětí $U_1 = 1,4$ V (vztaheno k zemi přístroje), které odpovídá zhruba prahové úrovni číslicových obvodů TTL a DTL.

Pokud jde o kolektorové a bázeové odpory, lze je snadno vypočítat ze vztahů:

$$R_1 = (U - U_{D1} - U_{D5} - U_{CE sat} - U_{D4} - U_{D2}) : I_{D5}$$

a po dosazení pro $I_{D5} = 10$ mA tedy

$$R = (5 - 0,8 - 1,6 - 0,3 - 0,7 - 0,8) : 0,01 = 82 \Omega.$$

Bázeový odpor R_2

$$R_2 = (U - U_{D1} - U_{BE} - U_{D4} - U_{D2}) : I_{D1}$$

pro I_{D1E} větší či rovno 50 tedy obdržíme

$$R = (5 - 0,8 - 0,7 - 0,7 - 0,8) : 50 : 0,01 = 10\,000 \Omega = 10 \text{ k}\Omega.$$

Vstupní proud každého vývodu (mimo napájecí a zemnicí) je menší než 200 μ A; proto zkušební sonda nezatežuje podstatně ověřovaný IO.

Sonda se v zahraničí velmi osvědčila. Proto ji začala vyrábět též i většina výrobců měřicích přístrojů, k nimž např. patří Rohde-Schwarz apod. Přitom ovšem byla různě zdokonalována, byla vybavena např. indikací přepětí, prepínačem napájecích a měřených úrovní – pro logiku C-MOS, MOS atd. Rovněž tak i její tvar je v některých případech upraven (vlastní sonda je spojena kabelem s indikační a logickou částí; na ni lze nasouvat pro snadnější orientaci o vývodech průhlednou destičku s gravírovanou vnitřní strukturou zkoušeného číslicového IO.

Logický analyzátor – zkoušeč kombinačních IO

Ke zkoušení funkcí kombinačních logických integrovaných obvodů není vždy nutné používat osciloskop. Jedná-li se pouze o funkční přezkoušení kombinačních IO, postačí, zjistíme-li shodu s danou pravdivostní tabulkou. Použitím dvou řad diod LED, umístěných nad sebou, se získá jednoduchý displej, který – s přidáním řízením – přehledně znázorní vstupní stavy zkoušeného IO se spolehlivým rozlišením úrovní H a L.

Na obr. 76 je blokové zapojení tohoto jednoduchého analyzátoru. Generátor poskytuje hodinové impulsy s kmitočtem asi 10 kHz, které se čítají ve dvojkovém čítači (MH7493), na jehož výstupech se postupně

Obr. 77. Celkové zapojení analyzátoru stavů

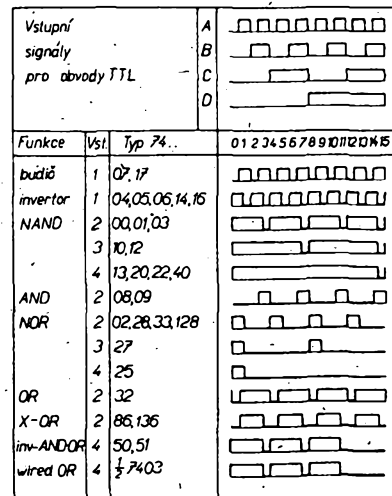
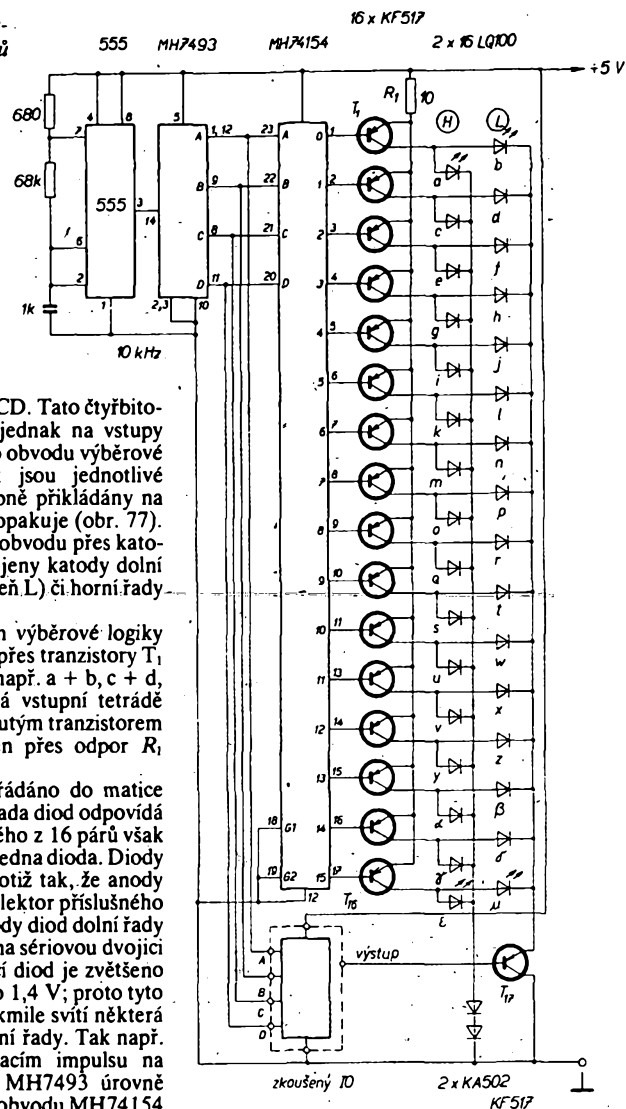
objevují tetrády v kódu BCD. Tato čtyřbitová slova jsou přiváděna jednak na vstupy zkoušeného IO, jednak do obvodu výběrové logiky (MH74154). Tak jsou jednotlivé vstupní kombinace postupně přikládány na vstupy, což se periodicky opakuje (obr. 77). Výstupem ze zkoušeného obvodu přes katodový budič T_{17} jsou připojeny katody dolní řady diod (označující úroveň L) či horní řady (úroveň H).

Simultánně je obvodem výběrové logiky (demultiplexerem) buzen přes tranzistory T_1 až T_{16} ten pár diod LED (např. a + b, c + d, až $\epsilon + \mu$), který odpovídá vstupní tetrádě z dvojkového čítače. Sepnutým tranzistorem je pak tento pár připojen přes odpor R_1 k napětí +5 V.

32 diod LED je uspořádáno do matice 2×16 , přičemž „horní“ řada diod odpovídá úrovni H, dolní L; u každého z 16 párů však při provozu svítí vždy jen jedna dioda. Diody v matici jsou propojeny totiž tak, že anody každého páru vedou na kolektor příslušného spínacího tranzistoru, katody diod dolní řady na emitor T_{17} , horní řady na sériovou dvojici křemíkových diod. Dvojici diod je zvětšeno spínací napětí horní řady o 1,4 V; proto tyto diody jsou bez proudu, jakmile svítí některá z odpovídajícího páru dolní řady. Tak např. jsou-li po třetí taktovacím impulsu na výstupech DCBA čítače MH7493 úrovně LLHH, je vybrán logikou obvodu MH74154 ten pár diod, který je svými anodami připojen přes tranzistory T_4 k vývodu 4 (pro desítkovou 3!). Má-li vyšetřovaný obvod pro vstupní kombinaci LLHH ve svém výstupu úroveň L, pak je uzemněna dolní řada diod b až μ . Z 32 diod se tedy rozsvítí dioda „h“. Je-li však na výstupu vyšetřovaného obvodu úroveň H, pak je dolní řada odpojena, připojena je horní řada přes diody $2 \times$ KA502 a tudíž pro danou tetrádu svítí dioda „g“.

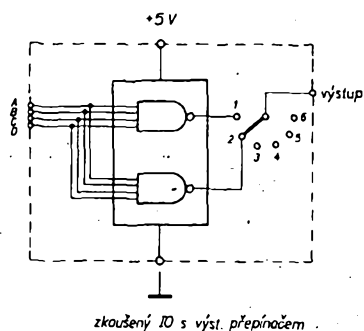
Během jednoho cyklu čtyřbitového binárního (dvojkového) kódu svítí za sebou postupně 16 diod, a to každá vždy 1/16 doby cyklu. Aby při tomto multiplexním rozsvěcování diod byla indikace zřetelná, musí být špičkový proud asi 100 mA. Tím se dosáhne stejné svítivosti jako při stejnosměrném napájení proudem $100 \cdot 1,5/16 = 10$ mA. (V koeficientu 1,5 je zahrnut 50% světelný zisk, daný dynamickým provozem). A protože je kmitočet multiplexu relativně vysoký, diody neblíkají. Proud ze zdroje omezuje odpor R_1 , který nemá být menší než 10 Ω .

Diodový displej lze sestavit z 32 běžných diod LED, popřípadě lze použít 8 kusů sedmismagnetových číslicovek, z nichž však budou využity pouze segmenty „e“ a „f“ (pro horní řadu) a segmenty „c“ a „b“ (pro dolní řadu). Tím se obdrží impulsový diagram připomínající záznam na stínítku osciloskopu, u něhož jsou strmé (svislé) čelní a tylové hrany stejně potlačeny. Výsledný impulsový diagram šestnácti taktů spolu se čtyřmi diagramy, odvozenými z tetrád kódu BCD pak připomíná průběhy pětikanálového osciloskopu, viz obr. 78. Na obrázku jsou vyznačeny i průběhy 33 kombinačních číslicových obvodů.



Obr. 78. Impulsový diagram šestnácti hodinových impulsů pro různé logické obvody

Při eventuální aplikaci je možné nahradit u nás nedostupný generátor hodinových impulsů 555 generátorem, sestaveným z několika málo součástí a MH7400. Pro realizaci se jeví jako výhodné opatřit panel analyzátoru-zkoušeče šesti, čtrnácti či šestnáctivývodovými objímkami (přísluš-



Obr. 79. Zapojení zkoušeného dvojitého hradla MH7420 s přepínačem výstupů

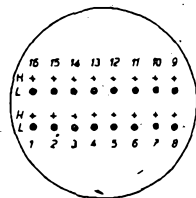
ně propojenými pro typy hradel s odpovídajícími vývody) a jedním přepínačem výstupů (viz obr. 79). Zapojení patič IO naleznete v katalogu IO.

Adapter k osciloskopu pro dynamické zkoušení IO v zařízení

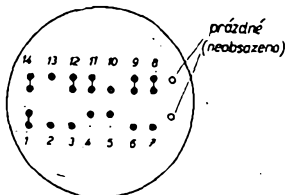
Pomůckou popsanou na str. 71 je možné zkoušet a prověřovat funkci kombinačních a sekvenčních obvodů tak, že svět příslušných diod indikuje úroveň H na příslušných vstupech či výstupech. Využitím stínítka osciloskopu – s odchylnou logikou řízení – lze znázornit úroveň H a L simultánně pro všechny vývody.

Při konstrukci se využívá obou zesilovačů osciloskopu, tj. vstupů X, Y; výsledek je zobrazen jako 16 svítících bodů, jejichž poloha určuje příslušnou úroveň – viz obr. 80. Na prověřovaný obvod se připojí kontaktní svorka (s 2 x 8 kontaktními poli), která je spojena 16žilovým kabelem s adaptérem. Vlastní adapter je možné vestavět do osciloskopu, či umístit do samostatné skříňky.

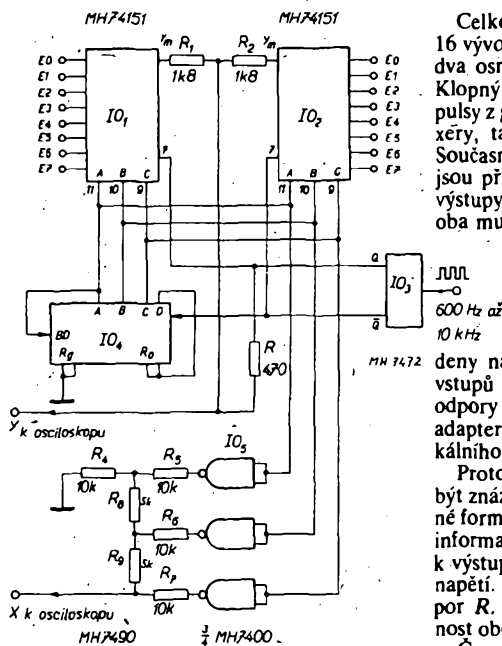
Šestnáct bodů, které jsou na stínítku obrazovky, se zásadně objevuje ve dvou řadách (tedy tak, jak jsou ve dvou řadách i vývody pouzdra DIL integrovaných obvodů), přičemž v každé řadě mohou zaujmout dvě různé polohy, odpovídající úrovni H (horní poloha) nebo L (dolní poloha). Na obr. 81 je zachycena situace, která nastane např. při snímání signálů desítkového čítače MH7490 (čítač nečítá!). Je-li kmitočet změn úrovní prověřovaných obvodů relativně nízký, pak



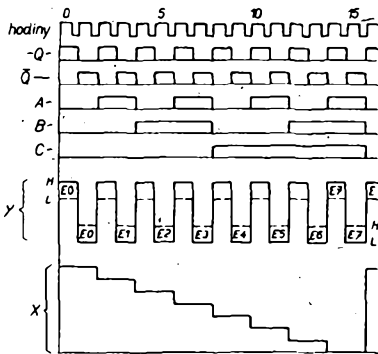
Obr. 80. Znázornění stavů dynamicky zkoušených IO na stínítku obrazovky osciloskopu



Obr. 81. Výstupní stav čítače MH7490, znázorněný adaptérem na stínítku osciloskopu



Obr. 82. Celkové zapojení adaptéru pro dynamické zkoušení



Obr. 83. Impulsní diagram funkce adaptéru

je jasné patrný skok příslušného bodu (příslušných bodů) z jedné polohy do druhé. Při vyšších kmitočtech pak se projeví tyto změny úrovní jako dva vedle sebe ležící body (ve svislém směru). Pokud má ověřovaný IO menší počet vývodů (tj. např. 14), než je počet kontaktů svírky, pak se volné kontakty „projeví“ na stínítku obrazovky vlevo či vpravo (podle nasazení svírky!) jako body, indikující vždy úroveň H.

Celkové zapojení adaptéru je na obr. 82; 16 vývodů z kontaktů svírky je přivedeno na dva osmivstupové multiplexery MH74151. Klopový obvod IO₃ buzený hodinovými impulsy z generátoru řídí střídavě oba multiplexery, takže je vždy v provozu jen jeden. Současně z výstupu tohoto klopového obvodu jsou přiváděny impulsy na čítač IO₄, jehož výstupy A, B a C paralelně řídí (tj. adresují) oba multiplexery. Tak jsou postupně přive-

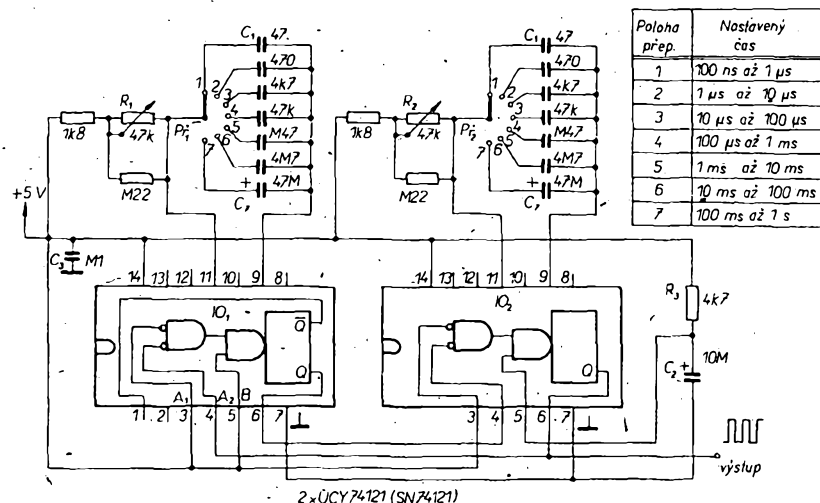
deny na výstupy Y_m všechny informace ze vstupů multiplexerů. Výstupy jsou spojeny odpory R₁ a R₂ a pokračují až k vývodu adaptéru, který je připojen ke vstupu vertikálního zesilovače Y.

Protože šestnáct napěťových úrovní musí být znázorněno na obrazovce ve výše uvedené formě, je třeba po převedení první osmice informací z jednoho multiplexeru přidat k výstupnímu signálu Y ještě další přídavné napětí. To zajišťuje klopový obvod IO₃, a odpor R určuje vzájemnou vzdálenost obou řad.

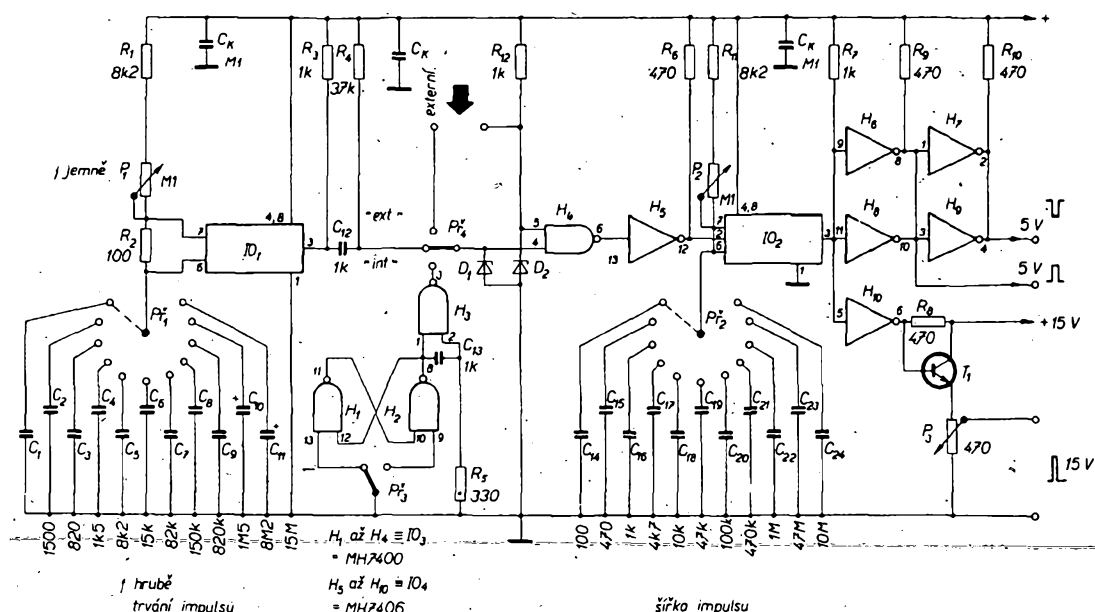
Časové znázornění obstarává vychylování ve směru osy x. Jednoduchý převodník D/A generuje napětí schodovitého průběhu v osmi stupních. Je tvořen obvodem IO₅ a příslušnými odpory R₃ až R₈. Vstupy tří hradel NAND zapojených jako invertory jsou připojeny k výstupům A, B, C čítače IO₄, z něhož je dobře patrná funkce adaptéru (obr. 83). Je v něm vyjádřen průběh výstupních signálů Q a Q klopového obvodu v závislosti na hodinových impulsích, jakož i výstupní signály čítače IO₄ a tvar signálu Y. Z něj je zřejmé, že polohy H a L v obou řádcích závisí na napěťových úrovních ověřovaného integrovaného obvodu. Vzhledem k poměrně značné rychlosti elektronového paprsku není nutné zatmívat zpětné běhy.

Kmitočet generátoru hodinových impulsů má být proměnný; jeho změnou se totiž zabráni tomu, aby snímání informací z ověřovaného IO probíhalo synchronně s jeho vlastní činností, čímž by mohla vzniknout nesprávná odezva na obrazovce. Proto je vhodné volit hodinový kmitočet v rozmezí 600 Hz až 10 kHz. Při kmitočtech pod 600 Hz by již rušilo blikání.

Na vývodech zkoušených IO, pracujících v dynamickém režimu, mohou být napětí s kmitočtem až 10 MHz. Při těchto vysokých kmitočtech se místo dvojice bodů objeví na stínítku obrazovky krátká úsečka, která indikuje spolehlivě pro daný vývod trvalé střídání napěťových úrovní a tím i činnost zkoušeného IO.



Obr. 84. Zapojení generátoru impulsů s proměnnou střídou a kmitočtem



Obr. 85. Zapojení generátoru impulsů s dvěma časovači typu 555

Generátor impulsů s proměnnou střídou i kmitočtem

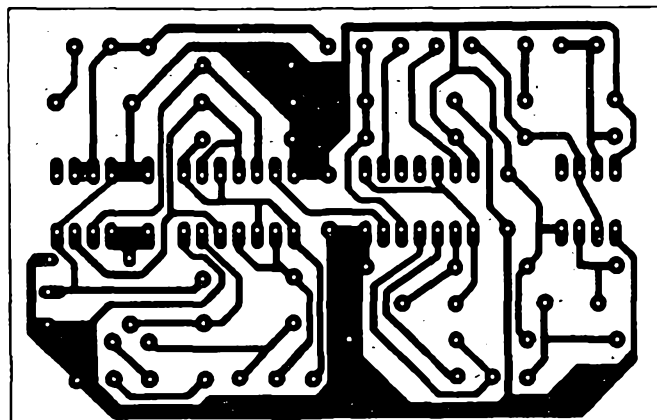
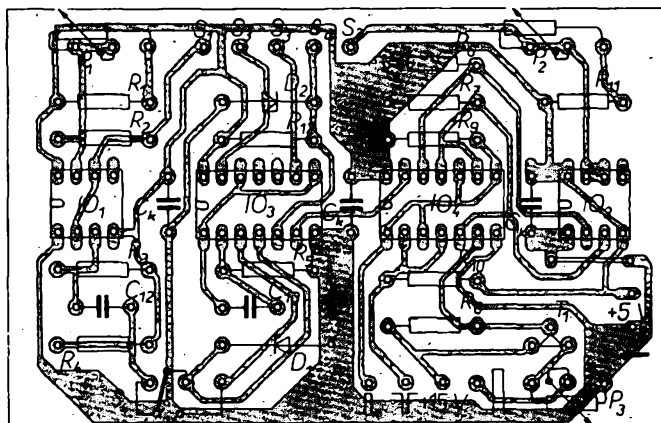
Generátor signálu obdélníkovitého průběhu je mnohdy velmi potřebným zařízením pro zkoušení a ověřování funkce sekvenčních obvodů. Předpokladem ovšem je, aby bylo možné volit jak kmitočet sledu impulsů, tak i střidu, tj. poměr doby trvání impulsu (při úrovni H) k době mezery (při úrovni L).

Níže uvedené zapojení je osazeno dvěma integrovanými obvody – velmi stabilními monostabilními klopnými obvody typu UCY74121, které jsou vyráběny v PLR a v rámci RVHP k nám dodávány prostřednictvím obchodního podniku TESLA. Jsou to srovnatelné obvody s výrobky Texas Instruments SN74121.

V daném zapojení je možno nezávisle nastavit střidu generovaných impulsů, a to jednak hrubě v sedmi stupních přepínáním kondenzátorů C_1 až C_7 přepínači Pf_1 či Pf_2 , jednak jemně – v poměru 1:10 potenciometry R_1 a R_2 . Tím se mění časová konstanta členu RC, zařazeného mezi vývody 14 (napájení), 11 a 9 každého z obou integrovaných obvodů.

Zapojení generátoru je na obr. 84 spolu s tabulkou dosažitelných časů pro každou ze sedmi poloh přepínačů. Funkce generátoru je následující: dva monostabilní obvody jsou zařazeny za sebou. Změní-li se výstupní úroveň IO_1 na vývodu 6 na L, je přes vstup 4 „nahozen“ druhý monostabilní obvod IO_2 , který setrvá ve svém stavu po dobu určenou nastavenou časovou konstantou R_2C_1 až R_2C_7 ; pak se změní jeho výstupní úroveň opět na L. Tím je ovšem spuštěn přes vstup 4 první monostabilní obvod IO_1 , který se překlápí a setrvá ve svém stavu po dobu určenou časovou konstantou R_1C_1 až R_1C_7 . Při návratu do výchozí polohy spustí IO_2 , takže uvedený děj se periodicky opakuje.

Aby generátor po připojení napájecího napětí pracoval podle popisu, je mu třeba dodat pomocný impuls. To zajišťuje článek C_2R_3 , jehož střed je vyveden na vstup 5 IO_1 . Po připojení napájecího napětí se napětí na C_2 pozvolna zvětšuje z úrovně L na H; při dosažení úrovně H je IO_2 poprvé „nahozen“. Dále pak pokračuje přepínací děj již automaticky. Kmitočet zvoleného sledu impulsu je pochopitelně závislý na nastavené střídě. Tak např. při jednom z extrémních případů nastavení dostává generátor impulsy 100 ns každou vteřinu, apod.

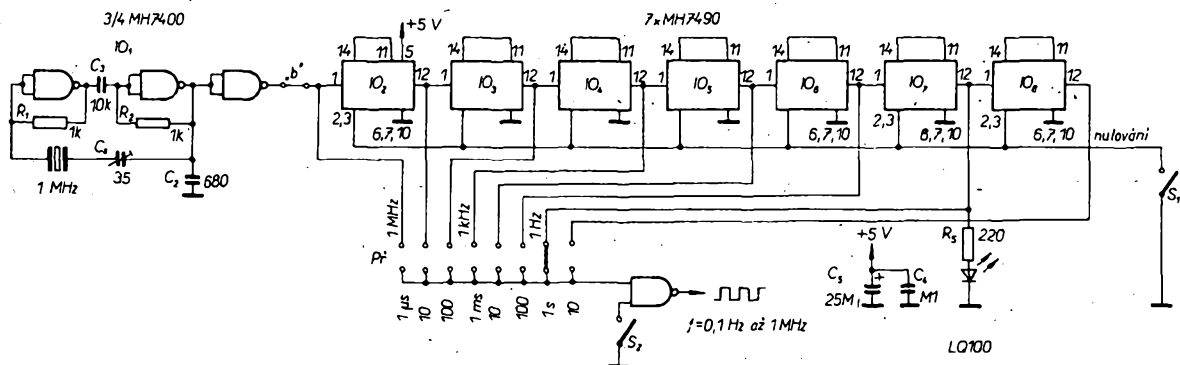


Obr. 86. Rozložení součástí a deska s plošnými spoji generátoru impulsů z obr. 85 (M211)

Jiný generátor impulsů využívá čtyř integrovaných obvodů, jednoho tranzistoru a dvou Zenerových diod včetně dalších součástí. Tento generátor – proti předcházejícímu – umožňuje odebrat napětí obdélníkovitého průběhu v přímé či inverzní (negované) formě a to v úrovních logiky TTL. Dále pak má ještě třetí výstup, z něhož lze odebrat kladné impulsy s nastavitelnou amplitudou (až 15 V).

Integrovaný obvod IO_1 (obr. 85) pracuje jako astabilní multivibrátor, který generuje impulsy, jejichž kmitočet závisí na odporech

R_1 , P_1 , R_2 a kapacitě kondenzátoru C_1 až C_{11} , zvoleného přepínačem Pf_1 . Výstupní impulsy z IO_1 budi přes hradlo H_4 a invertor H_5 integrovaný obvod IO_2 , který pracuje jako monostabilní obvod. Délka jim formovaných impulsů závisí na odporech R_{11} , P_2 a kapacitě kondenzátoru C_1 až C_{14} , zvoleného přepínačem Pf_2 . Diferenční člen $C_{12}R_4$ zajišťuje, že



Obr. 87. Zapojení univerzální časové základny k ověřování a zkoušení logických obvodů a sítí

impulsy na vstupu IO₂ nemohou být nikdy delší než výstupní impulsy z IO₁ (tím by se totiž nežádáně měnil nastavený kmitočet!).

Zenerovy diody D₁ a D₂ na vstupech hradla H₁ zkratují nežádané impulsy (hazardy) a chrání hradlo před případným přetížením. Přes vstup 5 tohoto hradla může být přerušen sled generovaných impulsů, a to přivedením signálu s úrovní L. Je-li přepínač P₁ v nastavení „int“, pak po stisknutí tlačítka P₂ je generován pouze jeden impuls. V postavení „ext“ je možné přivádět impulsy z externího zdroje. Kondenzátory C_k (47 až 100 nF) musí být připojeny co nejblíže k napájecím vývodům integrovaných obvodů; slouží k potlačení vzájemného rušení (mžikovému kolísání napájecího napětí). Tento požadavek je respektován při rozložení součástí a vedení plošných spojů – viz. obr. 86.

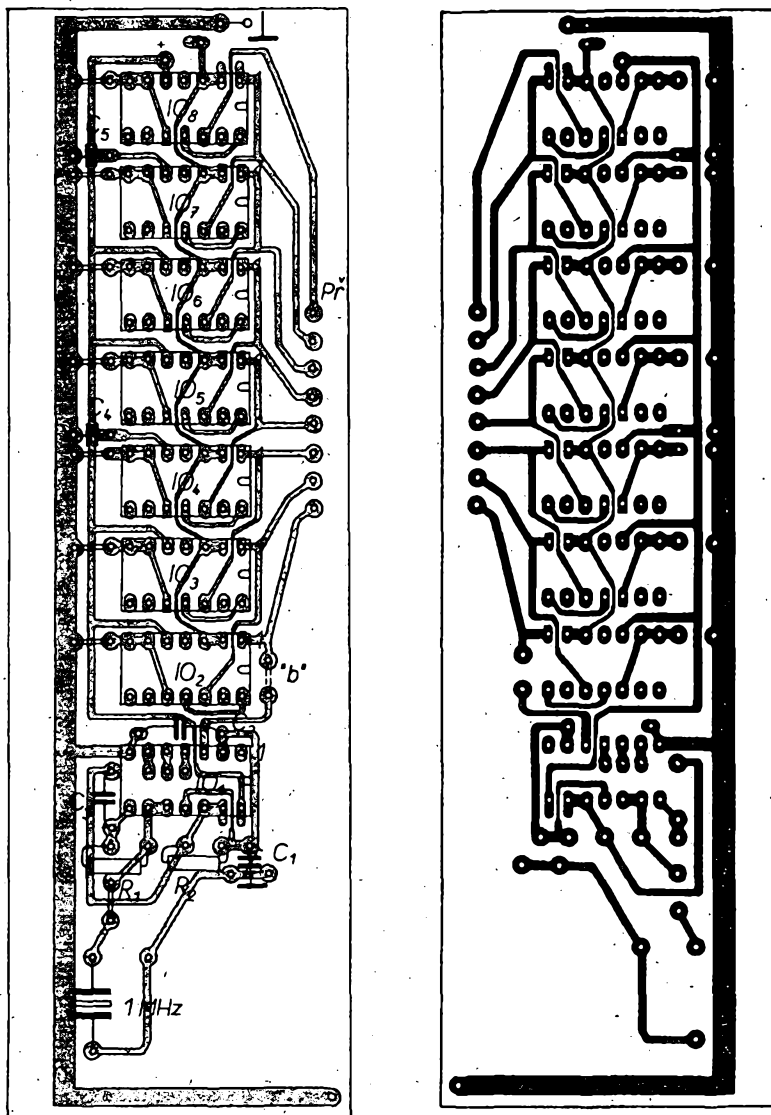
Jednoduchost zapojení je vykoupena jednou nevýhodou (tak, jako u předcházejícího příkladu), a sice nutností vybrat kondenzátory u přepínačů, neboť přesnost kmitočtu i doby trvání impulsů závisí na přesnosti jejich kapacit a na jejich teplotním součiniteli. Z tohoto důvodu se též doporučuje použít odpory s kovovou vrstvou.

Popisované zapojení impulsního generátoru je velmi jednoduché; využívá v zahraničí oblíbeného (a poměrně levného) velmi stabilního časovače (timer) typu 555. Při uvážené koncepci je však možné v daném zapojení oba 555 nahradit kombinací dostupných hradel MH7400 a MH7403, zapojených ve funkci monostabilního a astabilního klopného obvodu.

Univerzální časová základna

Při vývoji a ověřování některých číslicových zařízení je zapotřebí zdroj obdélníkovitého napětí, jehož kmitočet lze volit alespoň v hrubých mezích. Pro takovéto práce je ideální generátor impulsů, který může být i té nejjednodušší koncepce – jak již bylo ukázáno v předcházející kapitole. Pokud ovšem potřebujeme ověřovat zařízení signálem přesného kmitočtu, pak předcházející zařízení vyhoví jen orientačně. V tom případě je vhodné použít časovou základnu, jejíž základní kmitočet je stabilizován oscilátorem a krystalem.

Dále popsané zapojení (obr. 87) splňuje výše uvedenou podmínku, přičemž kmitočet výstupního signálu lze volit v rozsahu od 0,1 Hz do 1 MHz, a sice ve stupních 0,1 Hz, 1 Hz, 10 Hz, 100 Hz, 1 kHz, 10 kHz, 100 kHz, 1 MHz. Současně umožňuje klíčovat výstupní sled impulsů hradlem H₁, a to uzemněním jeho jednoho vstupu spínačem S₂. Signál zvoleného kmitočtu je na výstupu pouze tehdy, je-li tento spínač rozpojen. Hradla H₁ a H₂ tvoří oscilátor, hradlo H₃ pak oddělovací stupeň, který částečně vylepšuje strmost stran impulsů.



Obr. 88. Rozmístění součástí a deska s plošnými spoji časové základny (M212)

Protože časová základna má být univerzální, nejsou nulovací vstupy dekád uzemněny přímo, ale přes spínač S₁. IO₂ až IO₈ jsou ve funkci – tzn. dělí – pouze tehdy, je-li spínač S₁ sepnut. Pak lze děličku používat i pro jiné účely, např. pro prototypové konstrukce čítačů či měřičů, v takových případech je ovšem třeba odpojit oscilátor (prerušit spojku „b“).

Vzhledem k tomu, že při zkoušení impulsy se mnohdy požaduje signál se střídou 1 : 1, nejsou integrované obvody děliček propojeny obvyklým způsobem (tj. nejdříve samostatný klopný obvod dělicí v poměru 1 : 2 a po něm trojice klopných obvodů s hradlem, dělicí v poměru 1 : 5), ale obráceně. Tím je

zajištěno, že z výstupu klopného obvodu J-K se odebírá při kterémkoli zvoleném kmitočtu signál o střídě 1 : 1 a nikoli o střídě impuls–mezera = 1 : 4, přičemž celkový dělicí poměr každého IO zůstává 1 : 10.



Obr. 89. Pohled na časovou základnu, vestavěnou v generátoru impulsů

Rozmístění součástí a tvar plošných spojů je na obr. 88. Detailní pohled na vestavěnou časovou základnu v programovatelném generátoru je na obr. 89.

Generátor hodinových impulsů

V celé řadě aplikací integrovaných číslicových obvodů je zapotřebí generátor hodinových impulsů, jejichž sledem je řízena vlastní činnost zařízení, jako je např. doba integrace, otevření hradla pro čítání či vzorkování, změna rozlišovací schopnosti apod.

Generátor hodinových impulsů je tvořen buď oscilátorem LC nebo RC – multivibrátorem. V případě, že se požaduje kmitočtová stálost lepší než 10^{-3} , používá se generátorů stabilizovaných křemenným krystalem.

a) Generátory osazené diskretními součástkami

Nejznámější lze realizovat generátor jako astabilní multivibrátor se dvěma tranzistory, čtyřmi odpory a dvěma kondenzátory – viz obr. 90. Multivibrátor je v podstatě dvoustupňový zesilovač s odporově kondenzátorovou vazbou, z jehož výstupu je zavedena silná zpětná kladná vazba přes oba stupně. Vzhledem ke kladné zpětné vazbě se zesilovač rozkmitá po připojení ke zdroji napájecího napětí, aniž je třeba přivádět na jeho vstup cizí střídavé napětí. Použijí-li se stejné odpory a kondenzátory (tj. je-li $R_1 = R_2$, $R_3 = R_4$ a $C_1 = C_2$), obdržíme symetrické zapojení se střídou 1 : 1 (tj. poměr délky impulsu k délce prodlevy v jedné periodě kmitu je 1 : 1). Vzhledem k tomu, že u multivibrátoru střídavě vede vždy jeden tranzistor, zatímco druhý je uzavřen a opačně, a protože odchylky střídání (překlápění) jsou proti době vedení a uzavření relativně velmi krátké, má napětí na kolektorech obdélníkovitý průběh. Kmitočet překlápění neboli tzv. opakovací kmitočet závisí na době vybíjení vazebního kondenzátoru C_1 (C_2) přes odpor báze R_1 (R_2), tzn. na časové konstantě $\tau = R_1 C_1 = R_2 C_2$. Přibližný vzorec pro vyjádření závislosti mezi požadovaným kmitočtem a odpory $R_1 = R_2$ a kondenzátory $C_1 = C_2$ má tvar:

$$f_0 = 1 / (1,4 R_1 C_1) \quad [\text{kHz}; \text{k}\Omega, \mu\text{F}]$$

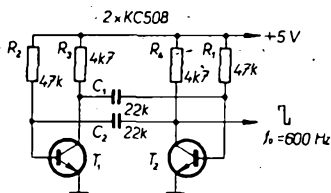
Pro součástky multivibrátoru na obr. 90 je $f_0 = 600 \text{ Hz}$.

Požaduje-li se lepší kmitočtová stabilita, nežní obtížně doplnit multivibrátor krystalem. Zapojení se pak změní podle obr. 91. Krystal Q přijde na místo vazebního kondenzátoru C_1 . Kmitá na sériové rezonanci, přičemž jemné doladění umožňuje sériový kapacitní trimr C_2 (o kapacitě asi 80 pF – podle f_0). Pro snazší nasazení oscilace se obvykle volí odlišné odpory R_1 a R_2 .

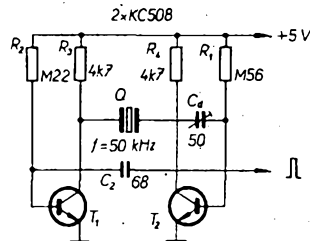
Jiný takový generátor s krystalem je na obr. 92. V tomto případě se již nejedná o multivibrátor, ale o stabilní Clappův oscilátor s tranzistorem T_1 s oddělovacím stupněm (T_2). Pro nasazení kmitů a co největší amplitudu je důležité dodržet poměr kapacit děliče C_3 / C_2 v mezích asi 2,5 : 1 až 2 : 1. Protože tvar kmitů je sinusový, jsou kmitů dalším stupněm T_2 zesíleny a omezeny. Z toho důvodu je dosti důležitá volba pracovního bodu druhého stupně, který je dán odpory R_1 a R_2 . Proto se při uvádění do chodu – ve spojení s navazujícím číslicovým integrovaným obvodem TTL – doporučuje jako R_1 použít trimr 1,5 M Ω . Jím se nastaví žádaný průběh, blízký se požadovanému obdélníkovitému průběhu. (Tvarovací stupeň se doporučuje zařadit i za multivibrátor s krystalem).

b) Generátory s integrovanými obvody

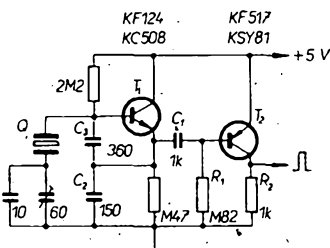
Zapojení velmi jednoduchého generátoru, který podle [1] pracuje na kmitočtu 5 kHz je na obr. 93. Je tvořen spojením tří hradel, přičemž první dvě tvoří oscilátor, poslední pak tvarovací stupeň. Autorovi se však v praxi osvědčil jiný tvn generátoru podle obr. 94.



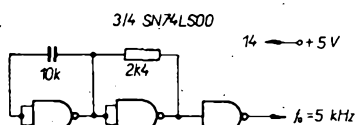
Obr. 90. Astabilní multivibrátor jako generátor hodinových impulsů



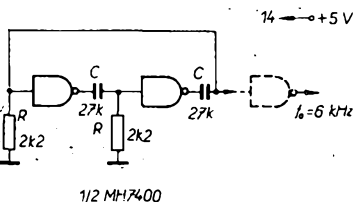
Obr. 91. Multivibrátor „stabilizovaný“ krystalem



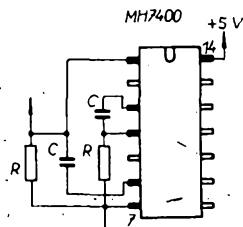
Obr. 92. Clappův oscilátor v tranzistorové verzi s tvarovacím stupněm



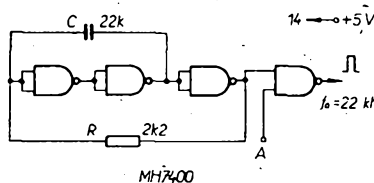
Obr. 93. Integrovaný generátor hodinových impulsů



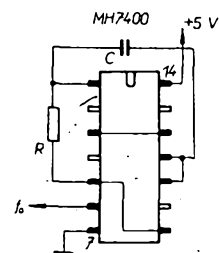
Obr. 94. Integrovaný generátor s obvodem MH7400



Obr. 95. Tvar spojů a rozložení součástí generátoru z obr. 94



Obr. 96. Jiné zapojení jednoduchého generátoru hodinových impulsů



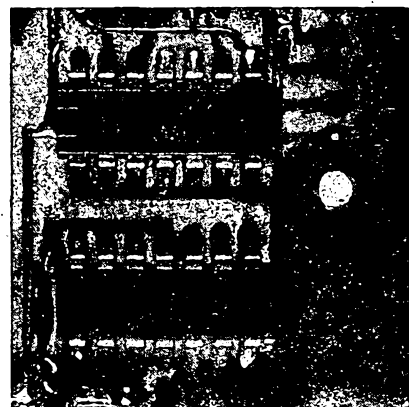
Obr. 97. Tvar spojů a rozložení součástí generátoru z obr. 96

Je osazen obvodem MH7400, přičemž jsou využity jen dvě hradla NAND. Odpor R se nemá měnit; je-li větší než 3,3 k Ω nebo menší než 2 k Ω , generátor „neochotně“ nasazuje. Výstupní napětí není sice dokonale obdélníkovité, pro některé účely však postačí. Z toho důvodu je vhodné zařadit za něj tvarovací obvod, např. Schmittův. Uspořádání vývodů použitého IO umožňuje přehledné a nekolidující umístění součástek při realizaci (obr. 95).

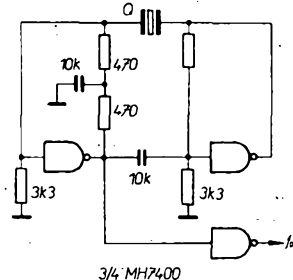
V praxi se často setkáváme se zapojením generátoru hodinových impulsů podle obr. 96. Oproti předcházejícímu typu vystačíme jen s jedním odporem a kondenzátorem. Úspora dvou součástí je však vykoupena nutností použít alespoň tři hradla NAND. Čtvrté hradlo tvoří oddělovací stupeň. Přivedeme-li na jeho druhý (nezapojený) vstup A signál s úrovní L, pak signál hradlem neprojde – tak lze generátor jednoduše klíčovat v módu „start-stop“.

Také u tohoto typu generátoru taktu lze rozložit součásti na jednovrstvové desce celkem snadno – viz obr. 97. skutečné provedení je na obr. 98, na němž je pohled na výsek vícemístné řídicí jednotky buzené uvedeným generátorem. Generátor kmitá na kmitočtu 22 kHz.

Další ukázkou zapojení generátoru hodinových impulsů je obr. 99; opět se zde využívá ke stabilizaci křemenného výbrusu.



Obr. 98. Hotový generátor impulsů podle obr. 96 v displeji



Obr. 99. Integrovaný generátor hodinových impulsů s krystalem

S krystaly s nižším kmitočtem (asi 10 až 25 kHz) může se zapojení rozkmitat na lichých harmonických kmitočtech. Průběh výstupního signálu je obdélníkový.

Velmi jednoduchý generátor hodinových impulsů lze vytvořit se zahraničním IO SN7413 – viz obr. 100. Třebaže kmitočtová stálost tohoto generátoru není velká (závisí v mezích $\pm 20\%$ na toleranci použitých součástí a na kolísání napájecího napětí), přesto jej lze doporučit z hlediska minimálních nákladů a dosažitelného kmitočtového pásma (od 0,1 Hz až do 15 MHz). Střída výstupního signálu je 1 : 1. Odpor R obstarává zpětnou vazbu Schmittova klopného obvodu. Je-li na výstupu úroveň H , je kondenzátor C nabíjen, až jeho napětí dosáhne horní meze. V tomto okamžiku se klopný obvod překlápí a kondenzátor se vybíjí přes odpor R až k dolní mezi, kdy výstup změní úroveň. Tento průběh se opakuje periodicky.

Protože na výstupu prvního obvodu (1/2 SN7413) je signál vlivem zatížení členem RC deformován, je vhodné připojit za vlastní oscilační stupeň ještě jeden Schmittův obvod (1/2 SN7413), z jehož výstupu lze již odebírat signál o velmi dokonalém obdélníkovitém průběhu. Z diagramu na obr. 101 je možné přičíst kapacitu kondenzátoru C pro požadovaný kmitočet f_0 . Zde je nutno upozornit, že odpor $R = 390\ \Omega$ nesmí být měněn!

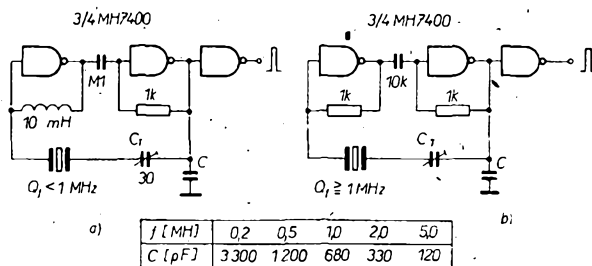
Použije-li se místo uvedeného obvodu typ SN49713, který má vstup s extrémně velkou impedancí, pak může být zpětnovazební odpor zvětšen až na 30 k Ω . Při R větším než 5 k Ω lze druhý stupeň (1/2 SN7413) vynechat, aniž by byl výstupní signál znatelně zkrácen – viz obr. 102.

Na obr. 103 jsou ověřená zapojení generátorů hodinových impulsů, stabilizovaných krystalem, podle [2]. Zapojení a) je určeno pro krystaly s kmitočtem nižším než 1 MHz. Zapojení b) je vhodné pro kmitočty od 1 MHz do 5 MHz. Kmitočet výstupního signálu lze v jasných mezích upravit trimrem C . Na obrázku je též tabulka s kapacitami kondenzátoru C , doporučenými pro daný kmitočet.

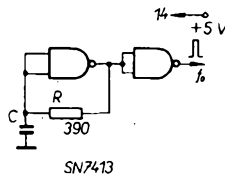
Osmikanálový přepínač vstupních signálů k osciloskopu

Při ověřování funkce číslicového zařízení, či při ověřování činnosti číslicového obvodu zajímá pozorovatele většinou nikoli velikost výstupních a vstupních napětí, ale vzájemná časová relace několika signálů.

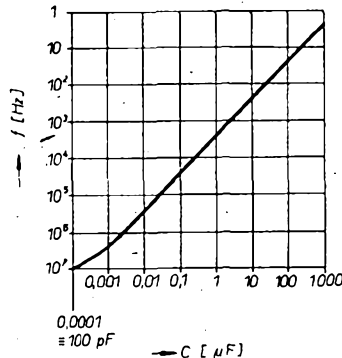
Zapojení na obr. 104 je vícekanálový elektronický přepínač, který umožňuje znázornit osm různých logických (číslcových) signálů na jednom jednobáňovém osciloskopu. Zapojení je poměrně jednoduché a skládá se z malého počtu součástí. To se týká hlavně vstupních členů (bez napěťových



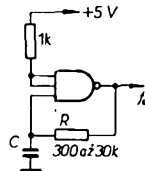
Obr. 103. Doporučená zapojení generátorů hodinových impulsů s krystalem pro kmitočty a) nižší než 1 MHz a b) pro kmitočty 1 až 5 MHz



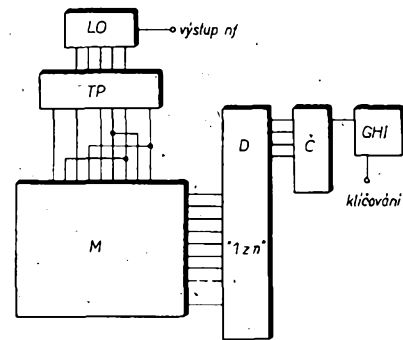
Obr. 100. Jednoduchý generátor hodinových impulsů s SN7413



Obr. 101. Závislost mezi kapacitou kondenzátoru C a požadovaným kmitočtem f_0 pro generátor podle obr. 100



Obr. 102. Jednoduchý generátor s SN49713

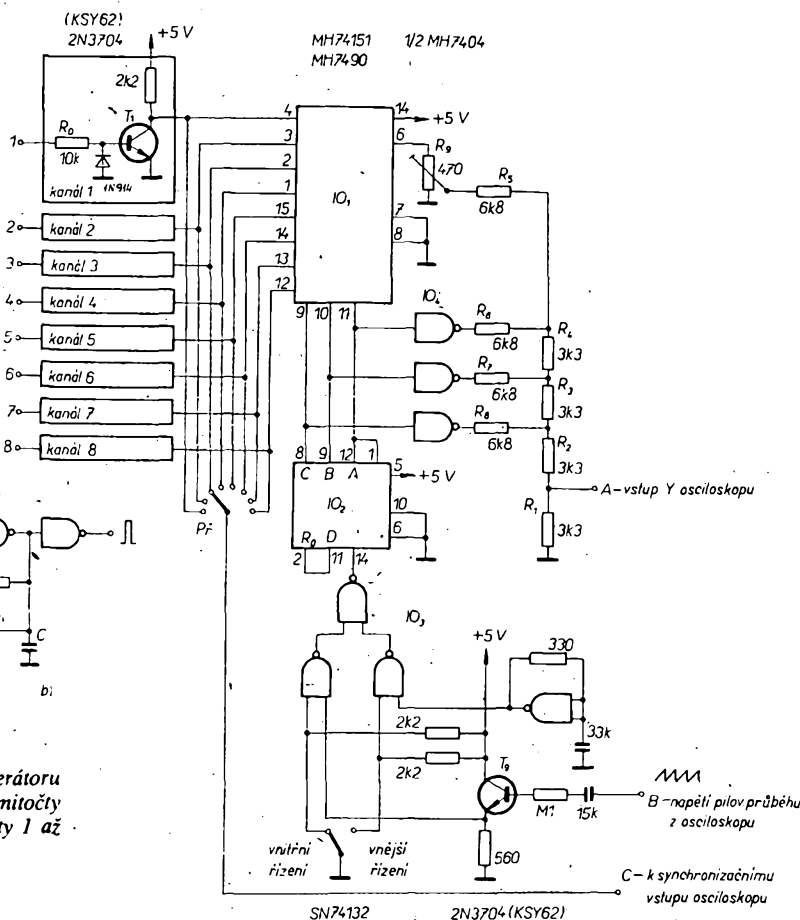


Obr. 105. Blokové schéma zdroje akustického signálu

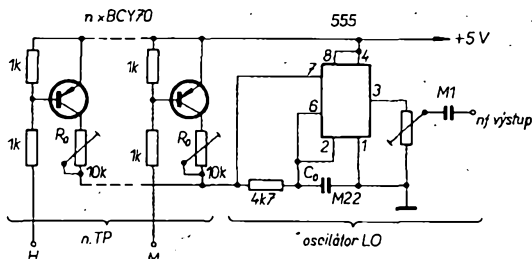
kompenzovaných děličů, což je v obvyklých případech nutné a nezanedbatelné).

Ovládacím prvkem je multiplexer IO₁ (MH74151), který je buzen třítbitovým signálem z binárního čítače IO₂ (MH7493 či MH7490). Čítač může být řízen buď signálem z vestavěného generátoru IO₃, nebo napětím odebíraným z časové základny osciloskopu. K vertikálnímu posuvu všech osmi signálů na stínítku osciloskopu slouží odpory R_1 až R_8 , na nichž se sčítají výstupní signály z čítače a multiplexeru v odpovídajícím poměru. Napětí na výstupu (svorka A asi 15 V) musí být vedeno do vstupu osciloskopu s velkou impedancí. Potenciometrem R_0 se seřizuje poloha jednotlivých signálů vůči sobě, tj. jejich vzájemná vzdálenost tak, aby do sebe nezasahovaly.

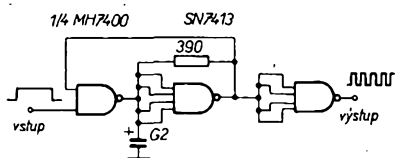
Vstupní členy přepínače jsou všechny identické. Odpor R_0 a tranzistorem T_1 se dosáhne vhodného přizpůsobení k logickým členům, a to až již běžným z řady TTL či (u nás) vzácnějším C-MOS. Přepínačem P_1 lze volit jeden ze signálů pro potřebnou synchronizaci. Zapojení vyhoví až po kmitočty stovek kHz.



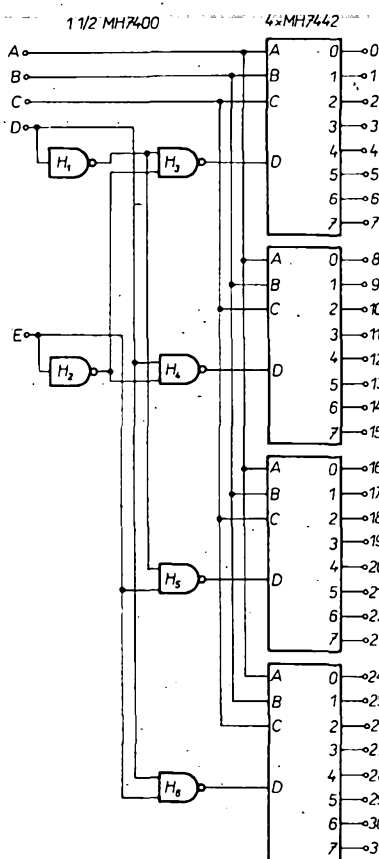
Obr. 104. Zapojení osmikanálového přepínače k osciloskopu



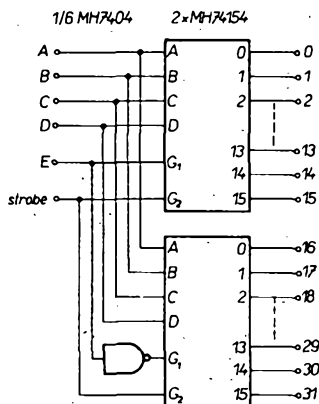
Obr. 106. Zapojení laditelného oscilátoru s časovačem typu 555



Obr. 107. Zapojení tzv. start-stop oscilátoru s IO SN7413



Obr. 108. Zapojení dekodéru pro kód 1 z 32



Obr. 109. Jednodušší zapojení dekodéru pro kód 1 z 32 se dvěma IO typu MH74154

Obr. 110. Zapojení dekodéru pro kód 1 z 100

Zdroj akustického signálu

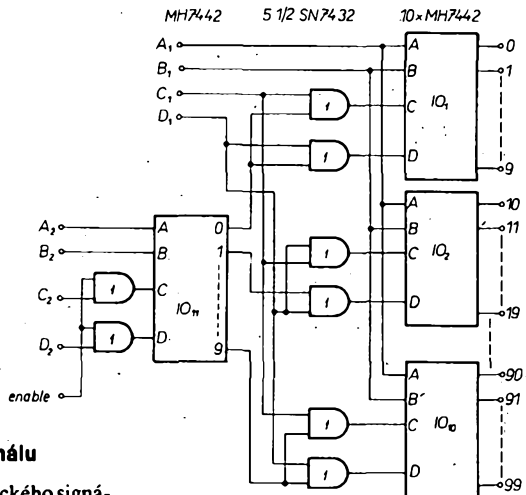
Blokové schéma zdroje akustického signálu je na obr. 105. Skládá se z přeladitelného nf oscilátoru LO, elektronických přepínačů TP, diodové matice M, určující pořadí přepínání, dekodéru D pracujícího v kódu 1 z n , čítače jej budícího C a posléze z nezbytného generátoru hodinových impulsů GHI. Výstup ze zdroje obsahuje již jednotonový nf signál, který se přivádí k nf zesilovači s příslušným reproduktorem.

Oscilátor LO kmitá na kmitočtu, který je dán časovou konstantou RC. Přepínáním jedné z těchto veličin, tj. C nebo R , se mění kmitočet v požadovaných mezích. V praktických aplikacích – protože se jedná o jednotonový zdroj – je třeba, aby jednak ladění jednotlivých stupňů (tónů) harmonicky „ladilo“, jednak aby byl rozsah ladění pro většinu melodií dostačující. Proto se ladí spíše změnou odporu než kapacity kondenzátoru, což lze lehce realizovat odporovými trimry. Počet tónů se volí kolem deseti, což zpravidla postačí. Jako oscilátor je možné použít i zapojení s IO typu MH7400. Na obr. 106 je laditelný nf oscilátor s IO 555.

Zdroj je řízen generátorem hodinových impulsů běžného zapojení, jehož výstupní signál o kmitočtu řádu Hz budi čítač, který čítá jednotlivé impulsy. Generátor je zapojen jako tzv. „start-stop“, např. podle obr. 107. Zapíná se tedy vnějším impulsem, přivedeným ze zařízení, které při vhodné události vyvolává akustický signál (např. z číslicových hodin, případně od zvonkového tlačítka apod.).

Podle toho, kolik taktů dané melodie má být hráno, odvodí se diodová matice, jejíž jedna každá dioda odpovídá čtvrtině či osmině taktu. Tím je ovšem dán i rozsah čítače (binárního či dekadického) a na něj navazující dekodér, pracujícího v kódu 1 z n , kde n je počet kroků čítače. Možná zapojení dekodéru pro různá n jsou uvedena níže.

Tak na obr. 108 je dekodér pro kód 1 z 32. Skládá se ze čtyř IO MH7442 a příslušných hradel. Dekodéry MH7442 jsou zapojeny tak, že pro svou činnost vyžadují na vstupu pětibitová slova. Vstupy D a E jsou přes hradla zapojeny tak, že tvoří spolu s hradly H_1 až H_6 dekodér v kódu 1 z 4, čímž – prostřednictvím vstupu D každého MH7442 – je dosaženo, že (cirkulující úroveň L) je z těchto čtyř obvodů vždy jen jeden v činnosti pro výstupy 0 a 7. (Při úrovni H na vstupu D bez ohledu na stav na vstupech A, B a C mají všechny výstupy 0 až 7 úroveň H – vstup D se tedy v tomto případě chová jako strobovací vstup, jímž mohou být výstupy 0 až 7 vypnuty). Stejný dekodér – s menšími pořizovacími náklady – lze realizovat s dvěma obvody MH74154 (obr. 109).



Poslední ukázkou dekodéru, vhodného pro uvedený účel, je zapojení pracující v kódu 1 z 100, jehož zapojení je na obr. 110. Tento dekodér však již nepracuje v čistě binárním (dvojkovém) kódu, ale v kódu BCD. Opět jsou použity dekodéry typu MH7442, u nichž je vytvořen – přidáním 1/2 obvodu SN7432 pátý aktivní vstup (enable). K sestavení dekodéru pracujícího v tak velkém rozsahu se využije jedenáctého obvodu MH7442 na vstupy druhé dekády, jehož výstupy jsou vedeny na aktivní vstupy všech deseti IO. Celá tato dekodovací jednotka může být vyřazena z činnosti pomocí vstupu E u obvodu IO₁₁.

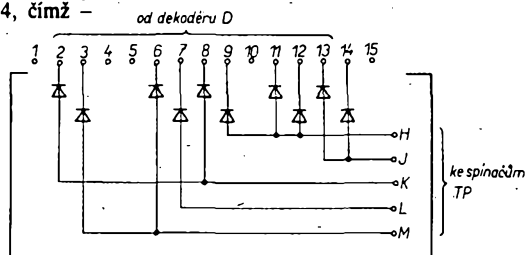
Závěrem uvádím zapojení jednoduché matice pro dekodér 1 z 16, sestavené pro generování melodie „Colonel boogie“ – obr. 111.

Vhodnými sestavami číslicových integrovaných obvodů tedy je možné vytvořit zařízení s akustickou indikací, které se efektivně vyjímá např. u číslicových hodin.

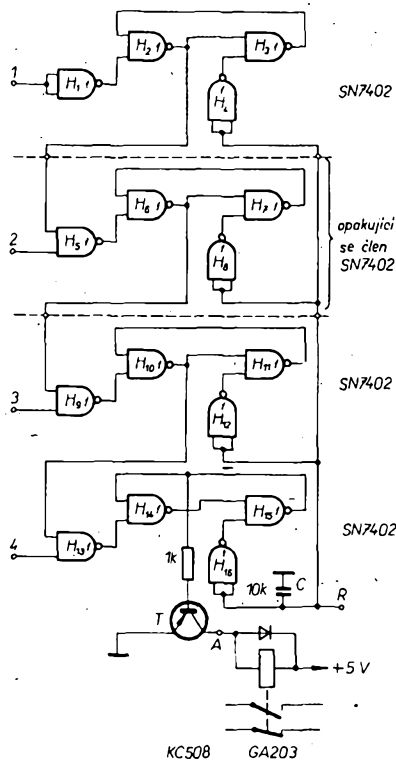
Elektronický zámek

Elektronický zámek najde použití jako dveřní zámek, zajištění vysílací stanice, zajištění pracoviště malé VT a jistě v celé řadě dalších případů. Zapojení jednoduchého zámku je na obr. 112. Mimo nezbytného relé a budícího tranzistoru jsou použity čtyři integrované obvody NOR typu SN 7402; přitom je možné rozšířit zařízení o další stupně vložením opakujícího se členu. Ten je vyznačen jak v celkovém zapojení, tak i v návrhu desky s plošnými spoji.

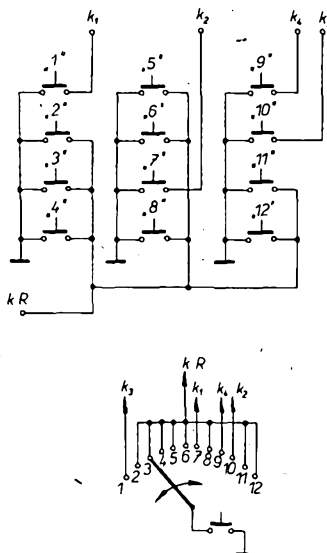
Každý stupeň zámku se skládá z bistabilního klopného obvodu, přičemž všechny klopné obvody mohou být překlopeny do původního stavu přes hradla H_4 , H_8 , H_{12} a H_{16} . Klopný obvod 4 může být překlopen jen tehdy, je-li již překlopen předcházející obvod 3. Klopný obvod 3 může být překlopen, je-li již překlopen obvod 2 a klopný obvod 2, je-li již překlopen obvod 1. Tato vnitřní



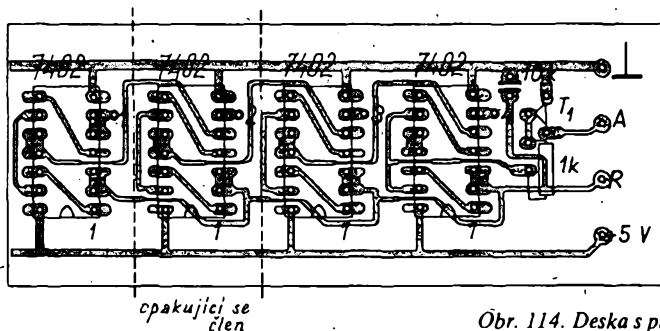
Obr. 111. Diodová matice pro dekodér 1 z 16



Obr. 112. Zapojení elektronického zámku



Obr. 113. Alternativní zapojení rotačního přepínače (místo tlačítek) pro kód zámku



Obr. 114. Deska s plošnými spoji a rozložení součástí elektronického zámku (deska M213)

vazba, která předepisuje je sled zadání 1-2-3-4, je dána hradly H_5 , H_6 a H_{11} , přičemž hradlo H_1 pracuje pouze jako invertor. Klopné obvody jsou představovány dvojicemi hradel, a sice: $1 = H_2 + H_3$, $2 = H_6 + H_7$, $3 = H_{10} + H_{11}$, $4 = H_{14} + H_{15}$.

Potřebná tlačítková souprava musí mít minimálně devět tlačítek; pro zkomplikování pro nepovolanou osobu může být použito více, např. 12 (viz obr. 112). Čtyři z použitých tlačítek jsou připojeny na vstupní svorky 1 až 4. Jsou-li tato tlačítka stlačena ve správném pořadí, povede výstupní tranzistor T_1 . Zbývající tlačítka jsou připojena k nulovacímu vývodu R. Stiskne-li se tedy jedno z těchto tlačítek, překlápí se všechny klopné obvody do výchozího stavu. To je důležité, neboť kdyby tomu tak nebylo, pak – bez nulování – by bylo možné vícenásobným stisknutím všech tlačítek otevřít zámek. Je-li však i po třech správných tlačítkách stisknuto jedno falešné, pak se všechny klopné obvody překlápí do výchozí polohy. Zámek se tedy zamyká jednoduše stisknutím jednoho z tlačítek vedoucích na R. Účinkem kondenzátoru C je zajištěno, že při přiložení provozního napětí je zámek uzamknut.

Vzhledem k tomu, že včetlačítková klávesnice je poněkud dražší, je možné použít i vícepólový otočný přepínač s jedním tlačítkem. Pro otevření zámku je pak nutné nastavit přepínač na první správnou číslici a stisknout tlačítko. Pak se nastaví přepínač na druhou správnou číslici a opět stiskne

tlačítko; uvedeným způsobem se postupuje, až je celá kombinace vyčerpána. Po posledním stlačení tlačítka se zámek otevře po sepnutí tranzistoru T_1 , v jehož kolektoru leží čtyřpólové relé (s jedním rozpinacím a s jedním spínacím kontaktem). Proti napětovým špičkám, vznikajícím při sepnutí na cívce relé, je tranzistor chráněn diodou pólovanou v závěrném směru vzhledem k polaritě zdroje. Zapojení (možné) přepínače číslicové kombinace s tlačítkem je na obr. 113, rozložení součástí (bez relé a diody) včetně tvaru plošných spojů je na obr. 114.

Zobrazení čísla přijímaného kanálu na obrazovce TVP

Každý, kdo si zapne televizní přijímač, zcela automaticky – ze zvyku – zjistí pohledem, který kanál (program) přijímá. Všimá si například pozice tlačítek či jiných odpovídajících knoflíků. U přijímačů novějšího provedení, vybavených senzorovými dotykovými poli, nevede takovéto pozorování k výsledku, nesvítlí-li současně u zvoleného pole kontrolka či přímo číslicový indikátor.

U přijímače s dálkovým ovládáním – at již po kabelu či ultrazvukem – je podobná indikace pro větší vzdálenost diváka nevýhodná. (Správná vzdálenost je asi pětinašobkem délky úhlopříčky obrazovky, což při dnešních velikostech obrazovek dává asi 3 až 3,5 m). Vzhledem k tomu, že sama obrazovka TVP je určena k předávání informací, nabízí se možnost využít ji též k indikaci zvoleného kanálu v jednom rohu obrazovky.

Již v roce 1973 na mezinárodní výstavě v Berlíně předváděla firma Blaupunkt přijímač, který – dokonce v barevném podání – indikoval číslo zvoleného kanálu na obrazovce a to čísly 1 až 8. Po volbě příslušného kanálu se objevilo číslo (žluté na černém pozadí o velikosti asi 5×7 cm) v pravém horním rohu obrazovky na dobu asi tři sekund, přičemž zobrazovaný děj nebyl nikterak rušen. Dále bylo možné kdykoli toto číslo vyvolat dálkovým ovládáním a nechat jej zářít libovolně dlouho – např. pro informaci nově přicházejícího diváka.

Pro zobrazení (např. časového údaje, datumu či jen čísla zvoleného programu) na obrazovce TVP lze použít čísla ve tvaru sedmissegmentových číslic; mnohem častěji se však dnes využívá číslic v rastru 5×7 bodů. Tehdy je číslice znázorněna množinou světých čtverců (= bodů) v matici pěti bodů v sedmi řádcích, přičemž pod pojmem řádků se v tomto případě rozumí řádkové svazky, „body“ pak mají tvar čtverců.

Hlavní části zařízení pro zobrazování číslic (čísel) je pevná paměť ROM, kterou – obvykle technologií MOS – vyrábí pro různé účely celá řada výrobců polovodičových integrovaných obvodů pod názvem generátor znaků. Takovéto generátory znaků mohou zobrazit nejen číslice, ale mnohdy mimo písmena velké abecedy a diakritická znaménka též i písmena malé abecedy. Jedná-li se ovšem pouze o zobrazování číslic, byl by

takovýto generátor znaků (např. MM5240 firmy National Semiconductor) zbytečným přepychem, neboť by nebyl zcela využit. Proto v níže popsaném případě bylo použito jednoduché paměti v konvenční diodové technice.

Na obr. 115 je diodová paměťová matice pro číslice 8, 7 a 1. Paměť pracuje takto: je-li např. spojen spínač S_7 , je tím zvolena číslice 7, neboť na propojené pevné vstupy pětice hradel NAND H_1 až H_5 se dostane přes dělič R_2 , R_3 úroveň H. Na druhé vstupy této pětice se dostane přes spínače V_5 až V_2 úroveň L. Hradlo H_1 – vzhledem k rozpojenímu spínače V_1 má však na svém druhém vstupu též úroveň H – a tedy výstupní úroveň L. Tak se objeví program prvního sloupce na svazkových (řádkových) výstupech Sv_1 až Sv_7 . Avšak protože v prvním sloupci je připojena jedna dioda, má svazkový výstup Sv_1 úroveň L, zatímco ostatní mají úroveň H. Pak je spínač V_1 uzavřen a otevře se spínač V_2 . Tehdy se objeví na svazkových výstupech Sv_1 , Sv_6 a Sv_7 úroveň L, přičemž zbývající mají (podrží) úroveň H. Nyní je uzavřen V_2 a otevírá se V_3 ($Sv_1 = Sv_5 = L$, $Sv_2 = Sv_3 = Sv_6 = Sv_7 = H$) a tak dále, až skončíme u spínače V_5 . Tímto způsobem se sekvencně objevuje na výstupních svorkách matice Sv_1 až Sv_7 obsah sloupce 1 až V zvoleného čísla kanálu (jeho odpovídajících pět sedmibitových slov). Připojí-li se na výstupy Sv_1 až Sv_7 paralelní registr se sériovým výstupem, na nějž je navázán zesilovač vedoucí na katodu (či mřížku) obrazovky a je-li dále zajištěno, že jak „přepínání“ svazků registrem, tak i sloupců spínačů V_1 až V_5 bude probíhat ve správném rytmu a synchronně s obrazovým

a řádkovým kmitočtem TVP, pak se objeví v dané části obrazovky naprogramovaná číslice 7.

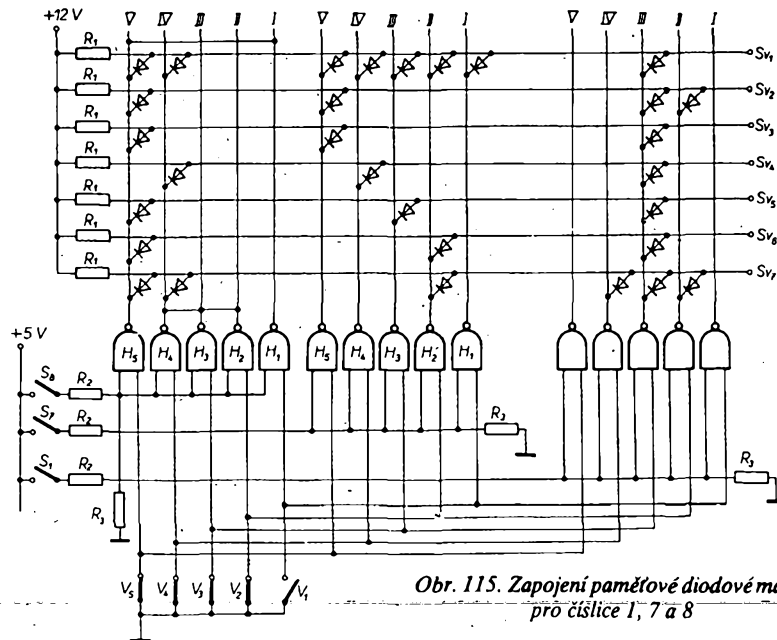
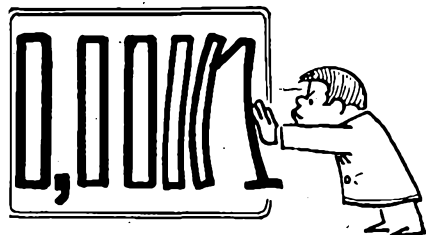
Podobná je i činnost při volbě čísla 8 – sepnutím spínače S_8 (při rozpojení S_7 a S_1). Z tvaru této číslice však je patrné (obr. 122), že postačí v diodové matici naprogramovat pouze dva sloupce ($I = V$, $II = III = IV$). A protože jsou v daném případě paralelně spojeny výstupy hradel H_1 a H_5 , jakož i H_2 , H_3 a H_4 , je tím kopírování obsahu shodných sloupců zajištěno. (Taková paralelní spojení mohou být realizována jak na výstupech hradel NAND s otevřeným kolektorem – tedy typu MH7403 – tak i na jejich vstupech, čímž se ušetří podstatný počet diod paměťové matice).

Uvedeným způsobem lze odvodit i zbývající část paměti pro číslice, které jsou na obr. 115 zakresleny; současně vhodným rozložením diod v matici 5×7 lze vytvořit i jakýkoli abecední znak.

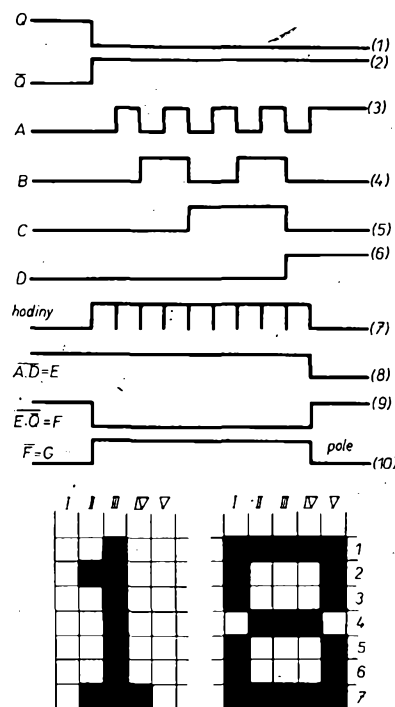
Pro vytváření číslic je nutná řídicí logika. Ta obsahuje mimo jiné např. čítač a dekodér v módu 5, nahrazující spínače V_1 až V_5 pro selekci sloupců; svazky Sv_1 až Sv_7 přepíná posuvný registr – nebo – multiplexer (MH74151 = osmibitový selektor dat) včetně čítače v módu 7. Spínače číslic S_1 až S_8 (volba kanálu) jsou v logice ovládání nahrazeny senzorovými dotykovými poli s příslušnými integrovanými obvody SAS560 a SAS570.

A nyní několik slov k vlastnímu řízení. Na obr. 117 je blokové zapojení logiky, zachycující sled synchronizačních impulsů v návaznosti na přepínání sloupců, řádků (svazků), jakož i vytvoření pole, v němž se objeví namodulované číslo zvoleného kanálu. Řídicími členy jsou zde řádkové a obrazové synchronizační impulsy. Ty jsou – každý jednotlivě – přiváděny na zpožďovací monostabilní klopné obvody 1 a 11, přičemž jejich nastavitelné zpoždění určuje, v kterém místě stínítka obrazovky se daná číslice objeví. Výstup monostabilního obvodu 1 startuje generátor hodinových impulsů 2 a uvolňuje čítač impulsů 3 (který během kvazistabilního času monostabilního obvodu byl uzavřen a vynulován). Obr. 116 zobrazuje příslušný impulsový diagram. Tyl impulsu Q monostabilního obvodu 1 zapíná generátor, který generuje impulsy. Nastavitelnou šířkou těchto impulsů je určena šířka bodů (čtverců) matice 5×7 . Horizontální čítač impulsů 3 generuje vstupní impulsy v kódu BCD, a sice A (3), B (4), C (5) a D (6), které v dekodéru 7 jsou převedeny v signál 1 z 5, který se vede na matici ROM 8. Dekodér 7 tedy odpovídá spínačům V_1 až V_5 . Jakmile čítač 3 dočítá do osmi, je přes bistabilní klopný obvod 6 generátor 2 uzavřen. Obdobný děj probíhá i ve vertikálním směru. Po odezvě monostabilního obvodu 11 je zapnut vertikální čítač řádků 12 a čítač impulsy přiváděné z čítače (děliče) 5. Obvody se nulují analogicky přes klopný obvod 13. Podle dělicího poměru obvodu 5 je dána „výška“ bodů (čtverců – 2, 4, 8 nebo 16 řádků TV). Impulsy z vertikálního čítače řádků jsou přiváděny na multiplexer 9, který je napojen na sedm výstupů (Sv_1 až Sv_7) paměti 8.

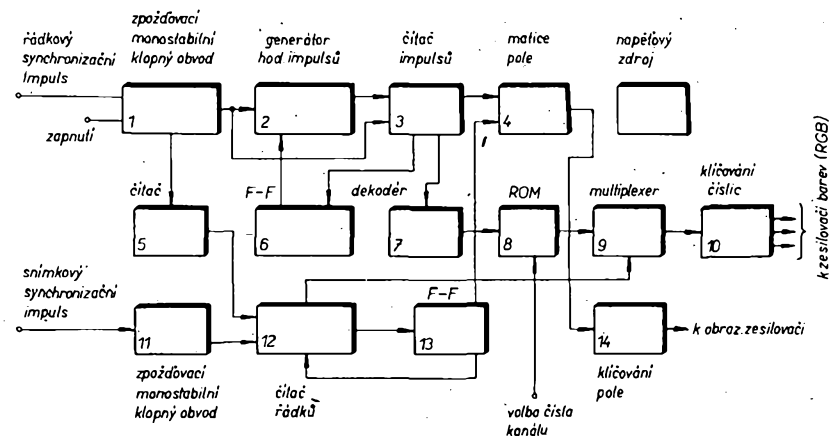
Pomocí matice pole 4 je ohraničen obdélníkovitý prostor, v němž se objevuje rastr číslice kanálu. Z impulsového diagramu je



Obr. 115. Zapojení paměťové diodové matice pro číslice 1, 7 a 8



Obr. 116. Úplný tvar číslice 1 a číslice 8 v rastru 5×7 a impulsní diagram řídicí jednotky



Obr. 117. Blokové zapojení řídicí jednotky pro generování číslic na stínítku TV přijímače

zřejmé, jak se získává pomocí signálů A a D čítače 3 impuls E (8) a dále z E a Q (1) impulsy F (9) a G (10). Po dalším smísení obdobně získaných impulsů z vertikálního čítače 12 a obvodu 13 je obvodem 14 klíčováno pole. Vzhledem k tomu, že blokové zapojení odpovídá barevnému TVP, není obvod 10 napojen přímo na obrazový zesilovač, ale na zesilovače barevných složek.

Zapnutí či vypnutí zobrazované číslice včetně podkladového pole – v jehož obrysech je potlačen obrazový signál – lze ovládat přes 1 signál od senzorů, popřípadě přímo ultrazvukem.

Aby se na stínítku obrazovky objevila číslice neruší pořadí, musí být nejprve obrazový signál v místě rastru úplně potlačen, pak mu přiřazena žlutá (černá) barva, do níž jsou kladnými impulsy vytvořeny jednotlivé body zvolené číslice. Pomocí jednoduchého multiplexu je možné zobrazovat i více číslicový údaj, např. čtyř či šestmístný (hodiny).

Literatura

- [1] Hyan, J. T.: Dynamicky řízený displej. Studie SONP, č. z. 310/80-0-345, Praha září 1974.
- [2] Hyan, J. T.: Způsoby alfanumerické indikace. Studie SONP, č. z. 310/80-0-413, Praha listopad 1975.
- [3] Mrazek, D.: Saving ROMs in high-resolution dot-mark displays and printers. Firemní literatura National Semiconductor 1973.

mimořádná NABÍDKA

mimořádná NABÍDKA

**polarizovaných relé
pro výrobu
elektronických
zařízení**

HL 100 11, 15, 16, 18, 21, 26, 35, 39, 41

HL 110 01/1, 03/1, 04/1

VC 121 až 127 Kčs.

Výrobce:
VEB
ELEKTRO-SCHALT-
GERATE AUERBACH,
NDR

**Během roku
můžeme dodat
celý sortiment
dalších
dovážených
typů:**

HL 100 02, 03, 04, 05, 06, 07 ALU,
08, 09, 10, 11, 12, 13, 15, 16,
18, 20, 23, 24, 25, 29, 30, 31,
33, 34, 38, 39, 41, 43, 44, 45,
51, 52, 54

HL 110 01/1
RLS 0373-002 = 10165
HL 110 03/1, 04/1

**Bližší informace podá
a objednávky vyřizuje**

TESLA

Obchodní podnik

Oblastní středisko služeb

Umanského 141

688 19 UHERSKÝ BROD



postavte si



sami



v akci

HIFI-JUNIOR

SNADNO – RYCHLE – LEVNĚ A SPOLEHLIVĚ

kvalitní zařízení pro věrnou reprodukci zvuku podle osvědčených a podrobných stavebních návodů:

SG 60 Junior – stavební návod č. 6, cena Kčs 10,-

Poloaž automatický hifi gramofon 33/45 ot., odstup > 43 dB, kolísání < 0,1 %, automatický koncový zesilovač, mechanická volba otáček. Možno stavět tři varianty: nejjednodušší A, vybavenější B a kompletní přístroj C (jak se dodává hotový hifi klubům Svazarmu).

TW 40 Junior – stavební návod č. 4, cena Kčs 8,-

Stereofonní hifi zesilovač 2 x 20 W, hudební výkony 2 x 35 W, zkreslení < 0,2 %, vstup 2,4 mV pro magn. přenosku, 250 mV pro radio, magnetofon a rezervní vstup. Výstup pro magn. záznam, pro reproduktory 4, 8, 16 Ω a pro sluchátka. Kvazi-kvadrofonní přípojka pro zadní reproduktory. Fyziologická regulace hlasitosti, nezávislá regulace basů a výšek, regulátor symetrie, vypínač reproduktorů, přepínač mono/stereo a páskového monitoru.

TW 120 – stavební návod č. 5, cena Kčs 4,-

Univerzální koncový hifi zesilovač 2 x 60 W, 4 Ω; se jmenovitým sinusovým výkonem 2 x 40 W/8 Ω, zkreslení pod 0,1 %. Max. hudební výkon 2 x 100 W/4 Ω. Vstup 2 x 1 V/100 kΩ pro předzesilovač nebo směšovací pult. Kvazi-kvadrofonní přípojka pro zadní reproduktory. Monofonní provoz s dvojnásobným výkonem. Hmotnost jen 4,6 kg! Vhodný pro trvalé hifi soupravy, pro mobilní provoz a ozvučování. Elektrické díly jsou většinou shodné s koncovým stupněm TW 40 Junior.

RS 20 Junior, RS 22 Junior, RS 21 Junior – sada tří stavebních návodů, č. 1, 3 a 7 (5 listů), cena Kčs 4,-

Třípásmové, dvoupásmové popř. jednopásmové hifi reproduktorové soustavy do 20 W. Uzavřená levisťová skříň potažená melaminovou krytinou, vpředu průzvučná přírodní tkanina. Moderní reproduktory TESLA optimálně přizpůsobené elektrickou výhybkou dávají soustavám vlastnosti převyšující požadavky normy DIN 45 500.

RS238A Junior – stavební návod č. 8, cena 2 Kčs

Třípásmová hifi reproduktorová soustava v dřevěné skříni vhodné pro individuální výrobu. Maximální hudební zatížitelnost 40 W, impedance 8 Ω, kmitočtový rozsah 40–20 000 Hz ± 5 dB, citlivost 83 dB pro 1 W/1 m, zkreslení 2,5 % při 20 W. Vnitřní objem 20 l, rozměry 480 x 320 x 230 mm, hmotnost 9,2 kg.

POZOR – NEPŘEHLEDNĚTE!

V roce 1977 počet došlých objednávek podstatně přesáhl průchodnost zásilkové služby i celkovou kapacitu podniku Elektronika. Proto bylo s Ústřední radou hifi klubu Svazarmu dohodnuto přechodné východisko z nouze:

1. Zásilková služba nadále posílá dobírkou jen samotné stavební návody. Zásilkový prodej přístrojů a dílů bude obnoven v lednu 1979 prostřednictvím Domu obchodních služeb Svazarmu ve Valašském Meziříčí.

2. Členská prodejna ve Smečkách v uvolněné kapacitě zvýší prodej dílů a přístrojů řady Junior, a to přednostně prostřednictvím svazarmovských hifi klubů, které mají příslušné instrukce. Nejste-li dosud členem, doporučujeme Vám přihlásit se v nejbližším hifi klubu. Spojení získáte na každém OV Svazarmu.

Věříme, že naši zákazníci přijmou s pochopením toto přechodné opatření, které zabezpečuje základní členské služby až do doby definitivního uspořádání v roce 1979.



ELEKTRONIKA

**podnik ÚV Svazarmu
Středisko členských služeb
Ve Smečkách 22, 110 00 PRAHA 1.
telefon 248 300, telex 121 601**